

RFSH — obnovování (refresh), výstup, aktivní v nule, indikující, že

dolních sedm bitů adresové sběrnice obsahuje obnovovací

adresu pro DRAM, přičemž na A₈ až A₁₅ se zrcadlí obsah

registrová.

HALT — stop, výstup, aktivní v nule. Oznamuje, že CPU provedla

instrukci HALT a čeká na nemaskovatelné či maskovatelné

přerušení. Za stavu **HALT** procesor provádí prázdné in-

strukce NOP za účelem udržení kontinuity obnovovacích

signálů **RFSH**.

WAIT —

stav čekání, výstup, aktivní v nule, oznamující CPU, že adre-

sovaná paměť nebo zařízení v/v není připraveno pro pře-

nos dat. Pokud je na **WAIT** úroven L (což CPU prověřuje

v druhém taktu T₂ a každém následujícím), zařazuje CPU

výčkavací taktu T_w. Tím je umožněno, aby CPU pracovala

s pomalejšími paměti či zařízeními v/v. Při **WAIT** však

není generován obnovovací signál **RFSH**.

RESET —

nulování/nastavení do výchozího stavu, výstup, aktivní

v nule, iniciující CPU. Iniciace spočívá ve vynulování pro-

gramového registru PC, rovněž tak registrů I a R, nastavení

přerušovacího způsobu „0“ (IM 0) a vynulování klopných

obvodů přerušení IFF1 a IFF2. Během iniciace přechází

datová a adresová sběrnice do vysokoimpedančního stavu

a rovněž ostatní řídící signálny jsou inaktivní včetně signálu

obnovovacího.

BUSRQ —

žádost o uvolnění sběrnice, výstup, aktivní v nule. Používá se

při požadavku přímého přístupu do paměti (DMA).

BUSAQ — potvrzení požadavku DMA, výstup, aktivní v nule, indiku-

jící žadatele, že sběrnice jsou ve vysokoimpedančním (tri-

state) stavu, a tudíž externě použitelné. Rizení a transport

dat pak přebírá obvod Z80-DMA.

Q — jednofázový systémový takt procesoru (2,5 až 8 MHz) pod-

le verze CPU; vstup — musí být opatřen rezistorem 330 Ω,

připojeným na napájecí napětí +5 V.

INT —

požadavek přerušení, výstup, aktivní v nule. Signál **INT** je

generován zařízením v/v a je akceptován CPU na konci

instrukčního cyklu, pokud není aktivní signál **BUSRQ** a je-

-li povolené přerušení (instrukcí EI). Tendy CPU přeruší

hlavní program, zpracuje obslužnou rutinu přerušení a vrátí

se do hlavního programu v místě, kde před přerušením skončila.

NMI — požadavek nemaskovatelného přerušení, výstup, aktivní v nule.

Celkové zapojení

I když je celkové zapojení jednodeskového mikropočítače nerozsáhlé (základní provedení tvorí jen deset integrovaných obvodů IO₁ až IO₁₀), je pro přehlednost zakresleno do dvou obrázků — obr. 4.18 a obr. 4.19.

Obrázek 4.18 zachycuje centrální procesorovou jednotku IO₁, tvořenou již stručně pojednaným typem Z80. K němu náleží generátor taktu IO₂, realizovaný dvěma členy tohoto šestinásobného invertoru, rezistory R₁ a R₂, kondenzátorem C₁ a krystalem Q o doporučené rezonanční frekvenci v rozsahu 1 až 8 MHz. Třetí člen IO₂ tvoří oddělovací stupeň od IO₃, (1/2 7474) zapojeného jako dělička dvěma. Obvod IO₃ umožňuje použití (záměn bohužel nákladních) krystalů i s odchytkou, popřípadě přímo nevhodné frekvencie — např. 10 MHz (tu lze dvojím dělením snížit na přípustnou frekvenci 2,5 MHz, při využití obou „polovin“ obvodu IO₃ apod.). Obvod IO₃ lze tedy využít i jako děličku čtyřmi, popř. jej vypustit.

Z výstupu Q (č. 5) IO₃ je přiváděn hodinový signál na příslušný výstup φ mikropočítače (č. 6), jenž je pro zaručenou úroveň H (v okamžicích kladné úrovni impulsu) napájen přes rezistor R₃ ze zdroje provozního napěti +5 V.

Čtvrtý a pátý člen IO₂ jsou využity pro úpravu nulovacího signálu **RESET**. Pro stykový programovatelný obvod 8255 je totiž požadován tento signál dálé negovaný, tzn. aktivní v jedničce. Tuto negaci obstarává čtvrtý člen H₄, za jehož výstupem je tedy k dispozici signál RESET pro IO₉. Zpětnou inverzi pro IO₁ zajišťuje páty člen H₅. Šestý člen IO₂ zůstává nevyužit.

Protože obslužný program (monitor) mikropočítače je také nerozsáhlý, vystačí se v daném zapojení s programovou pamětí 1 KB. Tu představuje moderní pětivoltový typ 2758 — 10₄.

Operační paměť dat představuje IO₅; má kapacitu 2 KB. Použitý typ je moderní provenience, technologie CMOS, vyznačující se nízkým příkonem. Je to typ 6116 nebo 2016, popř. 5516, kde první dvojčíslo charakterizuje výrobce (61 = Hitachi, 20 = Toshiba nebo Matra Harris, 55 = MMI atd.), jinak jsou uvedené typy kompatibilní, tj. záměrné.

Vzhledem k tomu, že kapacity obou druhů pamětí jsou rozdílné, jsou pro obě paměti společně z adresové sběrnice jen vedení A_0 až A_9 . Vedení A_{10} je v předmětné koncepci určeno jen pro adresování druhého kilobytu operační paměti IO_5 , dále pak — spolu s A_{11} , A_{12} , A_{13} a A_{14} — k adresování dekodéru výběru IO_7 — 3205. A protože není použito vedení A_{15} , jde o dekódování neúplné, tj. takové, kdy určitou paměťovou buňku (oblast) lze adresovat (zvolit) více než jednou adresou. V daném případě to známená, že umístění paměti (ROM: 0000H až 3FFH, RAM: 1800H až 1FFFFH) v dolní polovině možného adresovatelného prostoru 64 KB se zrcadlově zobrazuje v horní polovině 32 KB. Paměť ROM lze tedy číst i od adresy 8000H, paměť RAM pak od adresy 9800H. (Vysvětlení spočívá v neúčasti šestnáctého bitu na vyvorení čtyřmístné hexadecimální adresy, pro níž je pak lhůtějné, zda A_{15} má úroveň L či H.) To je však pro účely, pro něž je daný mikropočítač určen, nepodstatné. Zmiňujeme se o tom pouze proto, že neúplné dekódování se často vyskytuje u různých malých domácích číškolních mikropočítačů (např. i u masově rozšířeného mikropočítače ZX-81 firmy Sinclair atd.).

Z výstupů IO_6 jsou odebírány synchronizační signály výběru čipu \overline{CS}_0 až \overline{CS}_7 , z nichž každý (při buzení A_{10} až A_{14}) odpovídá paměťovému rozsahu po 1 KB. Ale protože má použita operační paměť IO_5 kapacitu 2 048 slabik, je třeba, aby byla uvolněna po dobu trvání dvou za sebou následujících synchronizačních impulsů, v daném případě tedy při \overline{CS}_6 a \overline{CS}_7 . Jejich logické propojení zajíždají dva členy IO_7 (1/2 74LS00), zapojené jako součinnový logický člen AND (= NAND s negací), pracující podle této pravidlostní tabulky:

Vstupy	Výstup
č. 4 (\overline{CS}_6)	č. 5 (\overline{CS}_7)
L	H
H	L
L	L

Z tabulky je patrné, že uvolnění IO_5 je skutečně dosahováno při nulových úrovních výstupů \overline{CS}_6 a \overline{CS}_7 . Přitom stačí, aby toto úroveň měl vždy jen jeden z nich. (Posledně zmíněný vztah, kdy $\overline{CS}_6 = \overline{CS}_7 = L$, nemůže nastat, neboť vlastnosti IO_6 to nepřipoštějí.)

Protože dekodér výběru IO_6 slouží jen pro paměti, je jeho řízení logicky

svázané s řídicím signálem mikroprocesoru \overline{MREQ} , popř. s odvozenými signály \overline{MEMW} a \overline{MEMR} . Ty jsou realizovány jednou polovinou IO_8 (74LS32); signál \overline{MEMW} ovládá zápis do operační paměti IO_5 , společně s \overline{MEMR} pak uvolňování IO_6 .

Nepoužité vývody mikroprocesoru (\overline{WAIT} , \overline{BUSRQ} , \overline{INT} , \overline{NMI}) jsou přes oddělovací rezistory R_5 až R_8 připojeny ke zdroji napájecího napětí. Nicméně vstup č. 24, popř. i č. 16 jsou vyuvedeny na připojný konektor FRB 62 pro možnost případného dalšího využívání.

Vzhledem k tomu, že popisovaný mikropočítač má sloužit jen pro školní a předváděcí účely, a není tedy plánováno jeho pozdější rozšíření, není ani datová a ani adresová sběrnice vybavena oddělovacími zesilovávci.

Na obr. 4.19 je zbyvající část zapojení. Jíž citovaný obvod IO_8 svou druhou polovinou (74LS32) zde slouží k získání řídicích signálů pro zápis do stykového obvodu IO_9 (8255A).

Jeho výběr realizuje signál vedení A_2 , úrovní L na vstupu č. 6 (\overline{CS}). Tento jednoduchý způsob výběru adresovými vedeními A_2 až A_7 umožňuje sice volit jen šest periferních zařízení; ušetří se jím však dekodér, což přispělo ke zjednodušení zapojení [6], [7].

Jako programovatelný stykový obvod byl pro IO_9 , zvolen typ 8255A (nepatří ale do „rodiny“ podpůrných obvodů Z80), jenž má proti Z80-PIO jeden osmibitový kanál v/v navíc [11]. Tři kanály tohoto obvodu jsou funkčně rozděleny takto: Kanál PA slouží pro ovládání jednotlivých segmentů paralelně zapojených sedmisegmentových číslicovek, kanál PB je naprogramován jako výstupní — slouží pro případné demonstrační účely, kanál PC pak pro spinání katod číslicovek a jako zdroj impulsů s úrovní L pro zjištování pozice kteréhokoli stisknutého tlačítka (vyjma tlačítka „reset“). Z toho plyne, že kanál PA a PB a jedna polovina kanálu PC pracuje jako výstupní, zatímco druhá polovina kanálu PC (konkrétně vedení PC_4 až PC_7) jako vstupní. (Vstup PC_7 je možné použít pro případné snímání dat z magnetofonu [8], PA_7 a PA_6 pro ukládání dat.) Kanál PC, resp. jeho vedení PC_0 až PC_3 , budí tetrádami v kódu BCD převodník/dekodér „1 z 10^6 IO_{10} (typ 74145 — popř. u řadového monolithického displeje kalkulačkového provedení méně výkonné typ 7442). Ten v závislosti na tvaru dekády na vstupech ABCD generuje na odpovídajícím výstupu 0 až 9 (zde využito jen výstupů 0 až 8) signál s úrovní L, jež sekvenčně rozsvěcuje jednotlivé číslicovky LED osmimístného displeje.

Na vstupních vedeních PC_4 , PC_5 , PC_6 jsou účinkem propojovacích re-

zistorů R_{30} , R_{31} a R_{32} napěťové úrovni H, a to v důsledku jejich připojení na napájecí napětí +5 V. Jakmile je však stlačeno některé tlačítka, např. A, pak při vstupní tetrádě OOI (= DCBA) na IO₁₀ má jeho výstup č. 3 úroven L, jez se tak (přes stisknuté tlačítko) přenese až na odpovídající vstup, tj. v uvažovaném případě na PC₅. Prostřednictvím datové sběrnice se tak mikroprocesor nejen dozví, že bylo stlačeno tlačítka, ale také i jeho polohu v matici 3x9. Z této polohy (a ze sledu stisknutí tlačítka) pak přisoudí odpovídající funkci toho kterého tlačítka.

Uvedená souhra mezi mikroprocesorem, displejem a tlačítky je ovšem pochopitelně dána obslužným programem, respektujícím popsané zapojení mikropočítače a požadované funkce.

Obslužný program

Výkonnost každého mikropočítače záleží nejen na jeho technickém vybavení, ale především na jeho obslužném programu. Jakost takového monitoru je pochopitelně dána programovací zkušenostmi a umění jeho tvůrce-programátora. Podle toho může být více či méně rozsáhlý pro plnění základních požadavků. Mezi ně patří

a) schopnost prohlížet jednotlivé buňky paměti od zvolené adresy a případně měnit/zadávat jejich obsah, a to obvykle vzestupným směrem, popřípadě i sestupným,

b) spouštět program od zvolené adresy, s možností testování volitelně širokých úseků (pomocí jednoho, dvou či více tzv. bodů přerušení — breakpoint),

c) prohlížet a měnit obsahy registrů,

d) indikovat připravenost k obsluze (po zapnutí či po vynulování),

e) hlásit chybu při pokusu o zapsání dat do neobsazené (čípem) části operační paměti nebo do permanentní paměti dat (ROM),

f) umožňovat záznam dat/uživatelských programů (save) — v jednom bloku (obvykle na magnetofonový pásek) a pochopitelně i jejich čtení do počítače (load),

g) pokud není krokování zabezpečeno technicky, pak pro ověřovací a ladící účely případně umožňovat krokování po instrukcích/bytech.

Uvedené vlastnosti obslužného programu se však vztahují pouze na počítače obdobného provedení, jako je popisovaný školní mikropočítač. A ten také uvedené požadavky na obslužný program s výjimkou bodu f skutečně plní. Jeho rozsah je necelý 1 KB, proto se vystačí s pamětí EPROM typu 2758 s kapacitou 1024 slabik, v níž je trvale uložen. Dále

Tab. 4.1. Hexadecimální výpis monitoru mikropočítače

SD 000 = C35D4

C350

C3B00

40

C94E

uváděná tabulka zachycuje hodnoty jednotlivých slabik v šestnáctkovém tvaru spolu s adresami (takéž šestnáctkovými) slabik levého krajního sloupu. Tabulka tedy zahrnuje hodnoty, jež je nutné do předmětné paměti IO₄ naprogramovat elektrickými impulsy. (Autorem obslužného programu je Ing. Václav Kraus z ČVUT-FEL.)

Obsluha mikropočítače

Po zapnutí mikropočítače se na displeji objeví nápis SAVIA 84, hlásící připravenost k provedení následujících povelů z klávesnice. Tento nápis se objeví také po každé iniciaci tlačítkem „reset“.

Stisknutí tlačítka „Ad“ vypovídá nápis M0000 A1, což označuje možnost prohlížení a zadávání paměti (M = memory). Adresu zvoleného místa, od nějž chceme paměť prohlížet či případně měnit, zadáváme následujícími tlačítky „0“ až „9“, či „A“ až „F“ v libovolné (požadované) kombinaci. Přitom se displej plní zadávanými číslicemi od páté pozice do druhé — viz označení číslicovek na obr. 4.19 — tedy zprava doleva. Ovšem teprve po stisknutí tlačítka „dA“ se v pozicích 7 a 8 displeje, tj. zcela vpravo, objeví šestnáctkový údaj, indikující obsah pěmětové buňky zadané adresy. Pokud s datem souhlasíme, kvítujieme je dalším stiskem tlačítka „dA“, což vyvolá inkrementaci adresy o 1 při současném zobrazení nové (následné) slabiky.

Pokud se adresově nacházíme v oblasti paměti RAM, můžeme nyní obsah dat měnit následujími tlačítky „0“ až „F“. V případě, že se chceme vrátit na buňku s adresou nižší, než je právě indikována, stlačíme tlačítko „–“, což způsobí dekrementaci adresy o 1, pochopitelně se zobrazením příslušného data. Jestliže se věk nacházíme adresově v oblasti paměti EPROM (tj. 0000H až 03FFH) nebo v neobsazené části operační paměti, nemí přepsání dat možné. To se projeví — po stisku šestnáctkových tlačítek — zobrazením zprávy Er v datové části displeje. Neobsazená část operační paměti je indikována na displeji vždy datem 7A, např. M1000 7E.

Tlačítkem „r“ zobrazujeme obsahy registrůvých páru AF, BC, DE, HL a ukazatele zálohovníku SP, a sice tak, že na adresových pozicích jsou znázorněny obsahy, přičemž pozice 7 a 8 indikuje název. Tedy např.: r0320 AF. Obsahy lze měnit — je-li to zapotřebí — následným stiskem šestnáctkových tlačítek.

Po stisku tlačítka „r“ se tedy vždy objeví obsah registrůvho páru AF. Stisknutím kvítovacího tlačítka „dA“ se zobrazují další registry v uvede-

ném pořadí, tedy r7A00 bC, r7C01 dE, rFD02 HL a dále r1Fd9 SP, kde obsah SP je vždy stejný, tj. 1Fd9 — i když se dá změnit —, neboť je dán při iniciaci programem.

Stisknutí tlačítka „BR“ se projeví vždy tvarem b0000 A1, kde písmeno b označuje očekávání zadání první zarážky A1 (breakpoint A1). Po jejím šestnáctkovém naphléní a kvítování tlačítkem „dA“ se na displeji objeví tvar b0000 A2, jenž indikuje očekávané zadání druhé zarážky A2. Po jejím naplnění a stisku kvítovacího tlačítka „dA“ se na displeji objeví Gxxxxxxx, kde xxxx je náhodná adresa, kterou je nutné přepsat na adresu startu programu (xxxx jsou prázdne = zatemněné znaky). Po stisku „dA“ je již program (předem uložený) odstartován. Pokud požadujeme odstartování programu bez zarážek, pak použijeme tlačítko „Ex“, po jehož stisknutí se objeví na displeji tvar Gxxxxxxx; po zadání adresy startu spustíme program již jen tlačítkem „dA“.

Probíhání programu je indikováno písmenem E na první pozici displeje. Pokud program setrvává ve smyčce, je znak E trvale indikován a výstup z uživatelského programu je možný jen stisknutím tlačítka „reset“.

Tlačítko „L“ je zálohová a může sloužit pro případné natahování (load) dat z magnetofonového pásku, tj. spuštění zavlékací a verifikacní rutiny. Tlačítko „–“, pokud nejsme v režimu ukládání a čtení z paměti, může sloužit pro ukládání dat na magnetofonový pásek (save). Pro obě rutiny je v obslužném programu vynecháno místo od adresy 024AH až po 038FH. Avšak protože popisovaný mikropočítač používá operační paměť CMOS, kterou je možné napájet z vestavěného zdroje (přes ochrannou diodu, např. z lithiové baterie 3 V), a tak zajistit uložená data i při vypnutém počítači, bylo od připojení k magnetofonu upuštěno. (Napájení ze záložního zdroje je na obr. 4.19 značeno čárkované.)

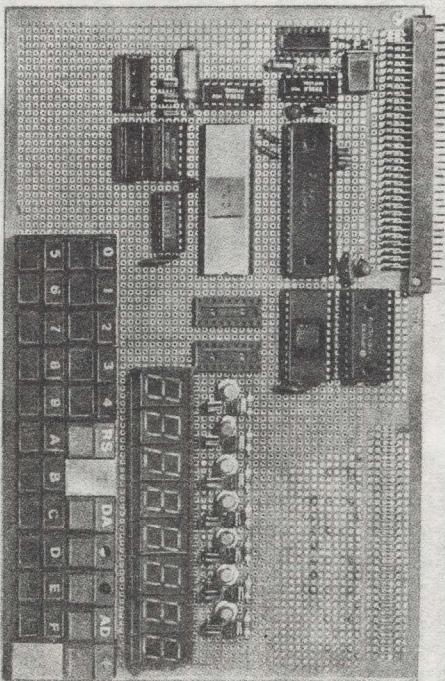
Konstrukce mikropočítače

Mikropočítač byl postaven na perforované desce tzv. zdvojeného evropského formátu (234×160 mm²), jeho krajská strana byla ještě o 16 mm zúžena — tedy na 144 mm (obr. 4.20). Do této desky byly vloženy objímky pro všechn deset integrovaných obvodů IO₁ až IO₁₀, proto není žádny z nich zapájen, a je tak možná výměna při případné poruše či eventuální modifikaci. (Na obr. 4.20 jsou zobrazeny také dvě patice s osmnácti vývody, jež autorovi slouží pro kontrolu paměti typu 2114 a jimiž lze také operační paměť rozšířit směrem dolů, tj. od adresy 1400H až 17FFH.) V pravém dolním rohu je umístěno ve dvou řadách dvaadvacet

cest tlačítek obsluhy, nad nimi — také v paticích — se nachází osm kusů sedmisegmentových číslicovek. V levém horním rohu desky je příšroubovaný konektor FRB o dvaadesáti vývodech, sloužící pro přívod napájecího napětí, popřípadě i pro rozšíření o externí paměť či dále popsanou krokovací jednotku. Pod ním se již nachází pouzdra všech integrovaných obvodů, jejichž roznítění je nekritické. Nad displejem se nachází sedm tranzistorů T_1 až T_7 , spolu s příslušnými rezistory R_9 až R_{29} . Další nezbytné pasivní součástky jsou rozmištěny mezi paticemi obvodů IO_1 a IO_9 a v okolí IO_2 , IO_3 a IO_4 .

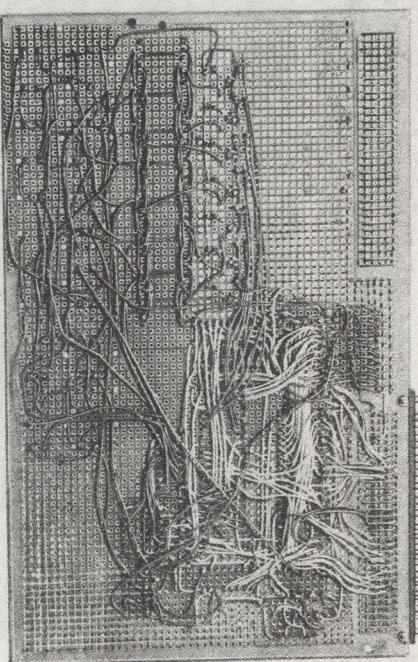
Vzhledem k tomu, že autor měl k dispozici perforovanou desku s pájecími kroužky typu Veroboard, dokonce s pokovenými otvory, v nichž vývody všech součástek spolehlivě „sedí“, nebylo nutné navrhovat plošný spoj. Propojení součástí bylo tedy realizováno na rubu desky odizolovaným drátem o průměru 0,32 mm s nepájitelnou teflonovou bužírkou (výrobce Kablo Topořčany), což dokumentuje snímek na obr. 4.21. Při tomto způsobu propojení — jenž je vhodný pro prototypový návrh — odpadají „starosti“ s křížením spojů a rozložením součástí. Spojy jsou sice méně přehledné, avšak — je-li propojení každého spoje zaznamenáno ve

Obr. 4.20. Pohled na sestavený mikropočítač na perforované desce tzv. zdvojeného evropského formátu ($234 \times 160 \text{ mm}^2$)



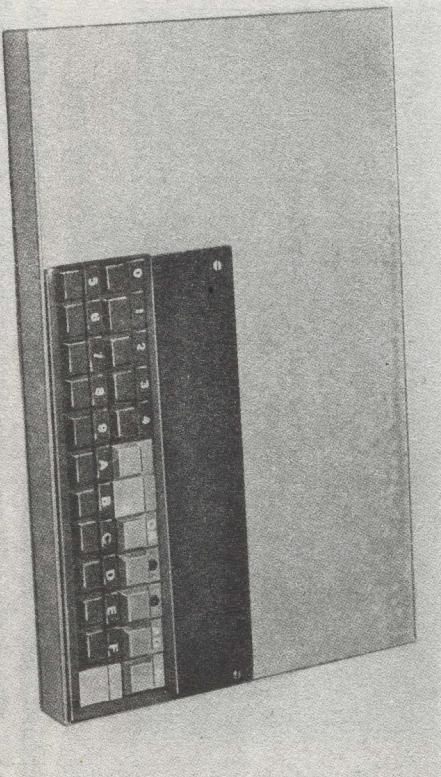
Obr. 4.21. Pohled na rub nosné desky a na provedení sítě drátorvých spojů schématu např. obtažením barevnou tužkou — poměrně rychle zhotovitelné. (Návrh plošného spoje na takto ověřené zapojení by byl smysluplný pouze tehdy, pokud by šlo o vteckusovou výrobu, např. pro mládežnické Kluby výpočetní techniky apod.) Je pochopitelné, že pájení jednotlivých drátorvých spojů je pracnější než zapájení součástí do desky s plošnými spoji. Uvažme-li však pracnost ručního návrhu plošného spoje s vícenásobným eventuálním překreslováním v důsledku korekcí (není-li k dispozici možnost relativně rychlého počítačového návrhu CAD!), je citovaný způsob časově méně náročný. Navíc jsou možné snadno proveditelné modifikace zapojení.

Pro počítač bylo zhotoveno ochranné pouzdro, jako výchozí materiál posloužily odpadky kuprexitu (s odlepanou či střízenou měděnou fólií), stezené tmellem EPOXY 1200. Je samozřejmé, že jednotlivé bočnice, stímené z důvodu vyšší pevnosti přeplátováním, byly pro dosazení symetrii zaříznuty a zabroušeny na stejnou vnější výšku 20 mm. Na takto vzniklém vnějším rámu je přilepena horní deska (závilkou v hranách) prozrazeným otvorem pro mírně vyvýšující tlačítka a také pro displej. Ten je kryt věším páskem transparentního organického skla, chránícím číslicovky před poškozením a současně zvyšujícím kontrast displeje při denním osvětlení. Kryt je připevněn k desce dvěma šroubkami M2, deska vlastního počítače pak třemi šroubkami M3 zespodu ke kuprexitovým hranolkům



zalepeným a zapuštěným do pouzdra a opatřeným otvory s příslušným závitem.

Pouzdro má po dohotovení mírně zabroušené hrany a je přestíknuto světlou barvou rychle schroubeným autolakem. Pohled na mikropočítač je na obr. 4.22.



Obr. 4.22. Sestavený mikropočítač v ochranném pouzdru zhotoveném z kryprexitových pásů a odřezků, s transparentním organickým sklem, kryjícím osmnáctistupňový zobrazovač

Uvedení do provozu, oživení

Pokud jsou spoje provedeny bez omyleu a součásti osazeny ve správné poloze, neměly by nastat potíže. Nicméně protože se nedají vyloučit omyley (a v tom je třeba vidět hlavní nevýhodu drátových spojů), je nutné postupovat s osazováním a současným ověřováním funkce po částech.

Nejprve je tedy vhodné zapojit a prověřit funkci generátoru taktu. Pokud kmitá, zapojí se IO_3 , a překouší se jeho funkce jako děličky. Dále následuje prověření funkce hradel H_4 a H_5 , a členů obvodů IO_9 a IO_{10} , to vše bez mikroprocesoru, paměti a ostatních dosud nevymenovaných obvodů. Teprvé nyní se osadí mikroprocesor, přičemž se uzemní (nejlépe na protiskusu konektoru FRB) všechny linky datové sběrnice. Tím simulujeme situaci, jakoby procesor četl z pevně paměti samé příkazy NOP. Při provádění instrukce NOP (no operation = prázdná instrukce) mikroprocesor inkrementuje obsah programového čítače o 1, což lze snadno kon-

trolovat podle vztahující hodnoty binární adresy, a to např. logickou sondou či dále uvedenou krokovací jednotkou. Při této zkoušce je pro pracující procesor charakteristické, že frekvence signálu na jednotlivých adresových linkách směrem od A_0 k A_{15} klesá! (V tomto případě pracuje jako degradovaný šestnáctkový čítač od hodnoty 0000H — po nulování — až do FFFFH a cyklicky znova dále. Při zpomaleném taktu je tato skutečnost velmi dobře patrná — viz další kapitolu.) Pokud je mikroprocesor dobrý a spoje správně propojeny, dojde k popsánému čítání. V opačném případě nebudeme dále postupovat, dokud neodstraníme chybu (např. přeteklým címem zkratujícím dva vede se se nacházející vývody apod). Další kontrolou funkce procesoru je zjištění periodicky se měnících úrovní na jeho vývodech 19, 20 a 21, případně (jen při vydávání dat) i na 22.

Logická sonda, jež je pro takováto přezkušování nezbytnou pomůckou, musí být tzv. dynamického typu. Indikuje „rychlejší“ změny úrovni výstupních signálů jako sled impulsů, zpravidla simulovaným písmenem P (obvykle již od frekvence 1 kHz). Dále je nutné, aby její vstupní impedance nezatažovala prověřovaný vývod mikroprocesoru více než vstup LS členu TTL (tj. asi max. 0,25 mA). Takových sond bylo v naší odborné literatuře již hodně popsáno.

Další krok — po úspěšném ověření funkce procesoru jako čítače — spočívá v odstranění zemnění datové sběrnice a osazení paměti a dekódéru IO_4 , IO_5 a IO_6 . I když nyní ještě nelze používat displeje a klávesnice (vzhledem k absenci IO_9 a IO_{10}), je možné již kontrolovat (nejlépe opět při zpomaleném taktu) měnící se úrovne na vstupech IO_6 , na jeho vstupech č. 7, 8 a 15 a na vstupech č. 20 IO_4 a IO_5 , které nás do jisté míry informují o činnosti IO_1 .

Displej překoušíme tak, že — při využitých obvodech IO_9 a IO_{10} — postupně uzemňujeme vývody kanálu PA (č. 1, 2, 3, 4, 38, 39 a 40) při uzemněních katodních číslicovek (vývody 0, 2, 3, 4, 5, 6, 7 a 8 na objímce IO_{10}). Tehdy se musí rozsvěcovat vždy jeden segment (a až g) všech číslicovek, což prokáže správnost zapojení. Pak již lze osadit i zmíněné obvody a opětovně připojit mikropočítač ke zdroji stabilizovaného napětí +5 V/0,5 A. Po zapnutí se již musí zobrazit na displeji nápis SAVIA 84, indikující připravenost počítače k převzetí dalších příkazů, a tím i svoji provozuschopnost.

Prověření kanálu PB jakožto kanálu výstupního dokážeme však jen programově. K tomu nám postačí tři instrukce

1800H	3E07	LD A,07
1802H	D3F9	OUT F9,A
1804H	76	HLT

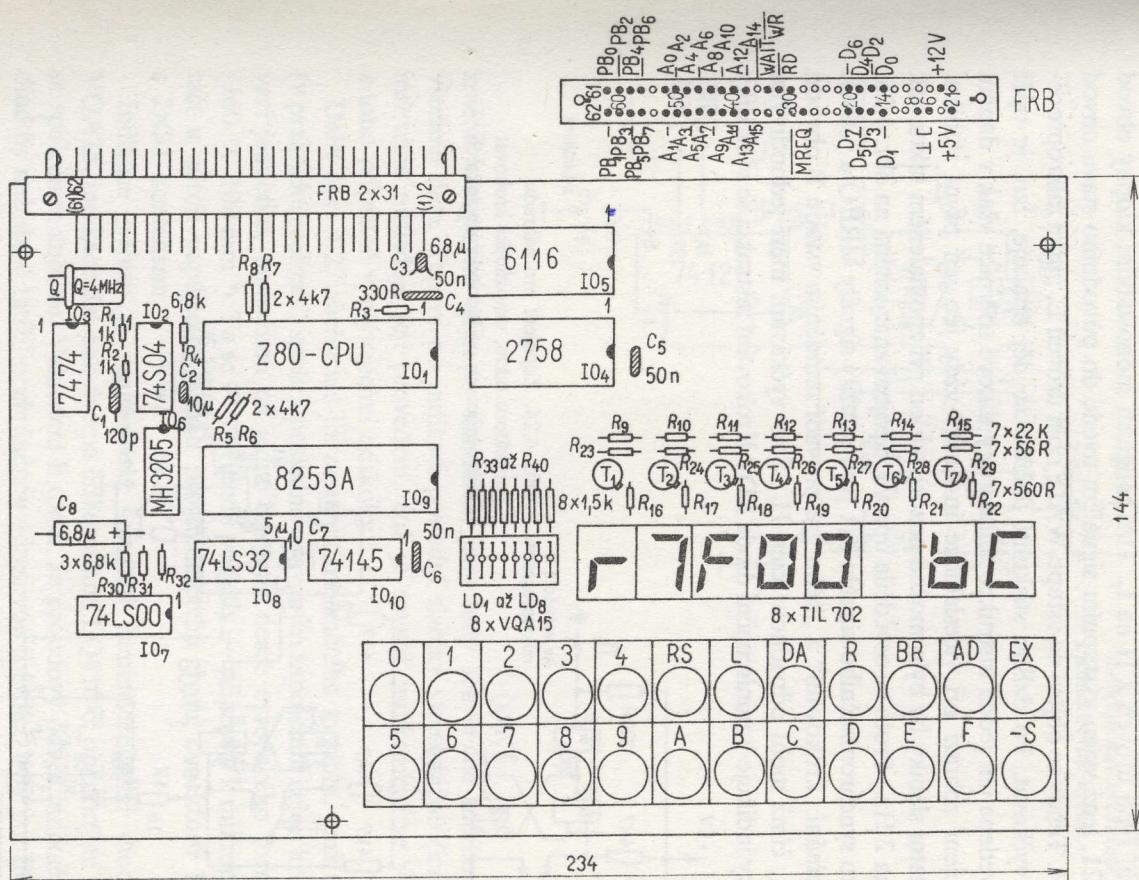
které známým způsobem vložíme do počítače na adresu 1800H a spustíme buď přes bod zarážky A1 = 1802 (s následnou kontrolou naplnění registru A hodnotou 07), nebo přímo tlačítkem „Ex“. A protože jsme touto krátkou rutinou vydali přes střadač na linky PB₀, PB₁ a PB₂, výstupního kanálu PB tři signály s úrovni H, musí tuto skutečnost indikovat logická sonda příkladná k příslušným špičkám konektoru FRB, popřípadě jí můžeme znázornit luminiscenčními diodami, připojenými přes srážecí rezistory jednotlivým vedením. (Na obr. 4.23 je označení vývodů konektoru FRB včetně připojení indikačních diod.) Je-li tedy do střadače vložena jiná hodnota, svítí odpovídající n-tice diod LD₁ až LD₈. Pochopitelně, pokud kanál PB není vyvolán nebo má-li vydát hodnotu 00, jsou všechny diody zhasnuté. Sražecí rezistory jsou záměrně voleny s hodnotou 1,5 kΩ, aby tak nižší odber diod při svitu zařežoval minimálně příslušné linky. (Pokud by bylo žádano ředit kanálem PB vnější zařízení, doporučujeme zařadit oddělovací zesilovače či optoelektronické vazební členy.)

Krokovací jednotka

Pro ověření funkce mikropočítače a pro tzv. „ladění“ námi vytvářených programů se v praxi uplatňuje krokovací jednotka, s níž lze sledovat průběh zpracování programu po jednotlivých instrukcích — krocích nebo po jednotlivých slabikách, či dokonce po jednotlivých taktech.

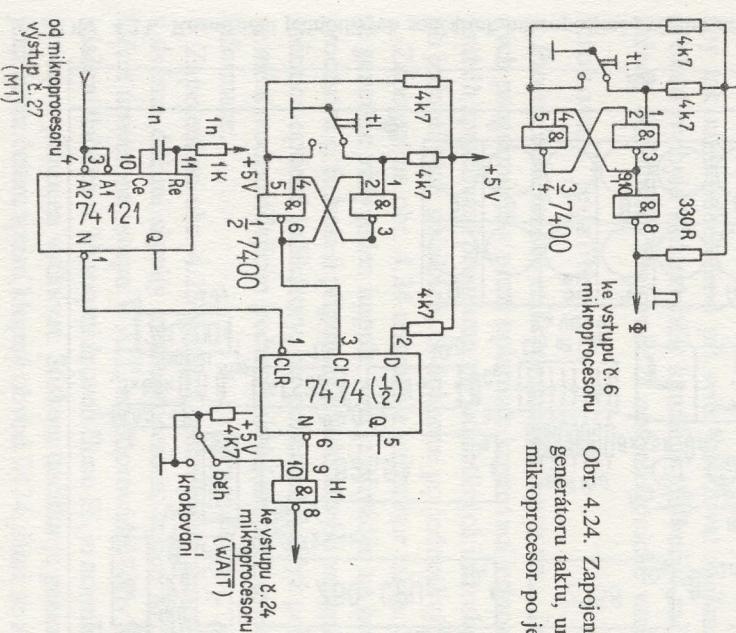
Zapojení na obr. 4.24 nahrazuje generátor taktu. Stisknutím tlačítka tl se generuje vždy jeden impuls, jenž je přiváděn na hodinový vstup mikropočítače č. 6. Jsou-li připojeny k jednotlivým vedením adresové a datové sběrnice optické indikátory, lze pohodlně, i když pomalu, pozorovat, jak se mění s odpovídajícím počtem taktů (strojních cyklů) adresová a datová informace.

Zapojení na obr. 4.25 využívá vestavěného generátoru taktu a pracuje s dvěma difičními signály mikropočítače, a sice $\overline{M1}$ a \overline{WAIT} . Dovoluje měnit úroveň na vstupu WAIT, a tak provádět vždy jen jednu instrukci po stlačení tlačítka tl. Výstupní úroveň členu H₁ je normálně L, čímž je mikropočítač přinucen výkávat. Stiskem tlačítka je generován kladný impuls, jenž svým čelem spustí klopný obvod 7474, čímž se změní úroveň na jeho výstupu N na L a za členem H₁ na H. Od tohoto okamžiku již může

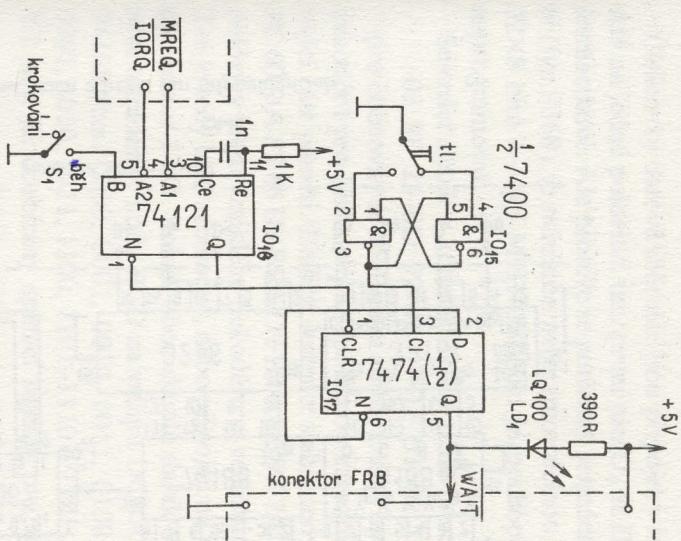


Obr. 4.23. Rozmístění jednotlivých součástek mikropočítače včetně označení vývodů konektoru FRB

mikroprocesor pracovat a provede instrukci plnou rychlostí. Jakmile se však přiblíží k počátku cyku zachycení následující instrukce, signál $\overline{M1}$ změní svou úroveň z H na L. Tím se spustí monostabilní klopný obvod 74121, jenž svým výstupním signálem uvede do původního stavu obvod 7474. Tehdy se objeví na vstupu \overline{WAIT} opět úroveň L, nutící mikroprocesor vyčkávat. Po dalším stisknutí tlačítka se dříve opakuje, tzn. je opět provedena jen jedna instrukce. Indikátory datové sběrnice však v daném zapojení zobrazí při víceslabičné instrukci vždy jen její první slabiku. (Ostatní slabiky by bylo možné pozorovat jen při zpomalém taktu, tak asi na 2 Hz.) Proto se osvědčila úprava zapojení znázorněná na obr. 4.26. Místo synchronizačního signálu $M1$ jsou použity signály $MREQ$ a \overline{IORQ} . Přepínání „krokování“ a „běhu“ se provádí zemněním vstupu B obvodu IO_{16} , čímž mohl odpadnout člen H_1 . Stav vyčkávání mezi jednotlivými kroky indikuje luminiscenční dioda LD_1 . Krokování instrukcí se však díky



Obr. 4.24. Zapojení pro náhradu generátora taktu, umožňující krokovat mikroprocesor po jednotlivých taktech



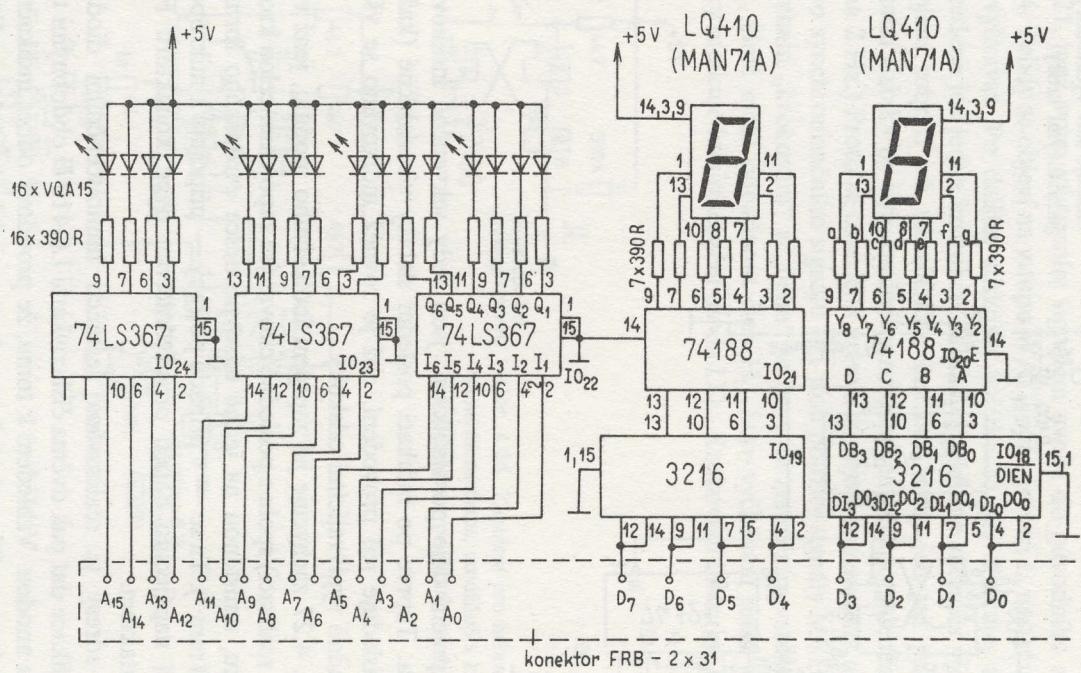
Obr. 4.26. Zapojení pro krokování po jednotlivých slabikách, kde dioda LD_1 indikuje stav vyčkávání mezi jednotlivými kroky

změně v zapojení děje po slabikách; jsou tedy sekvenčně indikována všechna data. Teprve po indikaci poslední slabiky víceslabičné (každé) instrukce následuje její provedení, což je rovněž indikováno se všemi z toho případně vyplývajícími odskoky.

Další obr. 4.27 zachycuje již zapojení indikačního modulu, jenž tvoří (v praktické realizaci) spolu s posledně citovaným zapojením celou krokovací jednotku, umístěnou na jedné nášvětové desce evropského formátu ($160 \times 100 \text{ mm}^2$). Ta se — v případě potřeby — připojuje k mikropočítači a zdroji napájecího napětí prostřednictvím dvou konektorů FRB s 2×31 kontaktem.

Indikace adresy je realizována šestnácti luminiscenčními diodami VOA15, indikace dat pak dvěma číslicovkami LQ410 či obdobnými typy se společnou anodou. Vzhledem k tomu, že proudový odběr indikačních diod by nežádán zatížil nechráněnou adresovou sběrnici, byly použity tři kusy oddělovacích zesilovačů typu 74LS367. Totéž se týká indikátorů na datové sběrnici. Zde však byly použity jiné typy oddělovacích zesilovačů (3216).

Obr. 4.25. Zapojení pro krokování po jednotlivých instrukcích



Obr.

Obr. 4.27. Zapojení indikačního modulu pro zobrazení změn adres a jím odpovídajících dat při krokování

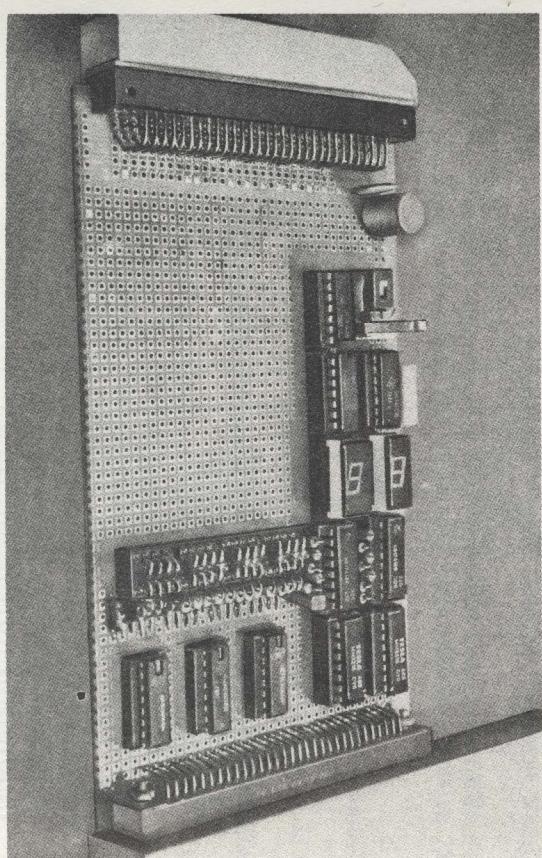
Číslicovky datové sběrnice jsou připojeny tak, že každá z nich indikuje stav na jedné polovině, tzn. první pro D_0 až D_3 , druhá pro D_4 až D_7 , a to šestnáctkově. Ale protože se potřebný šestnáctkový dekodér u nás nevyrábí (typ 9368), je nahrazen programovatelnou pamětí PROM s organizací 32×8 bitů — typ MH74188. Tu je pochopitelně nutné pro daný účel naprogramovat.

Sestnáct slabik v kódu BCD má tento tvar:

03 9F 25 0D 99 49 41 1F 01 09 11 C1 63 85 61 71

pro číslicovky se společnou anodou. Aby bylo možné použít paměť jako dekodér i pro číslicovky se společnou katodou, je naprogramována i zbyvající část paměti. Dalších šestnáct slabik tedy má tvar:

FC 60 DA F2 66 B6 BE EO FE F6 3E 9C 7A 9E 8E. Volba první či druhé poloviny takto vzniklého dekodéru se realizuje úrovňí na vstupu č. 14 (E). Ten je tedy bud' uzemněny, nebo připojen na napájecí napětí přes ochranný rezistor 1 k Ω . Pořadí obou skupin slabik odpovídá vzestupně přiváděným tetrádám v kódu BCD na vstupu DCBA jednoho každého dekodéru 74188 (tzn. 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001, 1010, 1011, 1100, 1101, 1110 a 1111). Z výstupu dekodéru Y8 až Y2 jsou již odebrány spínací signály pro sedm segmentů „a“ až „g“.



Obr. 4.28. Pohled na krokovací jednotku, obsahující indikační modul (zapojení z obr. 4.27) a přepínačné krokování (zapojení z obr. 4.26), připojiténu mezi konektor mikropočítače a protokonektor napájecího zdroje +5 V/0,6 A

ovšem přes předřadné rezistory $7 \times 390 \Omega$. (Y1 by mohl obsluhovat segment desetinné tečky; v daném případě ji však nepotřebujeme, a proto není propojen.) Na obr. 4.28 je pohled na realizovanou krokovací jednotku, tj. indikační modul, a zapojení pro krokování po slabikách. Na následujícím obr. 4.29 je nakresleno rozložení součástek. Vzhledem k tomu, že jednotka byla provedena na dřevané montážní desce s prokovenými otvory, jsou jednotlivé spoje realizovány opět drátovými propojkami — proto nebyl navržen plošný spoj.

Užitečnost krokovací jednotky dokládá příkladně následující krátký program, jenž nejprve vynuluje střádač a pak jej postupně inkrementuje, přičemž obsah střádače — v každém průchodu smyčkou — je znázorněn na diodách LD₁ až LD₈ výstupního kanálu PC IO₉:

1800	3E	OA	LD A,00
1802	d3	F9	OUT F9,A
1804	3C		INC
1805	C3	02	JP „1802“
1808	76		HLT

4.5. LITERATURA

- [1] Schwarz, W. — Meyer, G. — Eckhardt, D.: Mikrorechner, Wirkungsweise — Programmierung, Applikation. Berlin, VEB Verlag Technik 1981 (2. vyd.).

[2] Ciarcia, St.: Build Your Own Z80 Computer. New York, Byte Books 1982.

[3] Hyan, J. T.: Junior Computer. Amatérské rádio, řada A, 10, 1982, str. 383 až 384.

[4] Hyan, J. T.: Displeje pro číšlivou techniku. Amatérské rádio, řada B, 2, 1978, str. 46 až 51.

[5] Zaks, R.: Programmierung des Z80. Düsseldorf, SYBEX Verlag GmbH 1982.

[6] Zaks, R. — Lesea, A.: Mikroprozessor: Interface Techniken. Düsseldorf, SYBEX Verlag GmbH 1982 (3. vyd.).

[7] Coffron, J. W.: Z80 Anwendungen. Düsseldorf, SYBEX Verlag GmbH 1984.

[8] Tóth, Št.: Školský mikropočítač PMI-80. Amatérské rádio, řada A, 7, 1984, str. 257 až 258.

[9] Tóth, Št.: PMI-80. Amatérské rádio, řada A, 8, 1984, str. 297 až 301.

[10] Hyan, J. T.: Oddělovac zesilovače — budíce sběrnic. Amatérské rádio, řada A, 9, 1984, str. 337 až 339.

[11] Hyan, J. T.: Mikroprocesor Z80 a jeho aplikace. Praha, DT-ČSVTS 1988, str. 85 až 89, 3. vydání.

[12] Kanis, W.: Der Z80-EMUF, Preiswerte Einplatinen-Computer. mc, 4, 1983, str. 112 až 115.

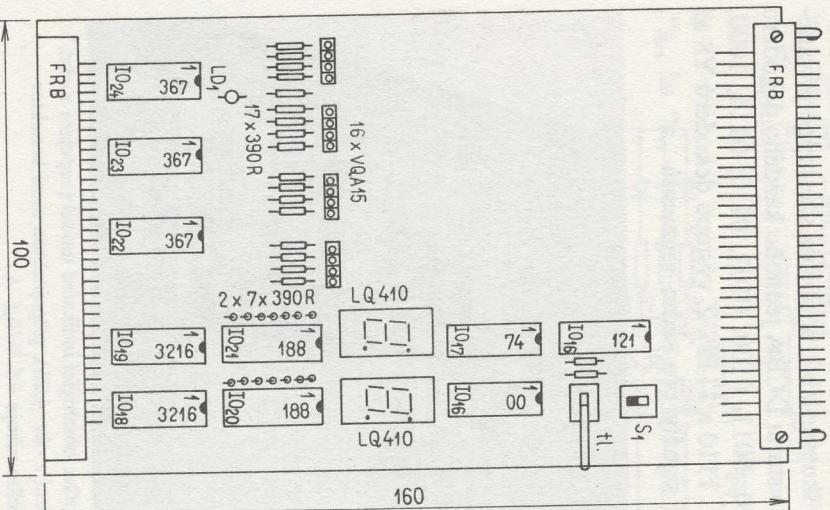
[13] Götz, D.: Z80-EMUF mit Display und Tastatur. mc, 9, 1984, str. 40 až 42.

[14] Zilker, A. — Wurdack, St.: Z80-EMUF mit Komfort. mc, 5, 1984, str. 92 až 96.

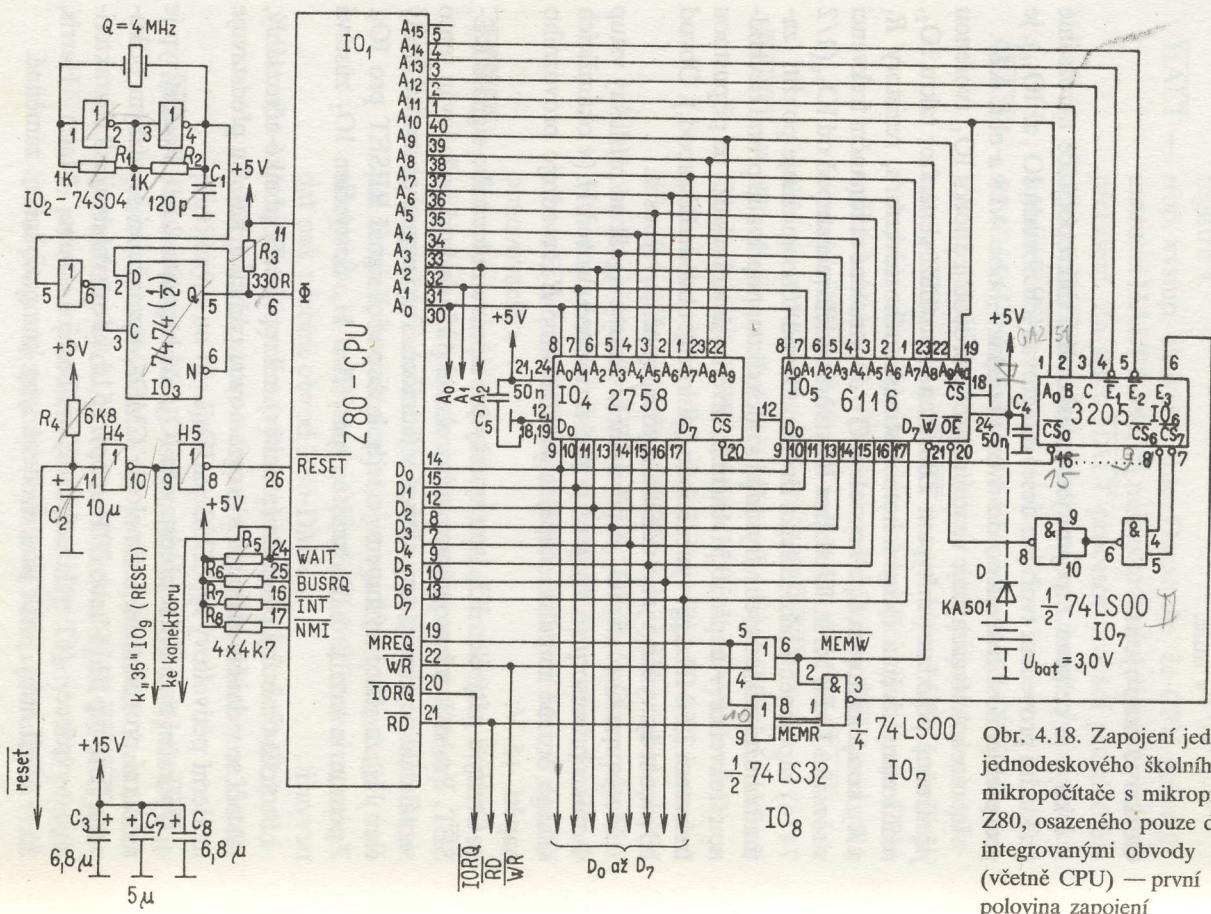
[15] Grubert, M.: Z80-EMUF als Telefonvermittlung. Část 1 — mc, 11, 1984, str. 60 až 64, část 2 — mc, 12, 1984, str. 114 až 118.

[16] Götz, D.: Z80-EMUF mit Spannung und pH-Wert. mc, 1, 1985, str. 60 až 62.

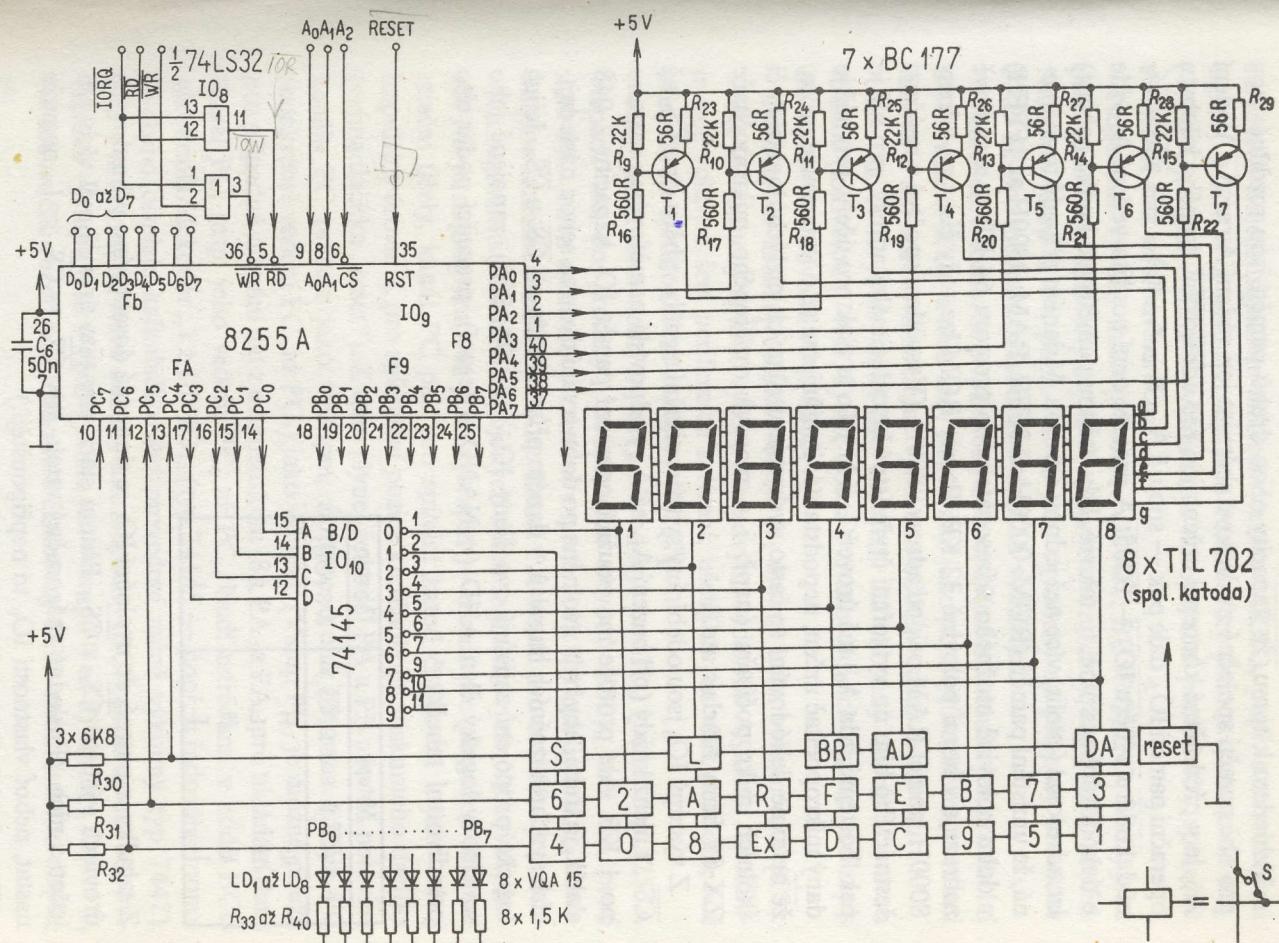
[17] Schickianz, S.: Multitasking mit dem Z80-EMUF. mc, 8, 1984, str. 52 až 57.



Obr. 4.29. Rozložení součástek krokovací jednotky provedené opět na děrované desce evropského formátu 100×160 mm²



Obr. 4.18. Zapojení jednoduchého jednodoskového školního mikropočítače s mikroprocesorem Z80, osazeného pouze deseti integrovanými obvody (včetně CPU) — první polovina zapojení



Obr. 4.19. Zapojení jednoduchého jednodoskového školního mikropočítače — druhá polovina zapojení