

Conception de Système Numérique

MODELISATION SYSTEMVERILOG DE L'ALGORITHME DE CHIFFREMENT ASCON

Baron Alexandra || EI23



Table des matières

Tab	le des figures	2
Intro	oduction	3
Des	cription de l'algorithme ASCON128	3
1.	Processus de chiffrement	3
2.	Mise en forme, formalisme et structure du projet	4
Imp	lémentation des fonctions élémentaires	5
1.	Les permutations p ⁶ et p ¹²	5
a.	L'addition de constante P _C	5
b.	La couche de substitution Ps	7
i.	La S-Box	7
ii.	La substitution	8
c.	La couche de diffusion linéaire P ₁	9
2.	Esquisse de permutation et mémorisation de l'état	10
3.	Ajout des opérateurs XOR	10
a.	XOR amont	10
b.	XOR aval	11
4.	Permutation finale	12
Arc	hitecture globale : « Top Level »	13
1.	Compteur de rondes	13
2.	Compteur de blocs	13
3.	Machine de Moore	13
4.	Simulation finale	16
Diff	icultés rencontrées	16
Syn	thèse	17



Table des figures

Figure 1: Etapes du chiffrement	3
Figure 2 : Schéma du chiffrement ASCON 128	4
Figure 3: Organisation du dossier ASCON	5
Figure 4: Fonctionnement de l'addition de constante	6
Figure 5: Bloc de l'addition de constante	6
Figure 6: Test du bloc de l'addition de constante	7
Figure 7: Le module S-Box	7
Figure 8: Test du module S-Box	7
Figure 9 : Fonctionnement de la couche de substitution	8
Figure 10: Le bloc de substitution.	8
Figure 11: Test du module substitution	8
Figure 12 : Fonction de la couche de diffusion	9
Figure 13: Bloc de diffusion	9
Figure 14: Test du bloc de diffusion	9
Figure 15 : Permutation sans XOR	10
Figure 16: Test de la première permutation sans XOR	10
Figure 17: Fonctionnement du XOR amont	11
Figure 18 : Fonctionnement du XOR aval	11
Figure 19: Permutation finale avec les XOR amont et aval	12
Figure 20: Testbench de la permutation finale	12
Figure 21 : Permutation finale avec tag et cipher	12
Figure 22: Diagramme des états de la machine de Moore	14
Figure 23: Module de la FSM	15
Figure 24: ASCON top	16
Figure 25: Testbench final	16
Figure 26: Erreur après l'état P P1 End	17



Introduction

Ce projet se concentre sur l'étude et l'implémentation d'un système simplifié de sécurité : l'algorithme de chiffrement ASCON128. Conçu pour répondre aux besoins de confidentialité dans les échanges de données, ASCON128 est une solution efficace pour sécuriser les communications. Dans ce rapport, nous explorerons les principes fondamentaux de cet algorithme, en détail, en utilisant le langage de description matérielle SystemVerilog.

Description de l'algorithme ASCON128

1. Processus de chiffrement

Le processus de chiffrement est réparti en 4 étapes spécifiques. L'algorithme opère sur un état courant de 320 bits, que l'on appelle *state S*. Il est divisé en 5 parties : x_0 , x_1 , x_2 , x_3 et x_4 . La première étape réalisée est l'initialisation. Elle nécessite un vecteur d'initialisation *initialisation vector* IV de 64 bits, une clé secrète *key* K de 128 bits et un nombre arbitraire *nonce* N de 128 bits. La concaténation de ces trois données est bien de 320 bits. Ces données nous sont instaurées par le sujet du projet.

L'étape suivante est celle du traitement des données associées. Elle consiste à injecter dans l'état courant un bloc de données de 64 bits obtenue par padding deA, donnée associée de 48 bits.

Ensuite, se passe le traitement du texte clair, *plaintext*, P, de 184 bits. Par padding on étend cette donnée à 192 bits. On obtient finalement trois vecteurs $\{P_1, P_2, P_3\} = \{P, 100000000\}$. P_1, P_2, P_3 sont chacun de 64 bits. Ces trois vecteurs sont injectés dans l'état courant. Après chaque injection on récupère, séparé de la même manière, les blocs de texte chiffré *ciphertext* C de 184 bits.

Finalement, la dernière étape consiste en la finalisation pour récupérer le tag T de 128 bits. C'est ce bloc de données qui permet de s'assurer la provenance du message chiffré, car il est commun aux deux parties prenantes.

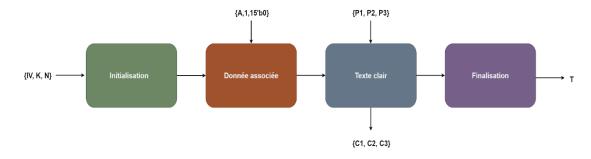


Figure 1: Etapes du chiffrement



Plus concrètement, dans chacune de ces étapes on retrouve des permutations successives, par 6 ou 12. Ces permutations sont tout le temps les mêmes. Elles sont composées des transformations élémentaires suivantes : l'addition de constante, la substitution et la diffusion. Elles seront développées plus tard dans le rapport.

L'insertion des blocs de données évoqués précédemment se fait à travers de bloc de XOR, OU-Exclusif, avec l'état courant *State S*. Il en existe deux types : le XOR amont, *xor_up* et le XOR aval, *xor_down*. Ils se réalisent, soit sur la première permutation d'un bloc de permutation, pour le *xor-up*, soit sur la dernière, pour le *xor_down*.

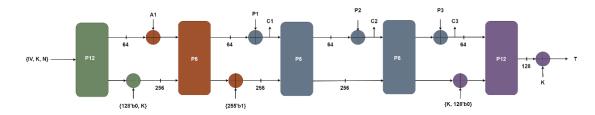


Figure 2 : Schéma du chiffrement ASCON 128

On utilise des registres pour sauvegarder les données nécessaires au destinataire : le texte chiffré *ciphertext* C et le tag T. Un dernier registre est utilisé pour sauvegarder la sortie d'une permutation, au fur et à mesure.

2. Mise en forme, formalisme et structure du projet

Les fichiers de description et de test, en SystemVerilog, ont été séparés de la manière suivante : les codes sources et les fichiers de tests sont placé dans le répertoire SRC, quant aux fichiers résultants de compilations, ils sont dans le répertoire LIB. Ces deux répertoires comprennent deux sous-dossiers chacun.

Le dossier SRC/RTL contient les fichiers sources, dont les librairies associées se trouvent dans le dossier LIB/LIB_RTL. Le dossier SRC/BENCH contient les fichiers de testbench, dont les librairies associées se trouvent dans le dossier LIB/LIB_BENCH. Le fichier *init_modelsim* comprend un script qui initialise le logiciel Modelsim. Le fichier *compile_ascon* comprend un script qui automatise la compilation.



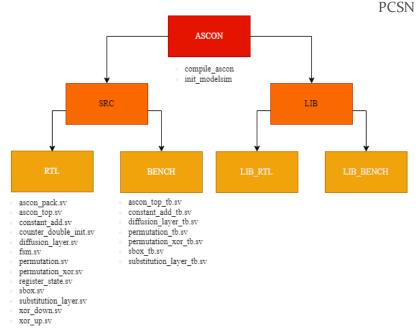


Figure 3: Organisation du dossier ASCON

De plus, nous avons appliqué le formalisme imposé par le sujet. Les entrées d'un module sont suivies par le suffixe «_i », les sorties par «_o » et les signaux internes par «_s ». Pour simplifier la lecture et la programmation, certains signaux peuvent contenir les deux suffixes. C'est un choix personnel.

Implémentation des fonctions élémentaires

Comme évoqué précédemment, on retrouve dans l'algorithme ASCON 128, plusieurs transformations élémentaires. Elles ont donc été réalisées une par une pour éviter toute erreur. Chaque fonction a également son propre testbench. Nous allons les aborder dans les parties suivantes.

1. Les permutations p⁶ et p¹²

On commence par mettre en place les permutations. Elles nécessitent donc trois fonctions élémentaires.

a. L'addition de constante P_C

On commence par mettre en place les permutations. La première fonction élémentaire nécessaire pour réaliser une permutation est l'addition de constante. Elle agit uniquement sur le registre x_2 , c'est-à-dire, $state_S[2]$, et consiste à y additionner une



constante définie, appelée Cr. La constante dépend du numéro de la permutation en cours. Ce numéro est compris entre 0 et 11. Cette opération est concrètement un XOR entre la constante et le dernier octet de x_2 . Voici un schéma de cette opération. Les opérations sur les autres registres de l'état courant sont équivalentes à des fils.

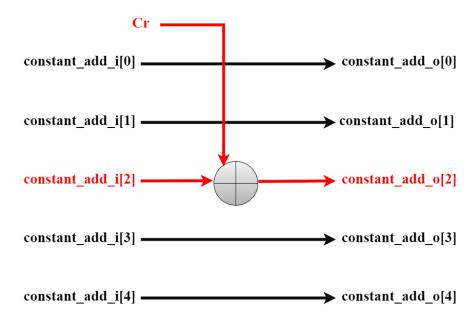


Figure 4: Fonctionnement de l'addition de constante

Voici une modélisation simple de cette fonction élémentaire.

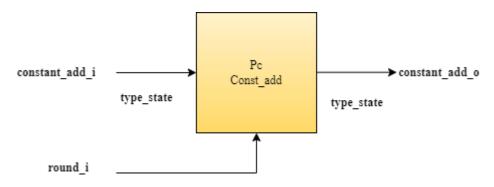


Figure 5: Bloc de l'addition de constante

Nous avons réalisé un testbench pour vérifier le fonctionnement de cette fonction. Nous prenons en entrée un vecteur nul, pour faire apparaître la constante Cr.

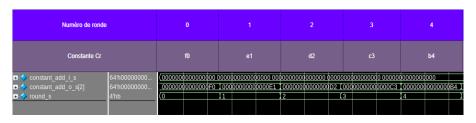






Figure 6: Test du bloc de l'addition de constante

b. La couche de substitution Ps

La permutation de ASCON est composée ensuite d'une couche de substitution où, 64 S-box de 5 bits, sont appliquées en parallèle. Nous implémentons donc premièrement la S-box.

i. La S-Box

La S-Box prend en entrée 5 bits, et en fonction de la valeur de cette entrée, la substitute en une autre valeur. Les valeurs par lesquelles on substitue sot déterminée par le sujet. Voici une modélisation simple de cette fonction élémentaire.

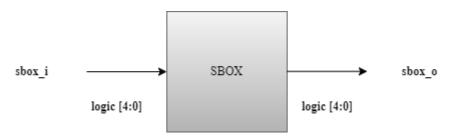


Figure 7: Le module S-Box

Nous avons réalisé un testbench pour vérifier le fonctionnement de la s-box. Nous prenons en entrée un vecteur allant de 0 à 31, pour faire apparaître les valeurs de la S-Box.

sbox_i_s	5'h14	(00	01	02	03	04	05	06	07	08	09	0a	0b	0c	0d	0e	0f	10	11	12	13	14
sbox_o_s	5'h00	04	0b	1f	14	1a	15	09	02	1b	05	08	12	1d	03	06	1c	1e	13	07	0e	00
sbox_i_s	5'h1f	Of	10	1	1 ,	12	13	14	1	5	16	17	18	1	9	1a	1b	1c	1	d	1e	1f

Figure 8: Test du module S-Box



ii. La substitution

L'étape de substitution revient à appliquer la S-Box, 5 bits par 5 bits, à l'état courant.

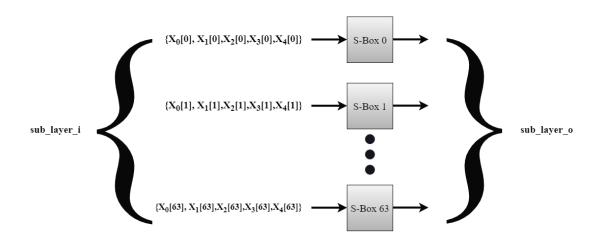


Figure 9 : Fonctionnement de la couche de substitution

Voici une modélisation simple de cette fonction élémentaire.

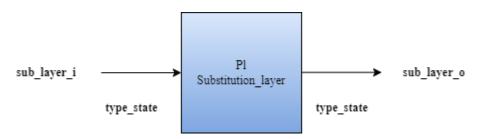


Figure 10: Le bloc de substitution

Nous avons réalisé le testbench pour vérifier le bon fonctionnement de la fonction. Nous avons pris en entrée la sortie du bloc d'addition de constante à la toute première permutation.



Figure 11: Test du module substitution



c. La couche de diffusion linéaire P₁

La couche de diffusion consiste à appliquer une fonction prédéfinie à chacun des 5 registres de l'état courant. Voici la fonction appliquée, extraite du sujet.

Fond	Fonction linéaire Σ_i														
Yo	_	$\Sigma_0(x_0)$	_	Yo	Ф	(yo	<i> </i>	10)	Ф	(yo	<i> </i>	28)			
		$\Sigma_1(x_1)$								2					
		$\Sigma_2(x_2)$. 1			
<i>X</i> 3	\leftarrow	$\Sigma_3(x_3)$	=	<i>X</i> 3	\oplus	(x_3)	>>>	10)	\oplus	(x_3)	>>>	17)			
<i>X</i> ₄	\leftarrow	$\Sigma_4(x_4)$	=	<i>X</i> ₄	\oplus	$(x_4$	>>>	7)	\oplus	$(x_4$	>>>	41)			

Figure 12 : Fonction de la couche de diffusion

Cette fonction réalise en fait des rotations cycliques vers la droite. Plus simplement, pour $x_i >>> j$, nous décalons les bits du registre i, j fois vers la droite. Voici le module de cette fonction élémentaire.

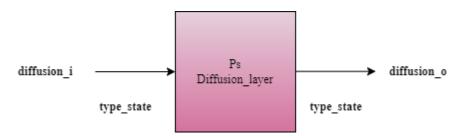


Figure 13: Bloc de diffusion

Nous avons réalisé le testbench pour vérifier le bon fonctionnement de la fonction. Nous avons pris en entrée la sortie du bloc de diffusion à la toute première permutation.



Figure 14: Test du bloc de diffusion



2. Esquisse de permutation et mémorisation de l'état

Nous avons désormais tous les modules permettant de réaliser une première esquisse de permutation, qui ne comprend pas les XOR amont et aval. Nous utilisons un registre, qui nous a été fourni, pour enregistrer les valeurs de sortie de permutation. On rajoute également un multiplexeur commandé pour, soit prendre comme état courant *State S* l'état en entrée *state_i*, soit la sortie du registre, c'est-à-dire, la fin de la permutation précédente. Voici le schéma de cette esquisse de permutation.

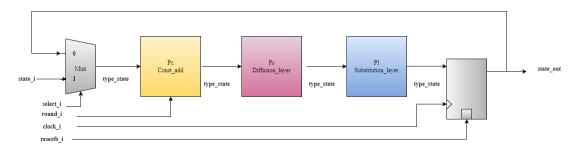


Figure 15: Permutation sans XOR

On réalise un test avec chaque valeur de ronde, *round_i*, pour vérifier le fonctionnement des permutations. Voici le résultat pour la première ronde.

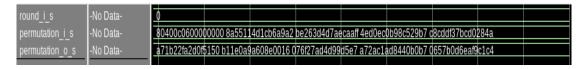


Figure 16: Test de la première permutation sans XOR

3. Ajout des opérateurs XOR

Comme on le voit sur la figure 2, il y a des opérateurs XOR à ajouter dans la permutation, soit en début, soit en fin d'une succession de permutations.

a. XOR amont

Le xor_up , il prend en paramètre le registre x_0 de l'état courant et un bloc de données sur 64 bits. Voici un schéma qui explique le fonctionnement de ce bloc.

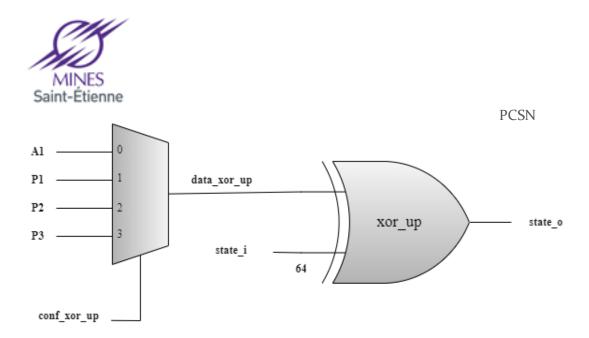


Figure 17: Fonctionnement du XOR amont

En effet, nous avons mis en place un signal *conf_xor_up*, qui permet de déterminer quelle donnée sera choisie pour réaliser l'opération. Cela équivaut à un multiplexeur.

b. XOR aval

Concernant le xor_down , il prend en paramètre les registres x_1 , x_2 , x_3 et x_4 de l'état courant et un bloc de données sur 256 bits. Voici un schéma qui explique le fonctionnement de ce bloc.

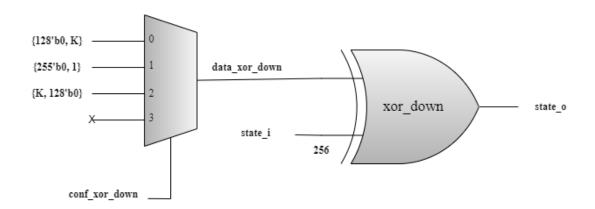


Figure 18: Fonctionnement du XOR aval



4. Permutation finale

On commence par ajouter à la permutation précédente les deux XORs. Voici le schéma correspondant au fonctionnement de la permutation.

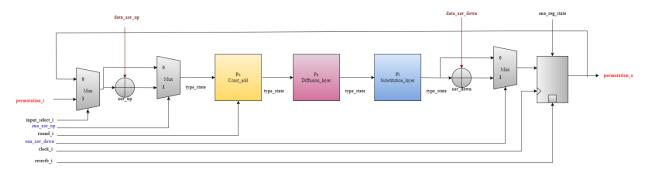


Figure 19: Permutation finale avec les XOR amont et aval.

On vérifie le bon fonctionnement de ce module en réalisant un testbench. On réalise l'étape d'initialisation pour pouvoir comparer les résultats avec ceux du sujet. On réalise donc 12 permutations avec un *xor_down* sur la dernière permutation. En voici le résultat :

/																											
<pre> ena_reg_state_i_s </pre>	1'h1																										
 → permutation_i_s	64'h80400c06	80400	c0600000	000 8a55	14d1cb6a	9a2 be26	d4d7aeca	aff 4ed0e	c0b98c52	b7 c8cddf	37bcd0284	a															
 → permutation_o_s	64'h6cd1e022	000	a71b22fa	2d0f51	95bd227	9b9a6c	162901c	5722b	77deb09	74ab83	9bdd69cd	4f8125	aab43c56	cb297f	473fd776	ed5ae	fc3e8ba2	258173	19dcbe1	2fe319	91ca1460	c8b30	ba54e24	d2716	9de1e2d0)4b50bd86	313141
	4'hc	0	1		2		3		4		5		6		7		8		9		a		b				

Figure 20: Testbench de la permutation finale

Finalement, il est nécessaire d'y ajouter deux registres permettant de sauvegarder le *tag* T et le *ciphertext* C. Voici le schéma final de la permutation.

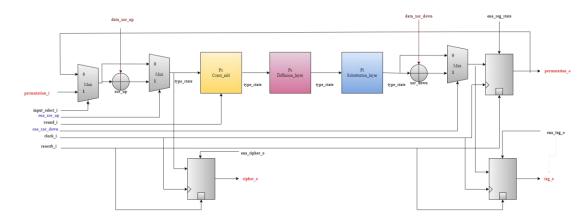


Figure 21: Permutation finale avec tag et cipher



Architecture globale: « Top Level »

L'architecture globale comprend le flot de contrôle et le flot de données. Il est nécessaire de gérer l'architecture de contrôle des permutations. Pour cela on met en place un compteur de permutation, compteur de rondes. On pourrait également mettre en place un compteur de blocs. Finalement il est nécessaire de construire une machine de Moore pour le contrôle.

1. Compteur de rondes

Comme évoqué précédemment pour pouvoir répéter un certain nombre de fois les permutations, nous avons utilisé un compteur de rondes. Il gère la variable *round*. Pour cela, nous avons utilisé le module *counter_double_init*, qui permet d'initialiser le compteur soit à 0 pour réaliser 12 permutations, soit à 6 pour en réaliser 6. Ce module incrémente également le compteur à l'aide du signal *ena_cpt_o*.

2. Compteur de blocs

Nous aurions également pu mettre un place un compteur de blocs pendant la réalisation de l'étape de traitement du texte clair. Je n'ai pas réalisé ce compteur. Ce point bloquant est abordé plus bas.

3. Machine de Moore

Il est donc nécessaire maintenant de réaliser la machine d'états finis. Elle contrôle les compteurs et la permutation avec les XOR. Pour simplifier sa compréhension, j'ai réalisé un diagramme d'états. Nous y avons laissé le même code couleur que sur la figure 2, ce qui permet de suivre facilement l'avancé des états. Elle comprend 22 états. Elle fonctionne avec un processus séquentiel qui permet de mémoriser la valeur de l'état courant, un processus combinatoire pour faire les transitions entre les états et un dernier processus combinatoire pour changer les valeurs des sorties.



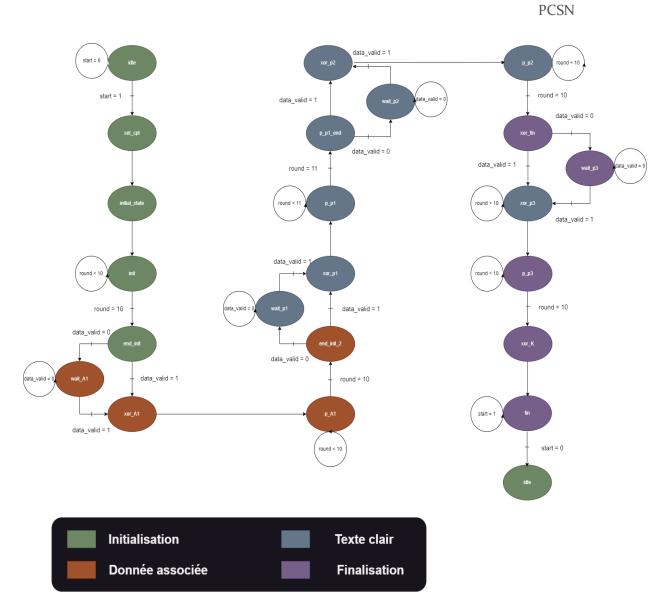


Figure 22: Diagramme des états de la machine de Moore



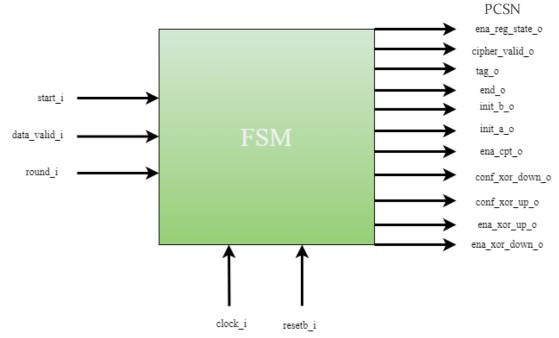


Figure 23: Module de la FSM



4. Simulation finale

Pour réaliser la simulation finale, on implémente un module nommé ascon_top.

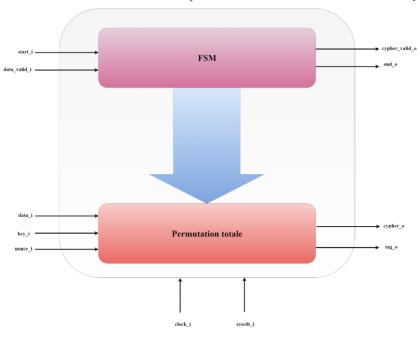


Figure 24: ASCON top

On réalise le testbench, pour vérifier le résultat final. On se rend compte qu'il y a une erreur dans l'étape de traitement du texte clair. J'aborde ce point dans les difficultés rencontrées.

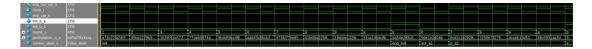


Figure 25: Testbench final

Difficultés rencontrées

Ce projet a été particulièrement chronophage. J'ai rencontré beaucoup de points bloquants, dont la majorité est sans importance.

Cependant, voici les points qui m'ont particulièrement gênée durant ce projet.

Premièrement, je me suis rendue compte assez tard qu'il me manquait un état dans la FSM pour pouvoir réaliser correctement l'enchainement entre la permutation p6 et le lancement du XOR avec le texte clair P2. Je ne pouvais pas initialiser correctement le compteur de ronde. J'ai donc ajouté un état « intermédiaire », que j'ai appelé *p_p1_end*. Cette erreur m'a forcée à reprendre mes codes. Comme montré précédemment, cet état



supplémentaire a chamboulé ma simulation. Après cet état mes résultats ne concordent plus avec ceux attendus. Je me rends donc à l'évidence que le problème provient forcément de cet état $p_p 1_end$. Je n'ai pas réussi à régler ce problème.



Figure 26: Erreur après l'état P_P1_End

Ensuite, pour la configuration du XOR amont, xor_up , j'ai décidé d'utiliser la même manière de configuration que celle du XOR aval, xor_down . J'avais donc deux signaux sur 2 bits chacun : $conf_xor_up$ et $conf_xor_down$. J'ai pris beaucoup de temps à comprendre comment les configurer dans le module final. Je n'étais pas sûre de s'il fallait uniquement les faire apparaître dans le testbench final, ce qui me paraissait bizarre, ou de les faire apparaître dans le module finale, $ascon_top$. C'est au bout d'un certain temps que j'ai pensé à réaliser un processus combinatoire pour chaque signal.

Finalement, ce qui m'a beaucoup fait réfléchir, c'est l'utilité et le fonctionnement du compteur de bloc. En effet, je n'ai pas saisie l'utilité de réaliser une boucle sur ces blocs. Il n'y a pas grand-chose qui se répète en dehors de l'enchainement de 6 permutations « xorées » avec un extrait du texte clair. Cependant, sur la dernière permutation, il faut ajouter le XOR avec la clé complétée de 0. Ce qui nous obligerait d'ajouter une condition dans la boucle.

Synthèse

Pour conclure, j'ai particulièrement apprécié ce projet, malgré le fait qu'il a été particulièrement chronophage. Il m'a permis de mettre en pratique un cours théorique à un sujet assez intéressant. Je remercie tout particulièrement Mr Guillaume Reymond pour son aide sur ce projet.