Simulator MIps

Microprocessor without interlocked pipeline stages

|  |  |
| --- | --- |
| Alexandru Dascălu  FIESC/ Calculatoare 3131A | proiect laborator „Structura și organizarea calculatoarelor”  prof. Zăgan Ionel |

Contents

[Introducere 3](#_Toc440496359)

[Noțiuni MIPS 3](#_Toc440496360)

[Generalități 3](#_Toc440496361)

[Set de instrucțiuni 3](#_Toc440496362)

[Format instrucțiuni 3](#_Toc440496363)

[Arhitectură 3](#_Toc440496364)

[Componente 3](#_Toc440496365)

[Tehnologii 3](#_Toc440496366)

[Interfață 3](#_Toc440496367)

[Manual utilizator 4](#_Toc440496368)

# Introducere

## Noțiuni MIPS

MIPS – ul este un processor cu arhitectură pe 32 de biți (s-au dezvoltat apoi pe 64 de biți).

Are 32 de regiștri de uz general

### Generalități

### Set de instrucțiuni

### Format instrucțiuni

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **Tip** | **-31-                                 format (biți)                                 -0-** | | | | | |
| **R** | opcode (6) | rs (5) | rt (5) | rd (5) | shamt (5) | funct (6) |
| **I** | opcode (6) | rs (5) | rt (5) | immediat (16) | | |
| **J** | opcode (6) | Adresă (26) | | | | |

Câmpurile de operație sunt următoarele:

- op: codul de operație al instrucțiunii;

- rs, rt, rd: adresele registrelor surse si destinație

– shamt: cantitatea/numărul de biți cu care se efectuează deplasarea;

- funct: selecteaza varianta se operatie specificata de catre op;

- adresa/imediat: deplasarea adresei(offset)/valoare imediata;

- adresa tinta/target address: deplasarea pentru adresa tinta de salt.

# Arhitectură simulator software

# Componente

# Tehnologii

# Interfață

# Manual utilizator