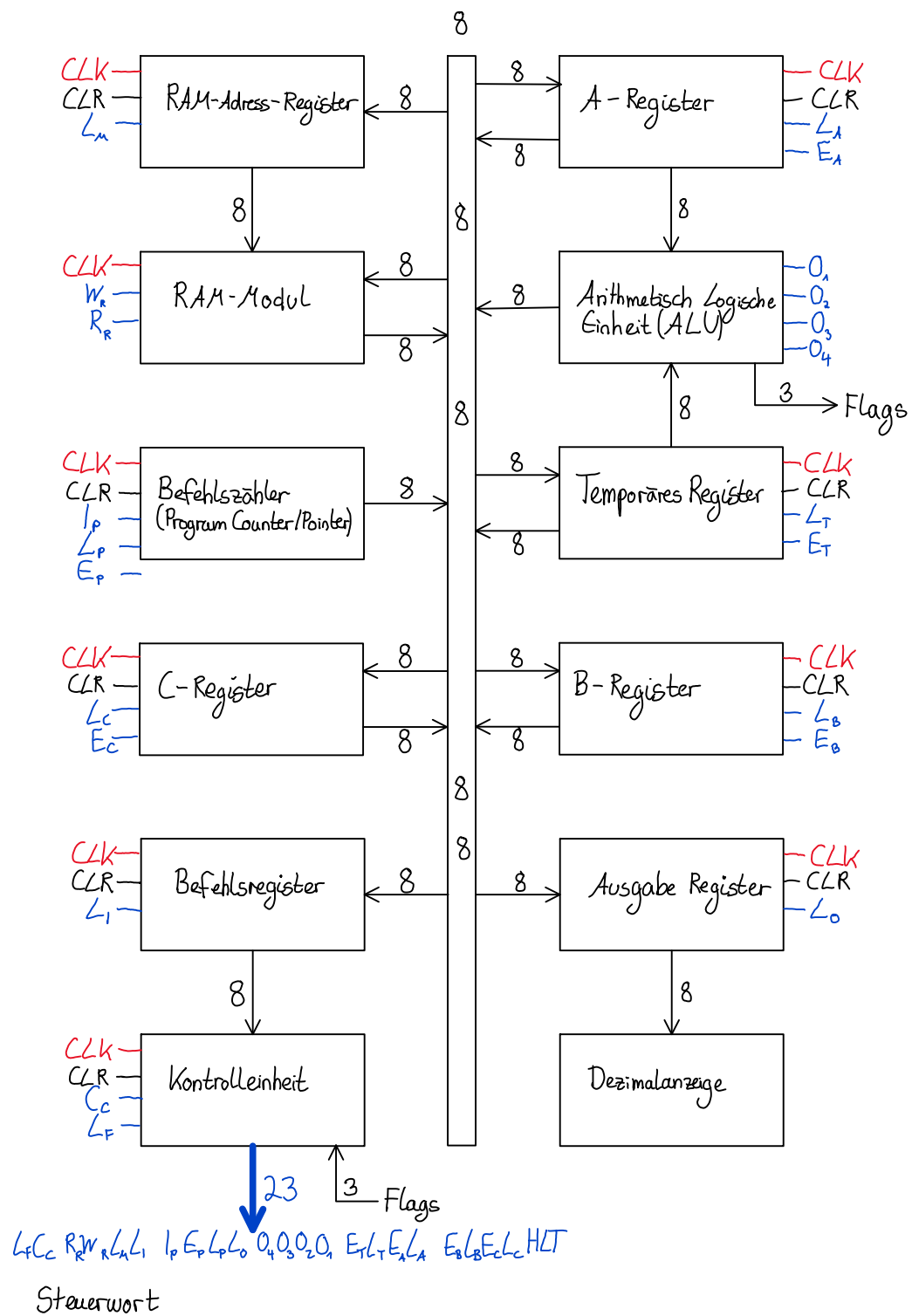


# SAP Architektur



- Allgemeines Taktgeber Signal (CLK)
- Steuersignale der CPU Kontrolleinheit
- Clear bzw. Reset Signale (CLR)

## Erklärung der Steuersignale:

$L_F$	Load Flag Register	Speichert die aktuell in der ALU gesetzten Steuerflags in der Kontrolleinheit
$C_C$	Cycle Clear	Setzt den Mikrobefehlszähler in der Kontrolleinheit auf 0 zurück, damit die nächste Instruction geladen werden kann
$R_R$	Read RAM	Liest den Inhalt der im MAR gesetzten Adresse aus und überträgt deren Inhalt auf den Bus
$W_R$	Write RAM	Schreibt den Wert des Busses in die im MAR gesetzte Adresse des RAM
$L_M$	Load MAR	Lädt den Wert des Busses in das RAM-Adress-Register (Memory Address Register)
$L_I$	Load Instruction	Lädt den Wert des Busses in das Befehlsregister
$I_P$	Increment Pointer	Erhöht die aktuell im Pointer gespeicherte RAM Adresse um 1
$E_P$	Enable Pointer	Überträgt den Inhalt des Pointers auf den Bus
$L_P$	Load Pointer	Lädt den Wert des Busses in den Befehlszähler (Pointer)
$L_O$	Load Output	Lädt den Wert des Busses in das Ausgaberegister (und zeigt somit die Dezimaldarstellung auf der Dezimalanzeige an)
$O_1, O_2, O_3, O_4$	Operation 1, 2, 3, 4	Setzt die auszuführende Operation der ALU und überträgt das Ergebnis auf den Bus. Die Operanden sind die zu dem Zeitpunkt der Anfrage gesetzten Werte des A und B Registers
$E_T$	Enable Temporary	Überträgt den Inhalt des Temporären Registers auf den Bus
$L_T$	Load Temporary	Lädt den Wert des Bus in das Temporäre Register
$E_A$	Enable A	Überträgt den Inhalt von A auf den Bus
$L_A$	Load A	Lädt den Wert des Busses in das A Register
$E_B$	Enable B	Überträgt den Inhalt von B auf den Bus
$L_B$	Load B	Lädt den Wert des Busses in das B Register
$E_C$	Enable C	Überträgt den Inhalt von C auf den Bus
$L_C$	Load C	Lädt den Wert des Busses in das C Register
$HLT$	Halt	Hält die Clock der CPU an und stoppt die aktuelle Execution