



TECNOLÓGICO
NACIONAL DE MÉXICO



TECNOLOGICO NACIONAL DE MEXICO
INSTITUTO TECNOLOGICO DE MORELIA
“José María Morelos y Pavón”

Ingeniería en Sistemas Computacionales

Arquitectura de Computadoras

Profesor: Servando González Hernández

Practica 3:
ALU 4 bits con desplazador

Integrantes de Equipo:

- Ernesto García Bernal
- Johann Israel Ascencio Salazar
- Jonathan Giovani Ceja Contreras

Grupo: C

Laboratorio: CA

Fecha de Realización:

21 de marzo de 2023

Fecha de Entrega:

02 de mayo de 2023

Tabla de contenido

1. Objetivo.....	2
2. Marco Teórico.....	2
2.1. Introducción.....	2
2.2. Fundamento Teórico	2
2.2.1. ALU (Unidad Aritmética Lógica).....	2
2.2.2. Desplazador de bits	3
2.3. Cálculos	4
2.4. Simulación.....	5
3. Desarrollo	6
3.1. Desplazador	6
3.2. ALU con desplazador	10
4. Resultados.....	12
4.1. Desplazamiento por la derecha.....	13
4.2. Desplazamiento por la derecha.....	14
5. Conclusiones	17
6. Bibliografías	18
7. Anexo Bitácora	19

1. Objetivo

Complementar el conocimiento general de la ALU con la implementación del desplazador de 4 bits y que el alumno identifique sus funciones básicas.

2. Marco Teórico

2.1. Introducción

Esta práctica es una continuación de la práctica 2, en el cual se hizo la construcción de la ALU de 4 bits por el cual se aprendió a implementar 8 operaciones básicas lógicas y 8 operaciones aritméticas. Dicho eso, en esta práctica se complementará el aprendizaje agregando un componente más a la ALU siendo el desplazador, en el que se realizarán 8 operaciones correspondientes, 4 por la izquierda y 4 por la derecha, al final se harán observaciones y se anotarán los resultados de cada operación para dar como último punto una conclusión general.

2.2. Fundamento Teórico

A continuación, se explican conceptos esenciales que aborda esta práctica.

2.2.1. ALU (Unidad Aritmética Lógica)

Es un circuito digital que realiza operaciones lógicas y aritméticas entre dos operandos de n bits; por lo tanto, requerirá de entradas que permitan la selección de una u otra operación. Así pues, como entradas, a parte de los operandos, dispondrá de k líneas de selección que permitirán seleccionar hasta 2^k operaciones diferentes.

Normalmente, se destina una de las k líneas a la distinción entre las operaciones lógicas de las aritméticas. El símbolo esquemático para una ALU es el representado por la Figura 1.

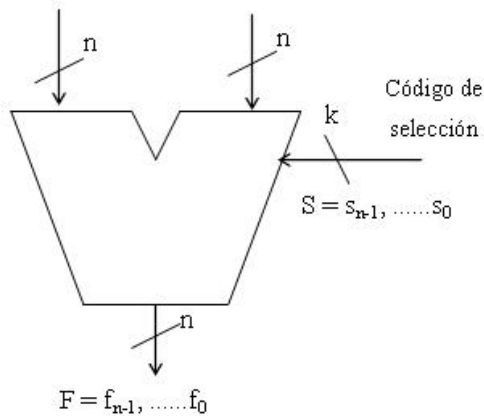


Figura 1. Representación de la ALU

El procedimiento de diseño conlleva los siguientes pasos: asignación de una combinación de las k líneas a las operaciones a realizar, diseño de la unidad lógica (o aritmética), diseño de la unidad aritmética (o lógica) y finalmente, la fusión de las dos subunidades para completar la ALU. Apliquemos este procedimiento para diseñar una ALU que realice las siguientes operaciones sobre dos números (A y B) de n bits:

Operaciones Aritméticas	Operaciones Lógicas
$A+B$	AND
$A-B$	OR
$A+1$	XOR
$A-1$	NOT A

Tabla 1. Tabla de Operaciones

2.2.2. Desplazador de bits

Un desplazador de bits (también conocido como "shift register" en inglés) es un circuito electrónico que se utiliza para desplazar una serie de bits de un registro a otro. El circuito consta de varios flip-flops (bistables) conectados en serie, de tal manera que la salida de un flip-flop se conecta a la entrada del siguiente.

El desplazador de bits se utiliza comúnmente en la electrónica digital para realizar operaciones de desplazamiento de bits en una secuencia de datos. Esto puede ser útil

para realizar operaciones de multiplicación o división por potencias de 2, así como para la implementación de algoritmos de codificación y decodificación de datos.

Existen dos tipos de desplazadores de bits: los desplazadores de bits a la “izquierda” y los desplazadores de bits a la “derecha”. En un desplazador de bits a la izquierda, los bits se desplazan hacia la izquierda, y el bit más a la derecha se pierde. En un desplazador de bits a la derecha, los bits se desplazan hacia la derecha, y el bit más a la izquierda se pierde.

Dentro del desplazamiento a la derecha e izquierda, tenemos las siguientes operaciones:

- **Desplazamiento lógico:** Si el desplazamiento es por la derecha, se ingresa un cero al registro, en el bit más significativo, desplazando los demás bits a la derecha. Caso contrario cuando es desplazamiento por la izquierda, que el cero ingresado es en el bit menos significativo.
- **Aritmético:** Si el desplazamiento es por la derecha, se vuelve a ingresar el bit mas significativo en la misma posición, esto representa que se respeta el signo del registro. Cuando es por la izquierda, el bit que se vuelve a ingresar es el menos significativo.
- **Rotación:** El bit menos significativo se ingresa en la posición del bit más significativo, esto cuando el desplazamiento es por la derecha. Cuando es por la izquierda, el bit más significativo se ingresa en la posición del bit menos significativa.

2.3. Cálculos

Teniendo como registro de entrada:

1	1	0	1
---	---	---	---

Para el desplazamiento por la derecha:

- Aritmético:

1	1	1	0
---	---	---	---

- Lógico:

0	1	1	0
---	---	---	---

- Rotación:

1	1	1	0
---	---	---	---

Para el desplazamiento por la izquierda:

- Aritmético:

1	0	1	1
---	---	---	---

- Lógico:

1	0	1	0
---	---	---	---

- Rotación:

1	0	1	1
---	---	---	---

2.4. Simulación

En esta practica se realizaron dos simulaciones, una para el desplazador de 4 bits (Figura 2) y la otra para integrar al desplazador con la ALU de 4 bits (Figura 3), desarrollada en la práctica anterior.

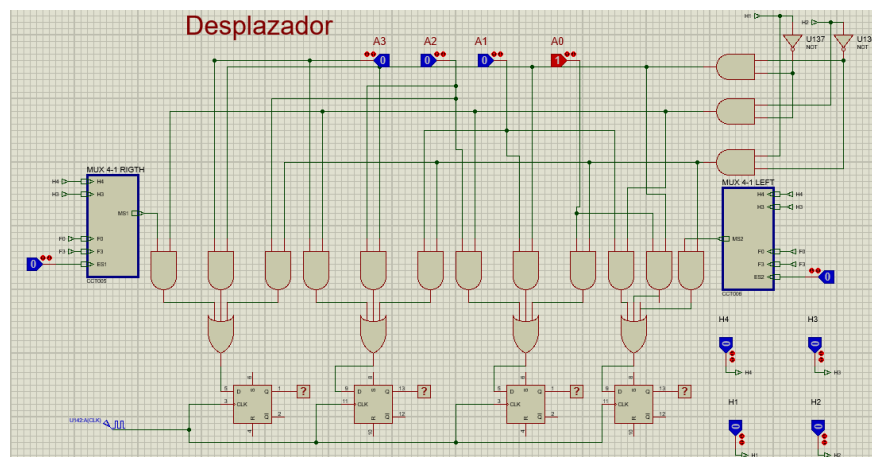


Figura 2. Simulación del desplazador de 4 bits.

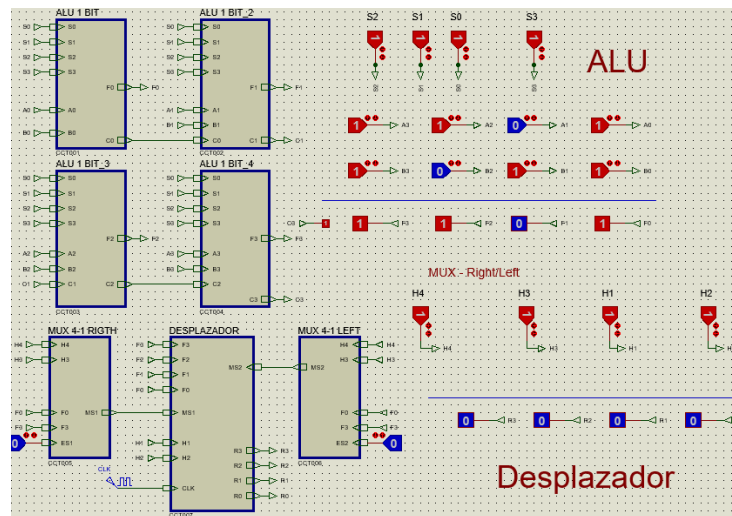


Figura 3. Simulación de la ALU con desplazador de 4 bits.

3. Desarrollo

A continuación, se explican las etapas para llegar a obtener la ALU de 4 bits con el desplazador incorporado, el cual se encargará de hacer los corrimientos y rotaciones de los datos.

3.1. Desplazador

En esta primera etapa, se simula el desplazador de 4 bits, en base al diagrama lógico que se muestra en la Figura 4.

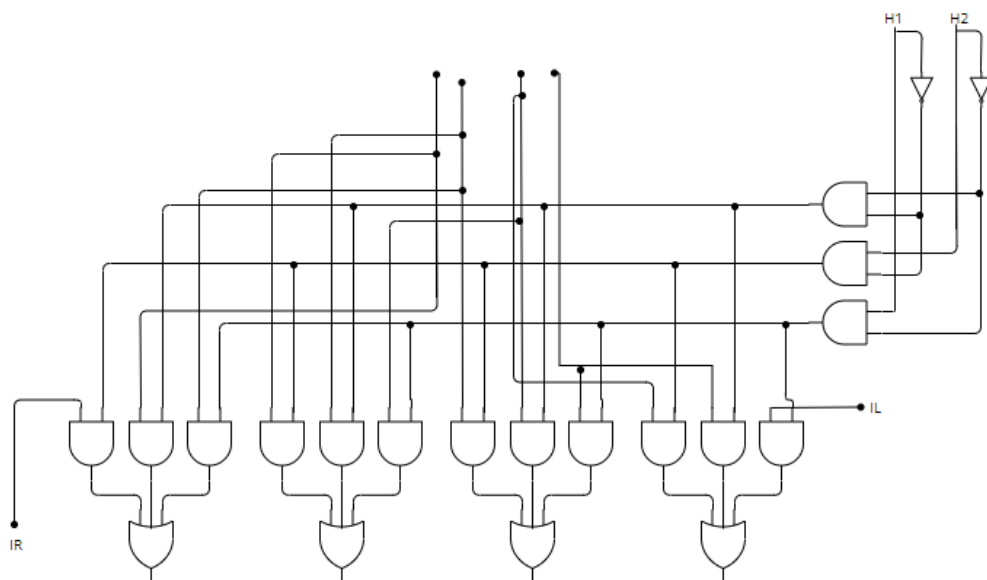


Figura 4. Diagrama del desplazador de 4 bits.

El resultado de la simulación se muestra en la Figura 5.

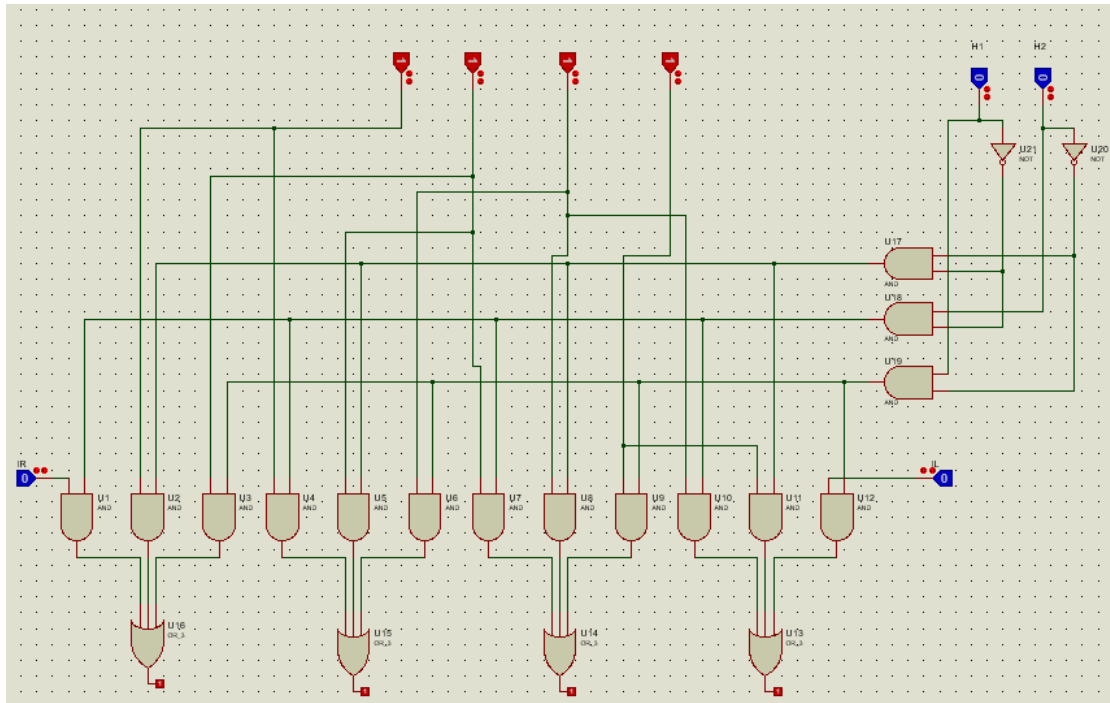


Figura 5. Simulación del desplazador de 4 bits.

Como se muestra, se tienen dos bits de selección, llamados “H1 y H2”, los cuales controlaran el tipo de desplazamiento. En la Tabla 2, se detallan las operaciones que realizan dependiendo de las combinaciones de ambos bits.

Tabla de operaciones del desplazador		
H2	H1	Operación
0	0	Transfiere A
0	1	Desplazamiento por la derecha
1	0	Desplazamiento por la izquierda
1	1	Sin cambio

Tabla 2. Operaciones del desplazador.

Posteriormente, para agregar las operaciones de desplazamiento aritmético, lógico, rotación y entrada serial, se agregaron dos multiplexores 4 a 1 (MUX 4-1), tal como se muestra en la Figura 6.

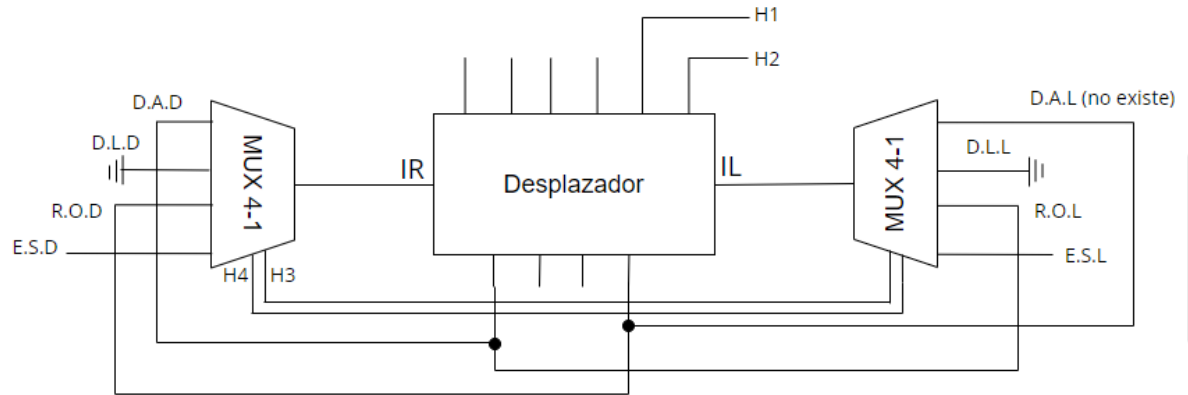


Figura 6. Diagrama a bloques del desplazador con dos MUX 4-1.

Se colocaron dos MUX 4-1 para la entrada derecha (IR) e izquierda (IL) respectivamente. Las operaciones de desplazamiento aritmético (D.A) y lógico (D.L), rotación (R.O) y entrada serial (E.S), se encuentran en cada uno.

Con ello, se agregan dos entradas al desplazador, “H4 y H3”, los cuales serán los bits para controlar el tipo de operación.

En la Tabla 3, se describe la operación que realiza del desplazador en función de la combinación de los bits “H1, H2, H3 y H4”.

Tabla de operaciones del desplazador con MUX					
H4	H3	H2	H1	Operación	
*	*	0	0	Transfiere A	
0	0	0	1	Desplazamiento Aritmético	Derecha
0	1	0	1	Desplazamiento Lógico	
1	0	0	1	Rotación	
1	1	0	1	Entrada serial	
0	0	1	0	Desplazamiento Aritmético (No existe)	Izquierda
0	1	1	0	Rotación	
1	0	1	0	Desplazamiento Lógico	
1	1	1	0	Entrada serial	
1	1	1	1	Sin cambio	

Tabla 3. Operaciones del desplazador con MUX.

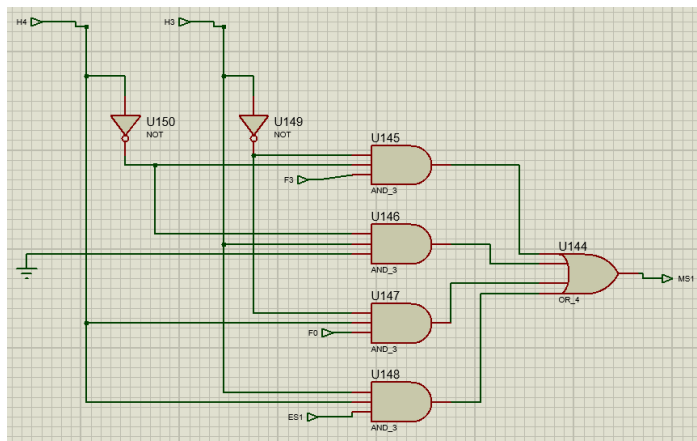


Figura 7. MUX encapsulado para la entrada derecha.

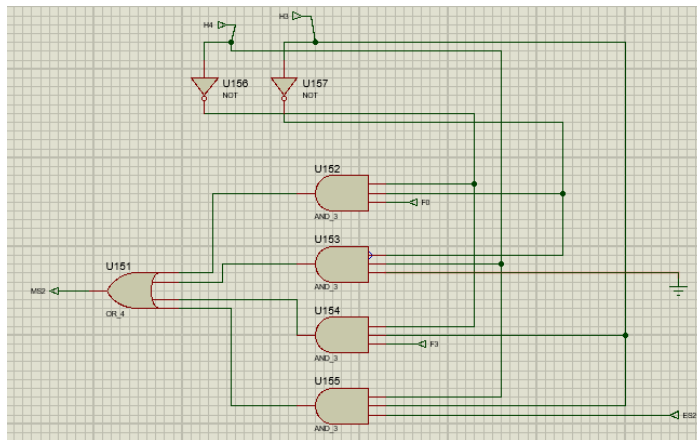
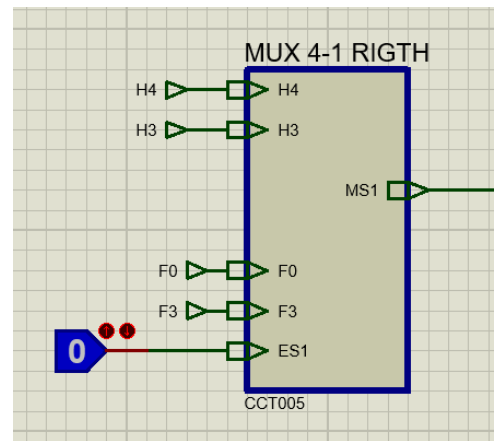
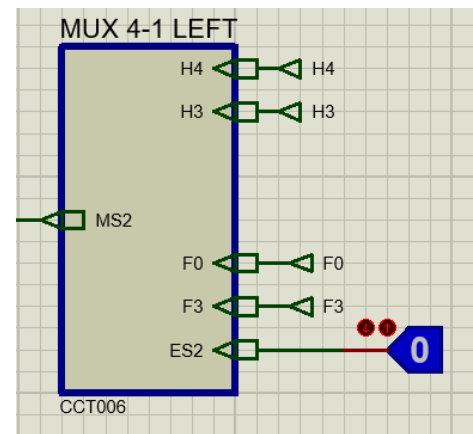


Figura 8. MUX encapsulado para la entrada izquierda.



Primero, se diseñó los MUX para IR y IL, como se muestra en la Figura 7 y 8, respectivamente. Para un mejor manejo del subcircuito, se encapsulo cada uno, como se observa en la parte derecha de las imágenes.

Segundo, se conectaron ambos MUX al desplazador, como se ilustra en la Figura 9. Se adhieren dos nuevos bits de control, “H3 y H4” para determinar el tipo de operación. Así como también, se le agrega a cada salida del desplazador, un Flip-Flop tipo D, es fundamental para el correcto funcionamiento de la operación de “rotación”. Cada Flip-Flop, está conectado al mismo pulso de reloj, es decir, son síncronos.

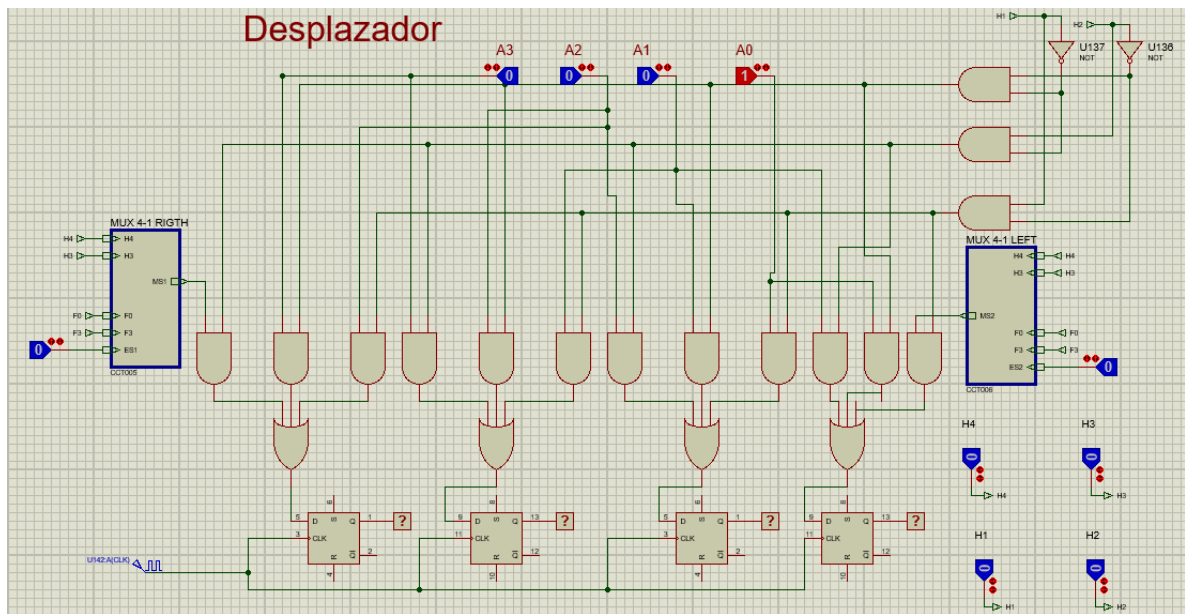


Figura 9. Desplazador con dos MUX.

Finalmente, para facilitar el proceso de la siguiente etapa, se encapsulo también, el subcircuito del desplazador, teniendo como resultado los componentes que se muestran en la Figura 10.

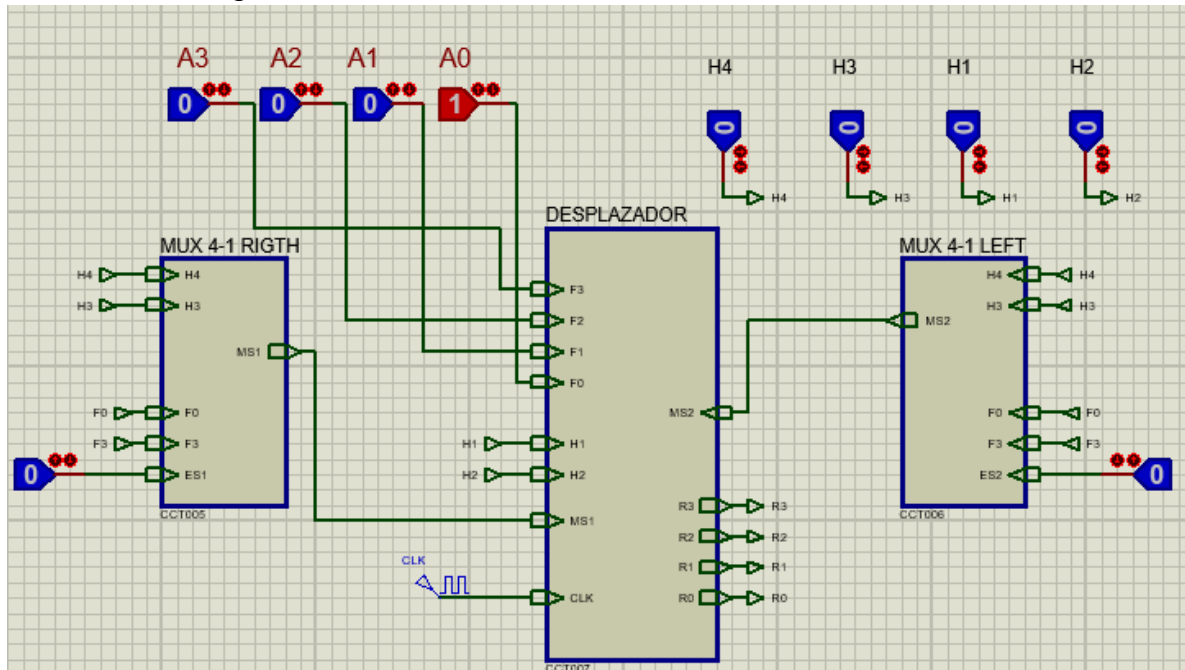


Figura 10. Desplazador de 4 bits.

3.2. ALU con desplazador

Para esta etapa, se tiene que incorporar el desplazador obtenido en la etapa anterior, a la ALU de 4 bits desarrollada en la anterior práctica.

Para ello, se siguió el siguiente diagrama a bloques (Figura 11).

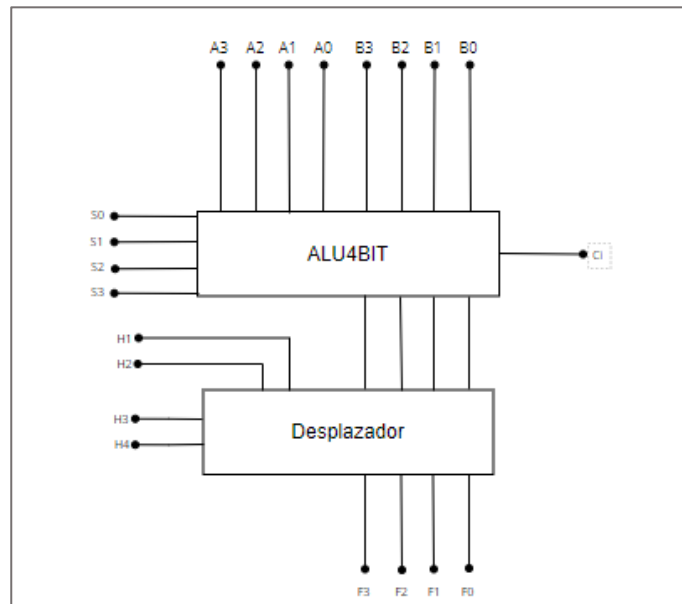


Figura 11. Diagrama a bloques para la ALU con desplazador.

Como se observa, para conectar al desplazador con la ALU, solo se debe tomar como entradas del desplazador, las salidas de la ALU.

En la Figura 12, se muestra el resultado del diseño. En el módulo de desplazador, se rempazan las entradas "A3 – A0" por las salidas de la ALU, "F3 – F0".

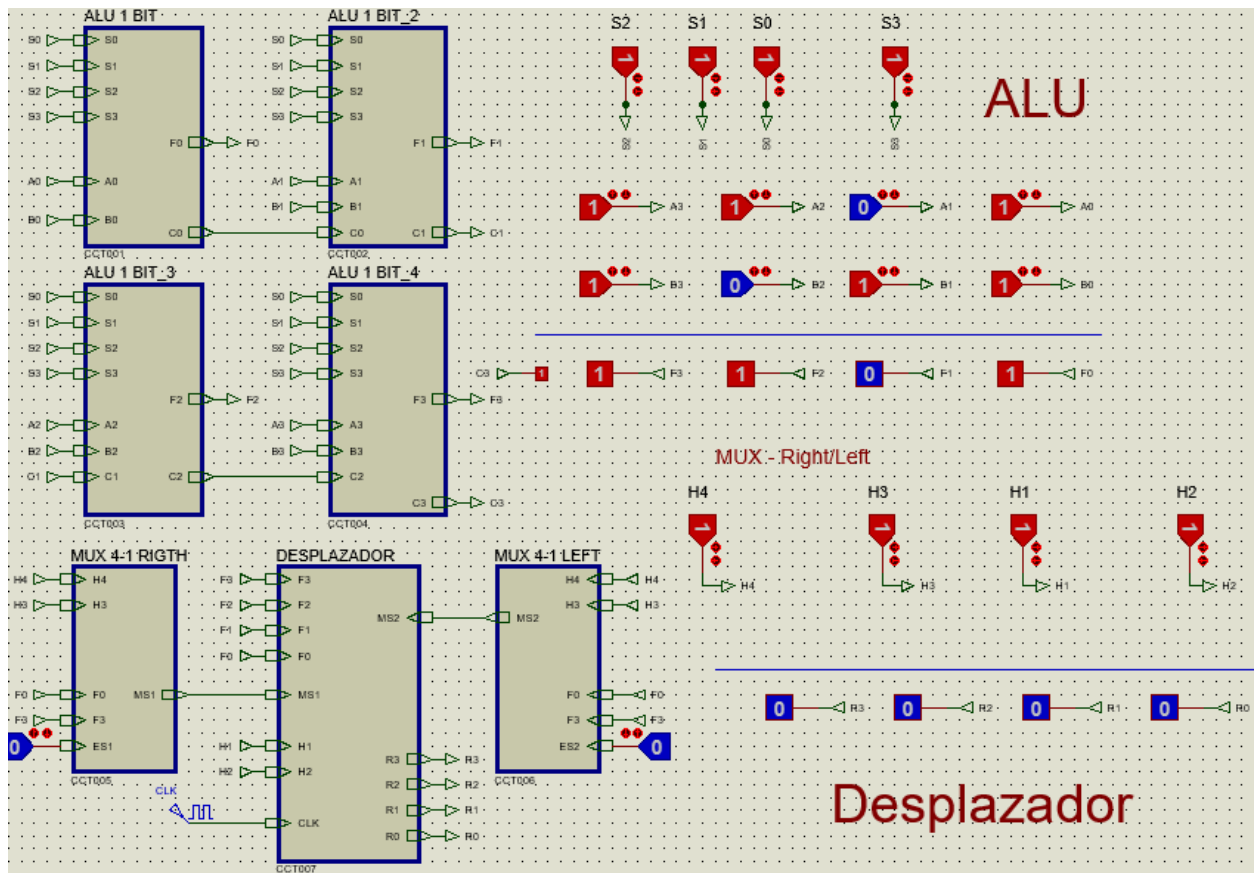


Figura 12. ALU de 4 bits con desplazador.

4. Resultados

A continuación, se muestran los resultados obtenidos al comprobar cada operación de la ALU con desplazador, dichas operaciones se encuentran en la Tabla 3.

- Transfiere A

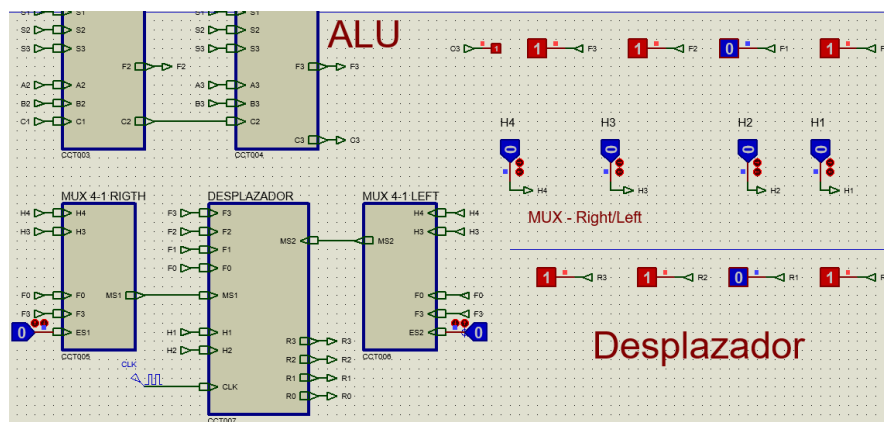


Figura 13. Transfiere A.

4.1. Desplazamiento por la derecha

- Desplazamiento Aritmético

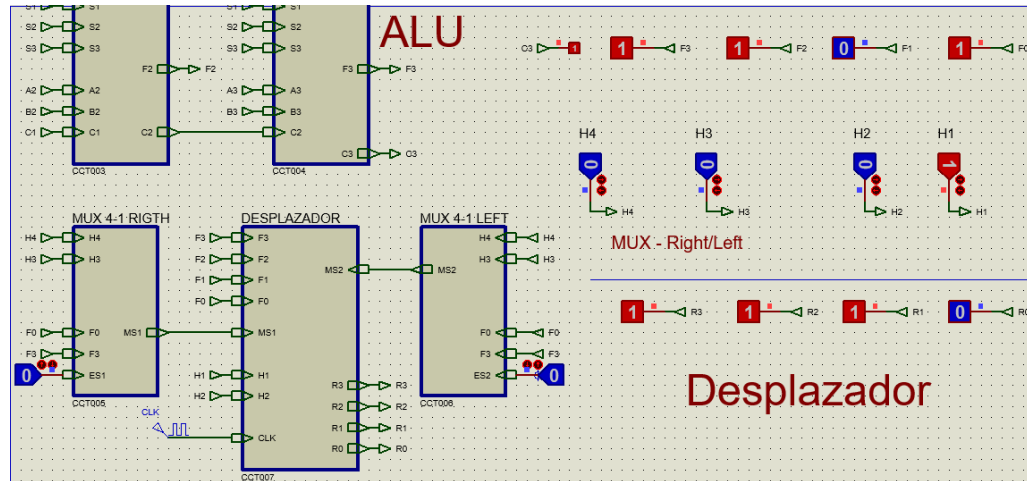


Figura 14. Desplazamiento aritmético derecha.

- Desplazamiento Lógico

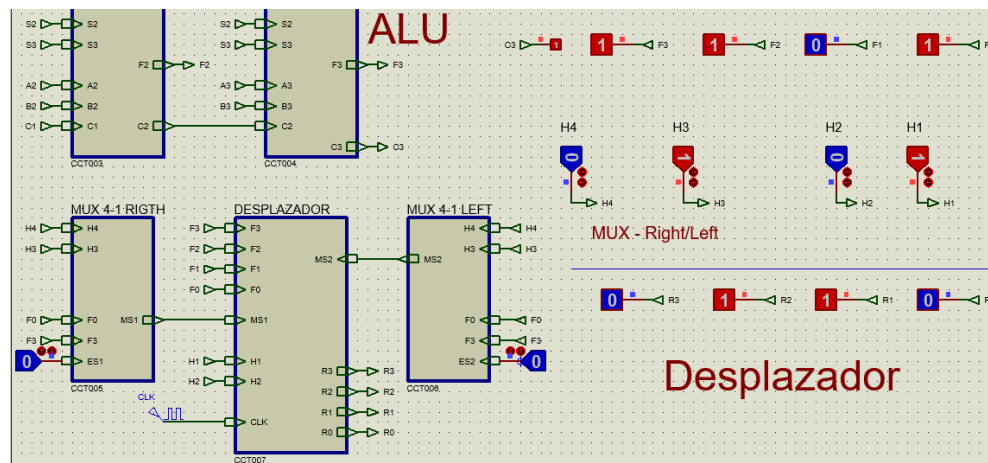


Figura 15. Desplazamiento lógico derecha.

- Rotación

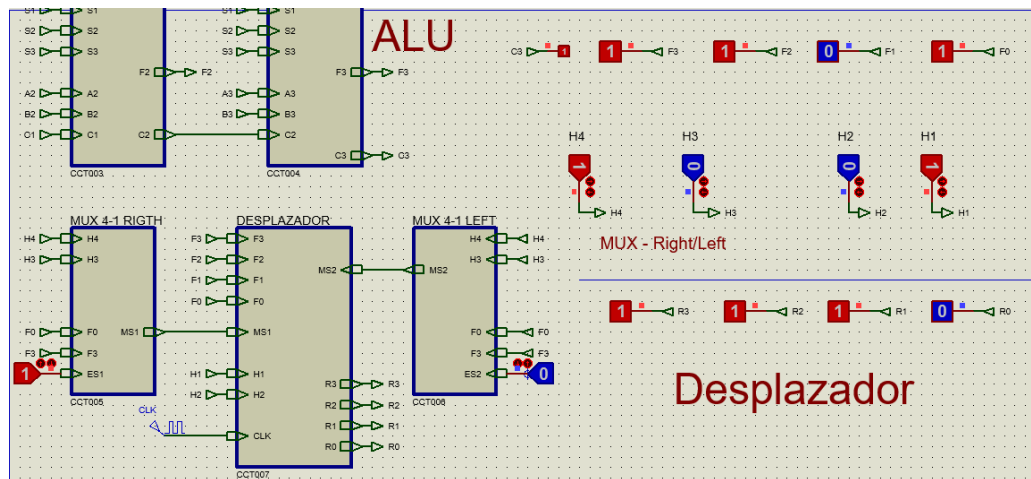


Figura 16. Rotación por la derecha.

- Entrada Serial

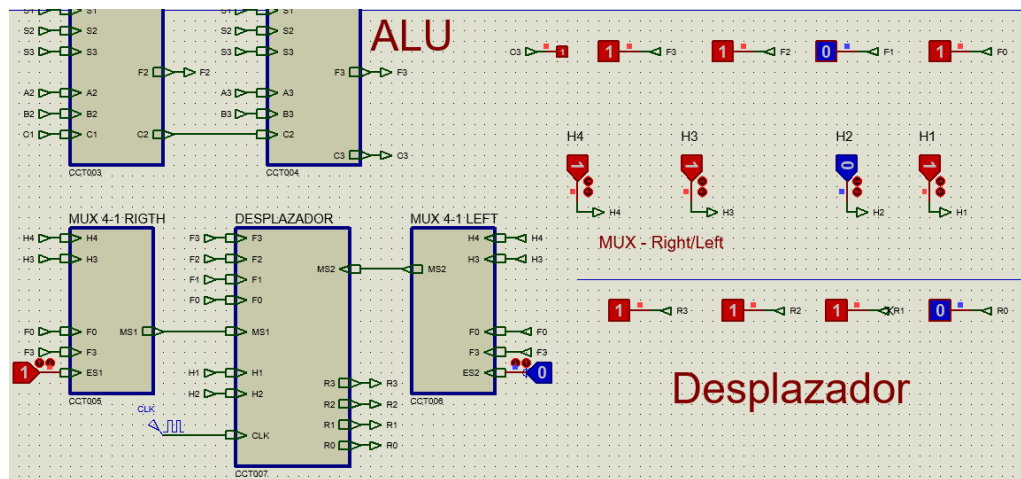
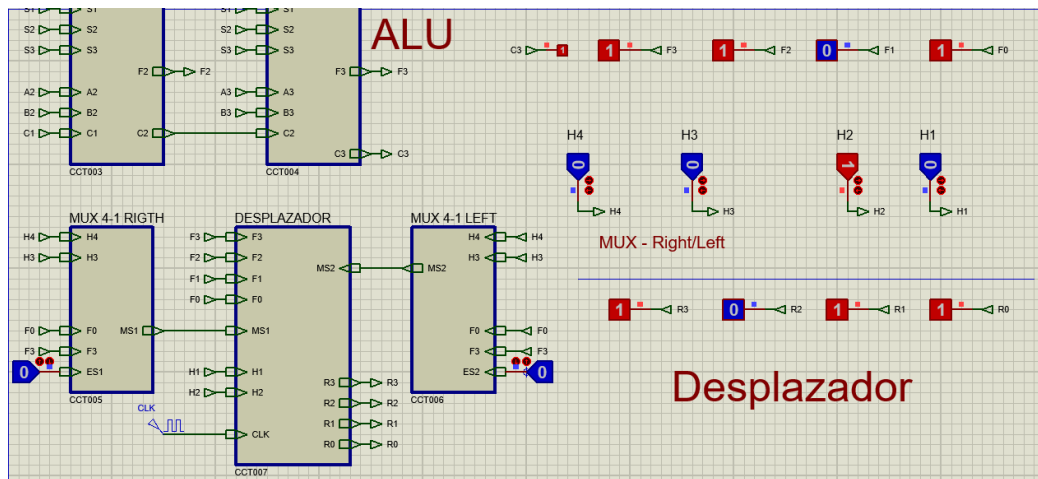


Figura 17. Entrada serial derecha.

4.2. Desplazamiento por la derecha

- Desplazador Aritmético

Como se muestra en la Tabla 2, la operación está marcada entre paréntesis, esto se debe a que en el DAR respetaba su signo y lo dejaba indicado en el último bit. Sin embargo, para la operación de la izquierda el signo siempre se indica del lado izquierdo y como es un registro bidireccional se registran ambos en la tabla de verdad, pero se toma en cuenta que aquí no es correcto ese procedimiento es por eso que se descarta.



- Rotación

- Desplazamiento Lógico

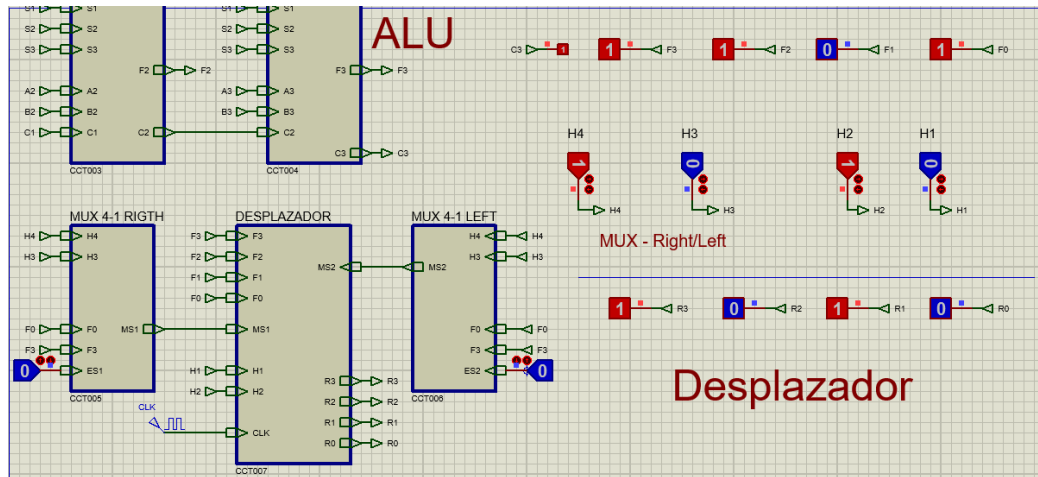


Figura 20. Desplazamiento lógico izquierda.

- Entrada Serial

La función de la entrada serial es agregar el primer bit en la posición A0 y los demás los desplazará por la izquierda y si había un bit en la última posición este se perderá.

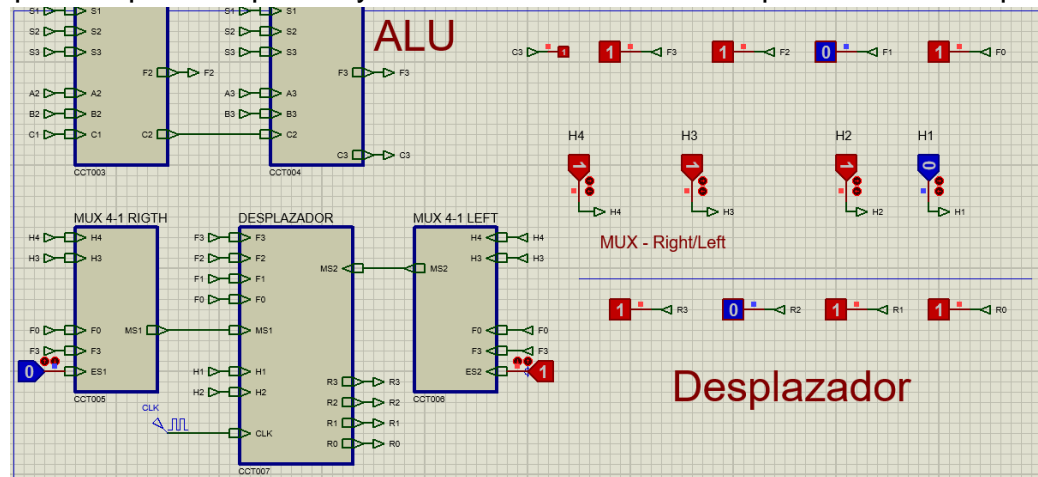


Figura 21. Entrada serial izquierda.

- Sin cambio

Esta se puede definir como una función de apagado ya que sin importar que bit esté encendido no se prenderá ninguno.

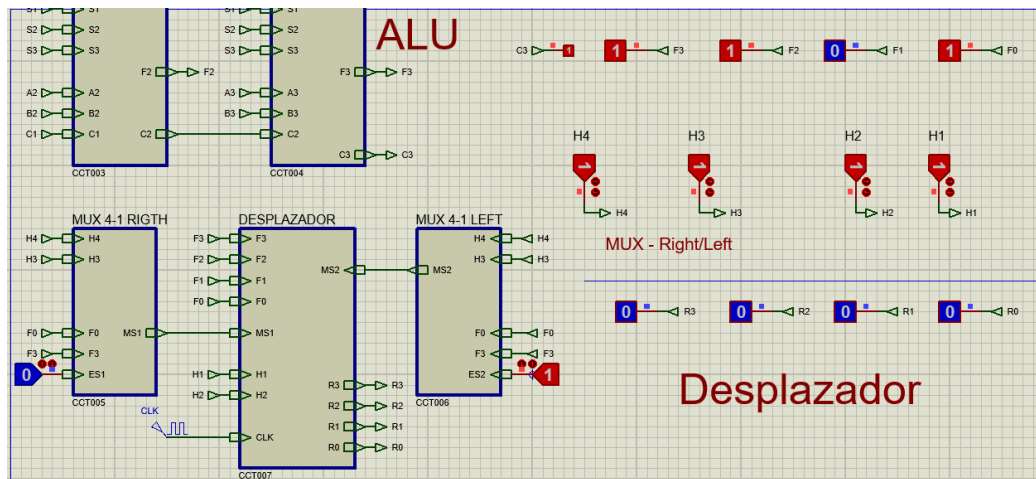


Figura 22. Resultado de la operación "sin cambio".

Como se observa, se obtienen los resultados esperados, mostrados en la sección de "cálculos". Solo se observa que para las entradas seriales, tanto de la izquierda como de la derecha, no se presenta el comportamiento esperado, en este caso, solo se ingresa en el bit mas significativo un 1 lógico, en el caso del desplazamiento por la derecha.

Caso contrario, que cuando es desplazamiento por la izquierda, se ingresa en el bit menos significativo.

5. Conclusiones

Ernesto García Bernal

La utilización de una ALU de 4 bits conectada con desplazadores en circuitos digitales ofrece una solución eficiente y versátil para realizar operaciones aritméticas y lógicas. Esta configuración proporciona una amplia gama de operaciones y funcionalidades, desde operaciones básicas hasta desplazamiento y rotación de bits. Aunque tiene ciertas limitaciones en comparación con ALUs de mayor tamaño, su uso es adecuado para muchas aplicaciones y sistemas integrados, ofreciendo una optimización de recursos y tiempo de procesamiento.

Johann Israel Ascencio Salazar

En esta práctica se vio un complemento más de ALU agregando 8 operaciones más aparte de las aritméticas y lógicas con la utilización del multiplexor 4x1 y los F-F tipo D para el entrada de datos, se vio como es la entrada de los datos hacia la derecha e izquierda, y se vio que este proceso permite igual realizar las operaciones de multiplicaciones y divisiones con agregando o sacando un bit, de igual manera en el procedimiento se vio un el manejo del flip flop tipo D que es utilizado para la entrada de

datos, este es muy utilizado para el procedimiento del procedimiento de entrada serial y último procedimiento fue la rotación, se aprendió como se comportaba en ambos sentidos y que este circuito se puede acoplar a diferentes elementos tal es el caso de la alu.

Jonathan Giovani Ceja Contreras

Un desplazador de bits, o shift register, es un circuito electrónico que se utiliza para mover o desplazar una secuencia de bits de un registro a otro.

Con la realización de esta presente práctica, se pudo probar la teoría mencionada anteriormente.

La ALU de 4 bits desarrollada anteriormente, ahora tiene integrado un desplazador el cual, mueve los bits del registro de salida de la ALU, logrando hacer desplazamientos a la derecha e izquierda.

En cuanto a la derecha. El desplazamiento lógico introduce un bit cero en el bit más significativo, desplazando así todos los demás bits hacia la derecha. En el desplazamiento aritmético, se introduce nuevamente el bit más significativo en la misma posición, respetando así el signo del valor del registro. En la rotación hacia la derecha, el bit menos significativo se introduce en la posición del bit más significativo.

Respecto a la izquierda. En el desplazamiento lógico, se introduce un bit cero en el bit menos significativo, desplazando los demás bits hacia la izquierda. En el desplazamiento aritmético, se introduce el bit menos significativo en la posición del bit más significativo. En la rotación, el bit más significativo se introduce en la posición del bit menos significativo, y los demás bits se desplazan hacia la izquierda.

6. Bibliografías

Bembibre, V. (enero, 2009). Definición de ALU. DefinicionABC. Desde <https://www.definicionabc.com/tecnologia/alu.php>

Registros de desplazamiento. (s. f.). Unican. Recuperado 7 de mayo de 2023, de <https://personales.unican.es/manzanom/planantiguo/edigitali/REGG4.pdf>

Xdc7201f109Trvk. (2021). ALU (unidad lógica aritmética): definición, función y más | UNIGAL.UNIGAL.MX. <https://unigal.mx/alu-unidad-logica-aritmetica-definicion-funcion-y-mas/>

7. Anexo Bitácora

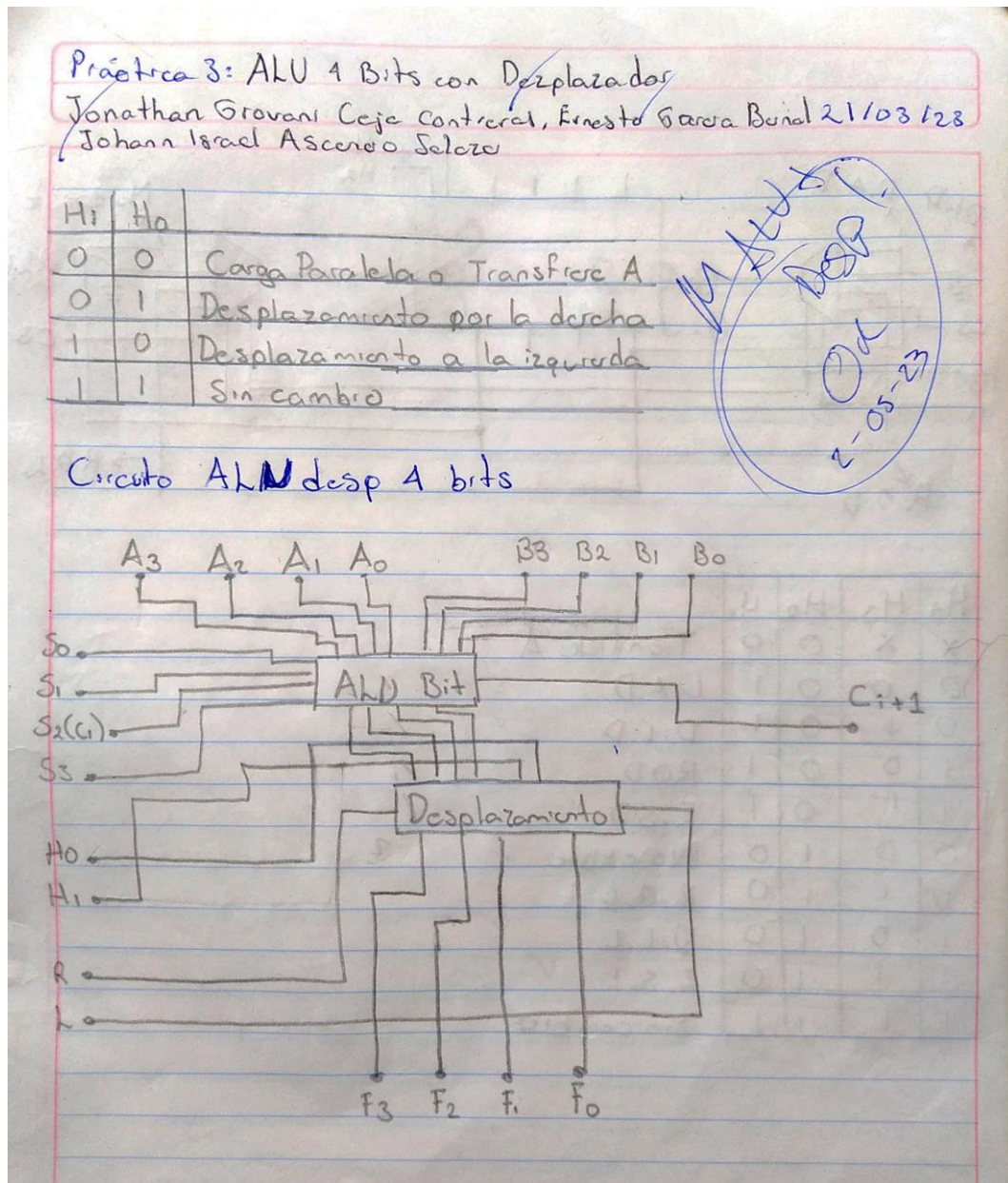


Figura 23. Bitácora firmada de la practica 3.

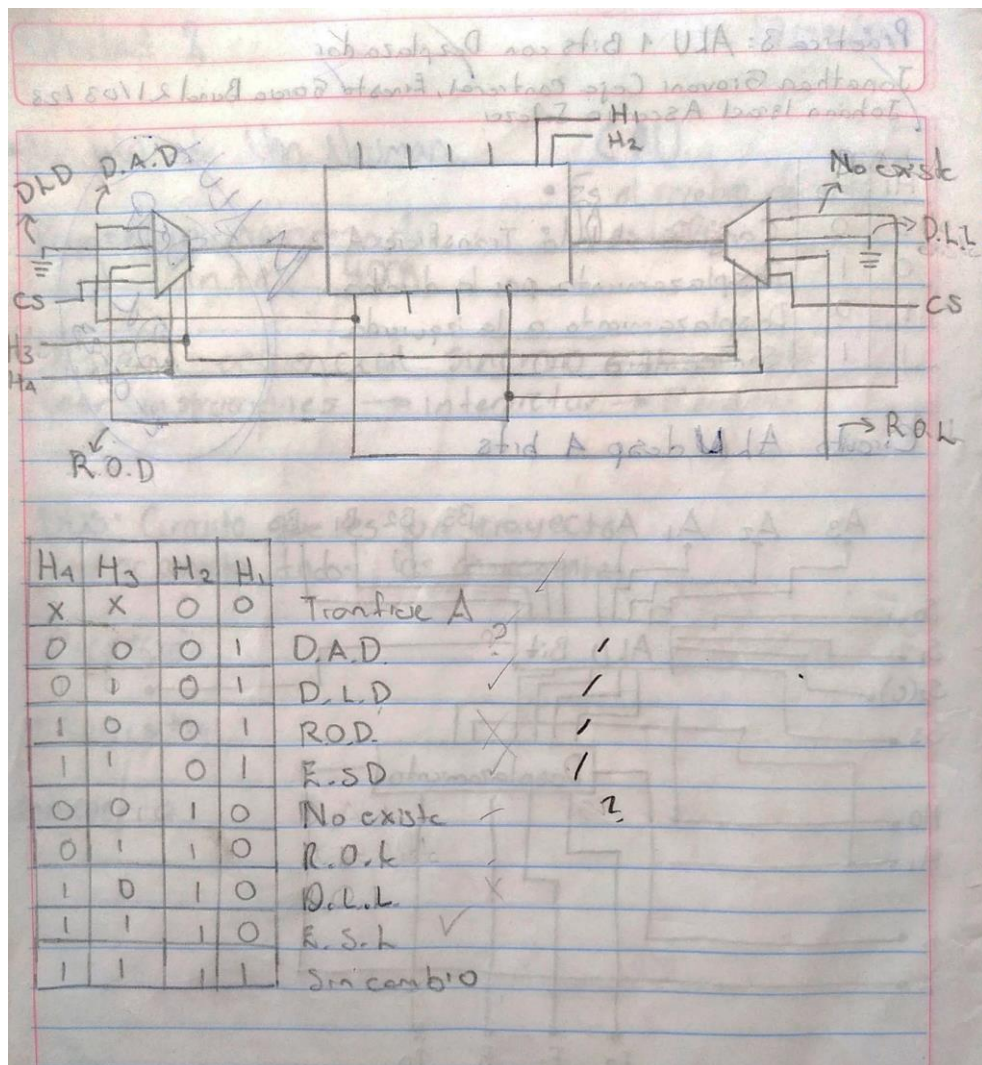


Figura 24. Bitácora de la práctica 3.