

Análisis de Transistores. El Diodo en Frecuencia.

Alejandro Nahuel Heir
Instituto Tecnológico de Buenos Aires
Buenos Aires, Argentina
aheir@itba.edu.ar

Matías Ezequiel Alvarez
Instituto Tecnológico de Buenos Aires
Buenos Aires, Argentina
matalvarez@itba.edu.ar

Abstract—Es común en ámbitos ingenieriles utilizar modelos idealizados de diversos componentes electrónicos para simplificar cálculos y predicciones analíticas. En este trabajo se comparan los resultados teóricos con los obtenidos a partir de simulaciones en el software *LTSpice* de distintos dispositivos semiconductores: diodo, BJT, JFET y MOSFET. Adicionalmente se evalúan polarizaciones y modelos de pequeña señal, profundizando en el del BJT y en el rango operativo de frecuencia del diodo.

Index Terms—diodo, transistor, BJT, JFET, MOSFET, punto Q, curva característica, pequeña señal.

I. INTRODUCCIÓN

El objetivo del informe es analizar los dispositivos estudiados en Física Electrónica (23.09). Con dicho fin en mente, para cada componente se obtuvo en primera instancia el punto Q de polarización para luego calcular los parámetros del modelo de pequeña señal para ese punto. Luego se graficaron las distintas curvas de entrada y salida de los dispositivos para lograr una comparación cualitativa de los resultados teóricos con los simulados. Se realizó, también, un análisis detallado del modelo de pequeña señal para el BJT, y del comportamiento del diodo en altas frecuencias. Además de contrastar lo simulado con lo teórico, se consideraron valores especificados por los fabricantes de los dispositivos en hojas de datos, contemplando coincidencias y diferencias.

II. DIODO: 1N4148

El circuito para analizar al dispositivo consiste en una fuente de $5V_{DC}$, en serie con una resistencia de $10k\Omega$ y el diodo en cuestión. Simulando, se obtuvo el siguiente punto de trabajo: $Q = (V_{DQ} = 0.546V; I_{DQ} = 0.432mA)$.

A. Curva característica

En la figura 1 se muestra la curva característica del diodo, indicando la ubicación del punto Q para el circuito ensayado. El dispositivo está operando en la región de polarización directa y alejado de condiciones destructivas, siendo $I_{DQ} \ll I_{D_{max}} = 300mA$ [1]. Se observa que la corriente comienza a aumentar exponencialmente con la tensión que cae sobre el diodo, siendo coherente así con la ecuación de Shockley, que modela dicha corriente en polarización directa.

B. Parámetros del modelo de pequeña señal

Como parámetro característico del diodo en pequeña señal, se tiene r_d , (resistencia dinámica), que representa la relación entre variaciones de tensión y variaciones de corriente en el diodo en un entorno del punto Q, calculándose entonces como

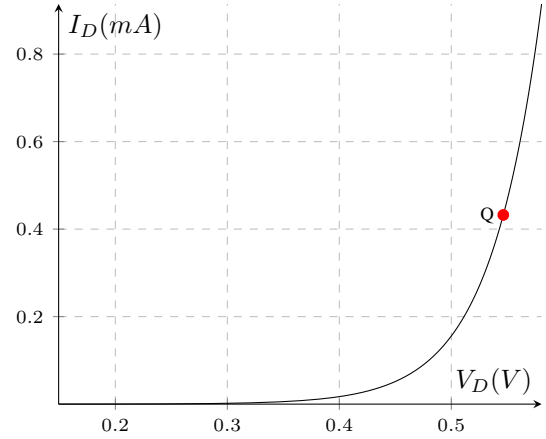


Fig. 1. Curva I-V del diodo 1N4148.

$\partial V_D / \partial I_D$ para los valores Q. Tomando la derivada gráficamente en la simulación, resulta $r_d = 105.35\Omega$. Este valor es contrastable con la resistencia estática del diodo r_e , la cual sería igual a la dinámica en caso de que el diodo tenga un comportamiento lineal. En este caso, $r_e = V_{DQ} / I_{DQ} = 1263.89\Omega$, es un orden de magnitud mayor a la dinámica.

C. Análisis en frecuencia

Para analizar el dispositivo en frecuencia, se partió del mismo circuito considerado para los ensayos previos, pero excitando al sistema con una senoidal de $5V_{pp}$ en un rango de frecuencias que alcanza $1GHz$.

En la figuras 2 y 3 se muestra la capacidad de rectificación de tensión y corriente, respectivamente, del diodo a diferentes frecuencias. Si bien las respuestas son similares (cae el *forward voltage* y siempre admite la misma corriente) cuando el diodo queda polarizado en directa, se observan claras diferencias cuando la juntura queda inversamente polarizada. A partir de frecuencias de $1MHz$ la juntura inversa pierde sus cualidades de barrera a bajas frecuencias, dejando pasar corrientes mayores a la de saturación inversa.

Estos efectos se deben a la capacidad que representa la juntura PN inversa. Empíricamente, a partir de las figuras, se observa cómo este capacitor, a mayor frecuencia, presenta una menor tensión (2); o, visto de otra forma, el capacitor no llega a cargarse en un semiciclo y sigue demandando corriente ((3)).

Este claro efecto capacitivo se evidencia en el diagrama de Bode (figura 4). A altas frecuencias, la corriente en el diodo queda adelantada 90° respecto de la tensión, por lo que se

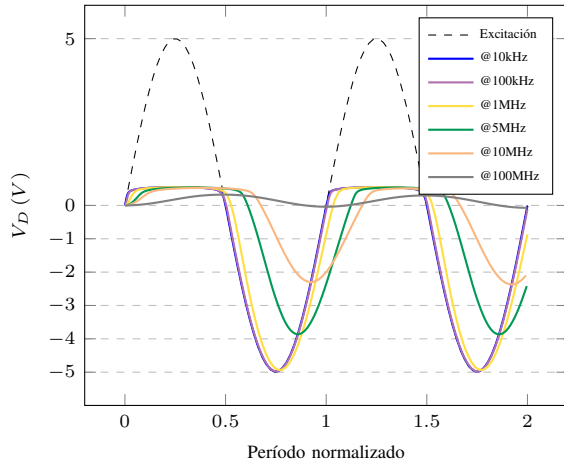


Fig. 2. Rectificación de tensión del 1N4148 a distintas frecuencias.

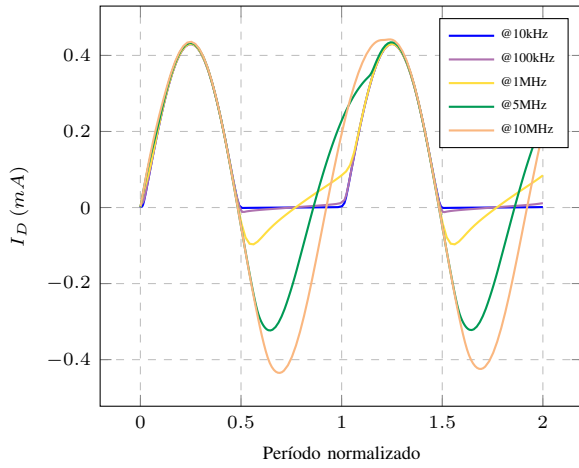


Fig. 3. Rectificación de corriente del 1N4148 a distintas frecuencias.

puede interpretar un efecto de reactancia capacitiva. Además, la atenuación de tensión a altas frecuencias aumenta junto a la ganancia en corriente, en concordancia con las figuras 2 y 3.

En conclusión, en altas frecuencias (a partir de 1 MHz) el diodo comienza a comportarse como un conductor, con caídas de tensión cada vez menores, y con menor impedancia a la corriente a causa de la capacidad de juntura inversa.

III. NPN BJT: BC547

El circuito propuesto por la cátedra consiste en una fuente de entrada $V_{in} = 603,6\text{ mV}$ con una resistencia en la base $R_B = 220\ \Omega$ y una fuente de salida $V_{cc} = 5\text{ V}$ con una resistencia en el colector $R_C = 22\text{ k}\Omega$. Al simular se obtuvo el punto $Q = (V_{BEQ} = 602\text{ mV}; V_{CEQ} = 59.8\text{ mV}; I_{CQ} = 216\ \mu\text{A})$.

A. Curvas de entrada y salida

En la figura 5, es fácil ver que en la curva de salida el punto Q se ubica en la zona de saturación. Si se la observa con mayor detenimiento, se puede ver que la corriente I_C reduce el aumento de corriente con respecto al de tensión. Por ende, se puede apreciar la existencia del efecto Early predicho

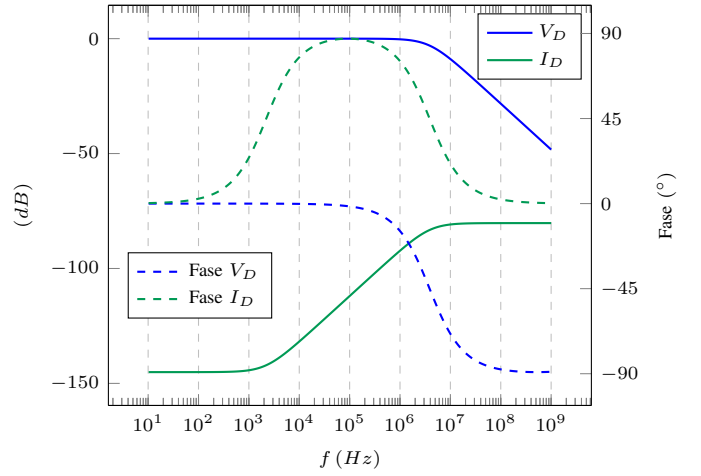


Fig. 4. Respuesta en frecuencia del diodo 1N4148.

teóricamente; también se entiende por qué se suele considerar a la I_C prácticamente constante cuando el transistor entra en la zona activa.

Por otro lado, analizando la curva de entrada, la misma se asemeja a la curva de un diodo, de acuerdo con lo esperado analíticamente. Además, llama la atención que la tensión V_{BEON} del transistor ($V_{BEON} = 0,6\text{ V}$) es ligera, pero apreciativamente, menor que la esperada en la mayoría de diodos ($V_{ON} = 0,7\text{ V}$); la curva simulada coincide con la provista por el fabricante en la hoja de datos [2], por lo que se puede asumir que dicha variación es debido al diseño del componente.

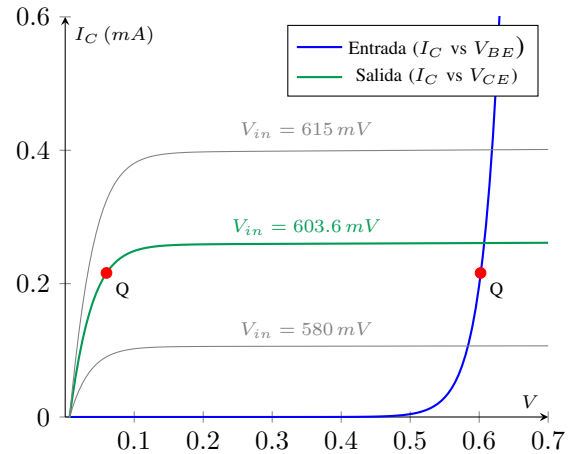


Fig. 5. Curvas características BJT - NPN: BC547.

B. Análisis en pequeña señal

Como fue indicado, el punto Q del circuito dado se encuentra en la región de saturación, y, por lo tanto, no es óptimo para analizar el modelo de pequeña señal. Por este motivo, se redujo la resistencia del colector a $R_C = 10\text{ k}\Omega$ para conseguir que el circuito tenga su punto de operación en la región activa, y poder así utilizar el modelo de Giacometto para realizar el análisis de

pequeña señal. El nuevo punto de operación resultó ser $Q = (V_{BEQ} = 603.4mV; V_{CEQ} = 2.32V; I_{CQ} = 268.07\mu A)$. En comparación con el anterior punto, se observa que la tensión V_{CE} ahora se ubica prácticamente al 50% de V_{CC} , por lo que tiene un rango más amplio de variación, tanto hacia abajo como hacia arriba, sin que el transistor entre en saturación o en corte, respectivamente. Los parámetros para el punto Q que determinan el modelo se obtienen de las pendientes de las curvas de entrada y salida del nuevo circuito, $g_m = \partial I_C / \partial V_{BE} = 10,12 mA/V$ y $r_o = \partial V_{CE} / \partial I_C = 238,8 k\Omega$, respectivamente; luego se puede calcular el parámetro faltante como $r_\pi = \beta / g_m = 28,9 k\Omega$.

En la figura 6 se tienen curvas de salidas del transistor con distintas amplitudes de señal en la entrada, superpuesta a la tensión de polarización de la base V_{in} . Comparándolas, se aprecia que en los semiciclos positivos de la señal de mayor amplitud la I_C se recorta, al igual que lo hace la V_{CE} en los semiciclos negativos. Esto se corresponde con la curva de entrada del transistor, la cual muestra que la corriente I_C aumenta cuando la tensión V_{BE} crece en mayor medida que disminuye cuando V_{BE} decrece. Además, a partir de varios gráficos de la simulación se pudo corroborar que la tensión V_{BE} se invierte en la salida

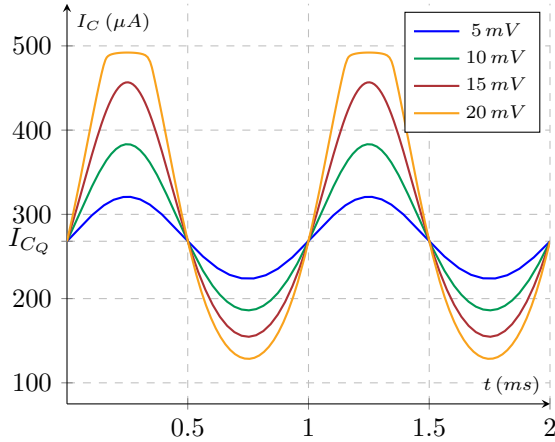


Fig. 6. Curvas de salida del BJT para distintas señales.

IV. N-CHANNEL JFET: MPF102

El circuito para analizar al dispositivo consiste en una resistencia de drain $R = 1060\Omega$, una fuente de entrada $V_{in} = -680mV$ y una fuente de salida $V_{CC} = 10V$. Simulando, se obtuvo el siguiente punto de trabajo: $Q = (V_{GSQ} = -680mV; V_{DSQ} = 4.54,3V; I_{DSQ} = 5.148mA)$.

A. Curvas de entrada y salida

En la figura 7 se muestran las curvas de entrada y salida características, pudiendo ubicar la operación del transistor en la región de saturación. Se puede comprobar que la tensión de pinch-off de gate V_P es cercana a $3V$, en concordancia con el valor $-2.9V$ del modelo de simulación. En particular, para $V_{GS} = 0V$, se obtuvo una $I_{DSS} = 8.772mA$, valor que

se ubica dentro del rango especificado por el fabricante, entre $2mA$ y $20mA$ [3].

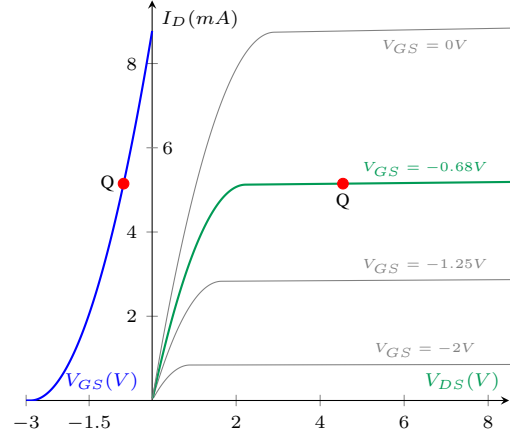


Fig. 7. Curvas características JFET-N MPF-102.

B. Parámetros del modelo de pequeña señal

El modelo de pequeña señal es caracterizado por la transconductancia de entrada g_m y por la resistencia de salida r_o , definidos ambos para un entorno del punto de polarización trabajado. A partir de la simulación, se obtuvo $g_m = 4.627 mA/V$ y $r_o = 98k453\Omega$.

Al buscar los parámetros de pequeña señal en una hoja de datos [3], se encontró que se especifican valores de admitancia de entrada y salida, siendo estos $800\mu S = 0.8 mA/V$ y $200\mu S$ ($5k\Omega$), respectivamente. Estos valores están dados para una señal de prueba de $100MHz$, siendo coherente con que el MPF102 está diseñado para amplificación *Very High Frequency* ($30MHz - 300MHz$). Luego, los parámetros calculados ignoran las capacidades parásitas que se manifiestan a estas frecuencias, por lo que las diferencias con los tabulados son esperables.

V. N-CHANNEL ENHANCEMENT MODE MOSFET: NDS7002

El circuito para analizar al dispositivo consiste en una resistencia de drain $R = 5300\Omega$, una fuente de entrada $V_{in} = 1.696V$ y una fuente de salida $V_{CC} = 10V$. Simulando, se obtuvo el siguiente punto de trabajo: $Q = (V_{GSQ} = 1.696V; V_{DSQ} = 2.649V; I_{DSQ} = 1.386mA)$.

A. Curvas de entrada y salida

En la figura 8 se tienen las curvas de entrada y salida simuladas con el punto Q indicado, resultando estar el transistor en la zona de saturación. Empíricamente, se ubicó el valor *threshold* de gate entre $1.2V$ y $1.6V$, estando dentro del rango especificado por el fabricante [4], $1V$ y $2.5V$.

B. Parámetros del modelo de pequeña señal

Para el modelo de pequeña señal, se calculan la conductancia de entrada g_m y la resistencia de salida r_o a partir de la simulación. Resultaron $g_m = 15.076 mA/V$ y $r_o \rightarrow \infty$. Este

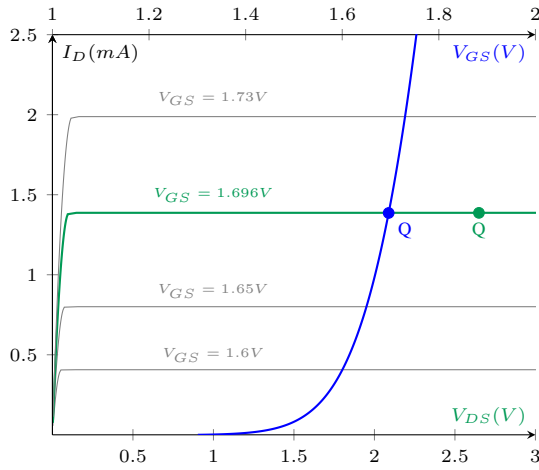


Fig. 8. Curvas características MOSFET(enrich) - N: NDS7002.

llamativo valor de r_0 se interpreta en el gráfico como una recta totalmente horizontal, dejando ver que la simulación no tiene en cuenta el efecto Early, que causaría cierta pendiente positiva en las curvas de salida.

La g_m especificada por el fabricante (g_{FS}) está en el rango de 80 mS a 320 mS [4], siendo mucho mayor a la calculada. Los fabricantes suelen especificar este parámetro para valores de V_{GS} que permitan la mitad de $I_{D_{max}}$ y para valores de V_{DS} que aseguren la saturación [5]. Para el dispositivo en cuestión, se menciona una I_D de prueba de 200 mA , estando esta situación alejada de la simulada. Para dicha corriente, es esperable que la curva de entrada tenga una pendiente mayor, lo cual explica la diferencia entre la transconductancia del fabricante y la ensayada.

VI. N-CHANNEL DEPLETION MODE MOSFET: LND250

El circuito para analizar al dispositivo consiste en una resistencia de drain $R = 7k\Omega$, una fuente de entrada $V_{in} = -0.6$ y una fuente de salida $V_{CC} = 10V$. Simulando, se obtuvo el siguiente punto de trabajo: $Q = (V_{GS_Q} = -0.6V; V_{DS_Q} = 1.26V; I_{DS_Q} = 1.25\text{mA})$.

A. Curvas de entrada y salida

Al analizar la curva de entrada de la figura 9, se puede resaltar el hecho de que la tensión umbral ($V_{TH} = -2V$) cae dentro de los valores posibles que especifica el fabricante en la hoja de datos del componente ($-3V < V_{TH} < -1V$) [6]. También resulta fácil ver que el punto Q del circuito está en modo depleción y que la curva simulada se condice con la teórica.

La curva de entrada también está en gran acuerdo con la estudiada analíticamente ya que la I_D prácticamente deja de variar cuando la V_{DS} varía por encima de cierto valor. Si bien a primera vista puede parecer que el transistor esté operando región de saturación, un análisis más detallado muestra claramente que el punto de operación se encuentra en la zona de triodo.

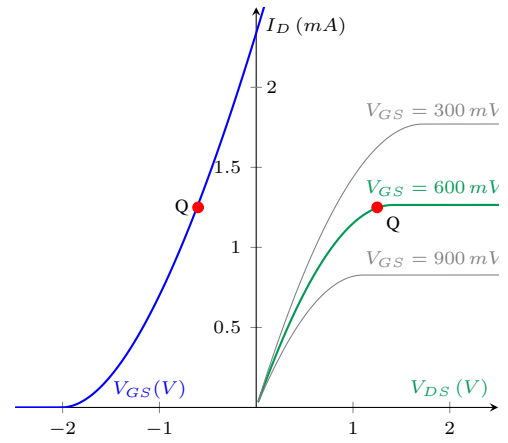


Fig. 9. Curvas características MOSFET(depletion) - N: LND250.

B. Parámetros del modelo de pequeña señal

Se considera el modelo de pequeña señal representado por una conductancia de entrada g_m y una resistencia de salida r_o . Los mismos se obtienen de las curvas de entrada y salida en un entorno del punto Q: $g_m = \partial I_D / \partial V_{GS} = 2,57\text{ mA/V}$, y $r_o = \partial V_{DS} / \partial I_D = 4635,68\Omega$.

VII. CONCLUSIÓN

Las simulaciones de los componentes permitieron una comparación con la teoría y las hojas de datos de los distintos fabricantes.

Se obtuvo el punto de operación de los distintos dispositivos y se identificó la polarización de los mismos. A partir de ellos, se calcularon los parámetros de pequeña señal para cada uno, comparándolos con los especificados con los fabricantes, teniendo coincidencias y discrepancias. En particular, con el análisis de pequeña de señal del BJT, se comprobaron limitaciones en cuanto a lo *pequeña* de dicha señal, límites por fuera de los cuales se distorsionaba la señal de salida. Con el análisis en frecuencia del diodo se comprobó el efecto de capacidades parásitas, las cuales alteran completamente el funcionamiento esperado del dispositivo.

Como observación final, todas las simulaciones realizadas en *LTSpice* consideraban una temperatura ambiente estándar de $300K$, lo cual aseguraba un comportamiento térmico estable.

REFERENCES

- [1] ON Semiconductor, "Small Signal Diode - 1N91x, 1N4x48, FDLL914, FDLL4x48", 1N914/D, 2002 [Revised Aug. 2021].
- [2] NXP Semiconductors, "BC847-BC547 series 45 V, 100 mA NPN general-purpose transistors", BC847_BC547_SER_7, 2008 [Revised Dec. 2008].
- [3] ON Semiconductor, "MPF102 - JFET VHF Amplifier N-Channel - Depletion", MPF102/D, 2006 [Revised Jan. 2006].
- [4] ON Semiconductor, "N-Channel Enhancement Mode Field Effect Transistor - 2N7000, 2N7002, NDS7002A", NDS7002A/D, 1998 [Revised Jan. 2022].
- [5] V. Barkhordarian, "Power MOSFET Basics", International Rectifier, 1997.
- [6] Microchip, "LND150/LND250 N-Channel Depletion-Mode DMOS FETs", DS20005454A, 2018 [Revised Aug. 2018].