

Convertidores DC/DC y transistores MOS

Alejandro N. Heir, Anna C. Gioia, Bruno Di Sanzo, Juan P. Cilfone, Maximiliano A. Figueroa

I. INTRODUCCIÓN

El presente trabajo consistió en la exploración del funcionamiento de los transistores MOS de potencia y de una topología de un convertidor de DC-DC, mediante el diseño y la implementación de un circuito Boost, y sus distintos modos de funcionamiento y condiciones de operación.

II. DESARROLLO

Para la realización del circuito que se muestra en la figura 1 fue necesario contar con algunas especificaciones de diseño, tales como la tensión regulada de entrada y salida, la tensión de la fuente que alimenta el circuito de disparo del mosfet, y el ripple máximo de la tensión de salida. A continuación se muestran los valores estipulados

Vd	Vo	ΔV_o	Vgg
12	24	2 %	18

Tabla I

PARÁMETROS DE DISEÑO DEL CIRCUITO

III. DISEÑO Y CÁLCULO DE LOS COMPONENTES

En la figura 1 se muestra la topología del circuito completo, contemplando únicamente los componentes ideales y despreciando efectos parásitos.

La inductancia utilizada, provista por la cátedra, es de 330uH, con una tolerancia del 20 %. Su corriente máxima RMS es de 1 A y su corriente de saturación típica de 1.8 A pico. Debido a estas restricciones se definió la corriente máxima pico de la inductancia como 1A, por que la ΔI_L del inductor tomó el valor de 0.5A. La corriente media en la bobina recorre el rango 0.25 a 0.75A, procurando así nunca superar los límites de corriente y conseguir un conjunto de valores de corriente donde el convertidor se encuentre en modo continuo.

Debido a la relación entre la tensión de entrada y salida, despreciando la caída de tensión en el diodo, debió utilizarse un duty cycle de 0.5, para pasar de 12 a 24V. Sabiendo que la relación entre la corriente de salida es $D = 0.5$ veces menor que la corriente de la bobina, la $I_{o_{min}} = 0.125A$ y la $I_{o_{max}} = 0.375A$. Teniendo una tensión de salida de 24V, entonces $R_{L_{min}} = 64\Omega$ y $R_{L_{max}} = 192\Omega$, considerando modo continuo. Al superar éste último valor, el convertidor entra en modo discontinuo.

En base a todas estas características podemos definir un período máximo o frecuencia máxima para garantizar que el inductor opere en la zona segura de nivel de corriente:

$$T_s = \frac{\bar{I}_L \cdot L}{V_d \cdot D} = 27.5ns \quad (1)$$

$$F_s = \frac{1}{T_s} = 36.36KHz \quad (2)$$

Frente a estos cálculos y la especificación de un ripple del 2 % de V_o (0.48V), el valor de capacitancia mínimo es de 10.74μF. Por limitada disponibilidad, se utilizó un capacitor sobredimensionado de 22μF (50V), generando en el circuito ideal un menor ripple.

Una vez diseñado el convertidor, se agregó un circuito de disparo, para minimizar la corriente entregada por el generador de funciones. Los componentes utilizados y sus respectivos valores/modelos se encuentran en la memoria de cálculo anexa.

III-A. Efecto de diodo real

En los análisis previos se despreció la caída de tensión en el diodo en directa. Teniendo en cuenta esta caída V_d , tenemos que el D apropiado es ahora:

$$D = \frac{V_o + V_D - V_d}{V_o + V_D} \quad (3)$$

El duty cycle resultante será mayor al calculado inicialmente. Para un valor estándar de caída de tensión en un MUR460 (0,8V), $D=0,51613$.

III-B. Análisis del MOSFET

En el circuito diseñado se utiliza un MOSFET de canal N de potencia para que presente un comportamiento equivalente al de una llave. A continuación se van a calcular los tiempos característicos de rise y fall, apoyados en [2] y [3], para luego estimar las pérdidas por conmutación del mismo.

El MOSFET elegido fue el IRF540 y fue conectado con una resistencia de Gate de 47Ω y una tensión V_{gg} de 18V_{pp}. A partir de su hoja de datos [1] se extraen los siguientes datos: $V_{GS(th)} = 3V$, $V_{GS,Io} = 4.5V$, $C_{iss,V_{DS}=12V} = 1700pF$, $C_{iss,V_{DS}=1V} = 2450pF$, $Q_{GS} = 7.5nC$, $Q_{GD} = 16.5nC$, $V_{DS,0.9} = 10.8V$, $V_{DS,0.1} = 1.2V$. Las cargas se tomaron de tabla para $I_D = 17A$, $V_{DS} = 20V$ y $V_{GS} = V_{gg} = 18V$. En una primera aproximación, la corriente de gate de encendido estará dada hasta el Miller plateau según

$$i_G = \frac{V_{gg} - V_{GS,Io}}{R_G} \approx 238mA \quad (4)$$

Dada esta i_G y la carga que demanda el gate hasta el final del Miller plateau ($Q_{GD} + Q_{GS}$), se puede estimar un tiempo de encendido como

$$t_{on} = Q_{GD} + Q_{GS} / i_G = 100.1ns \quad (5)$$

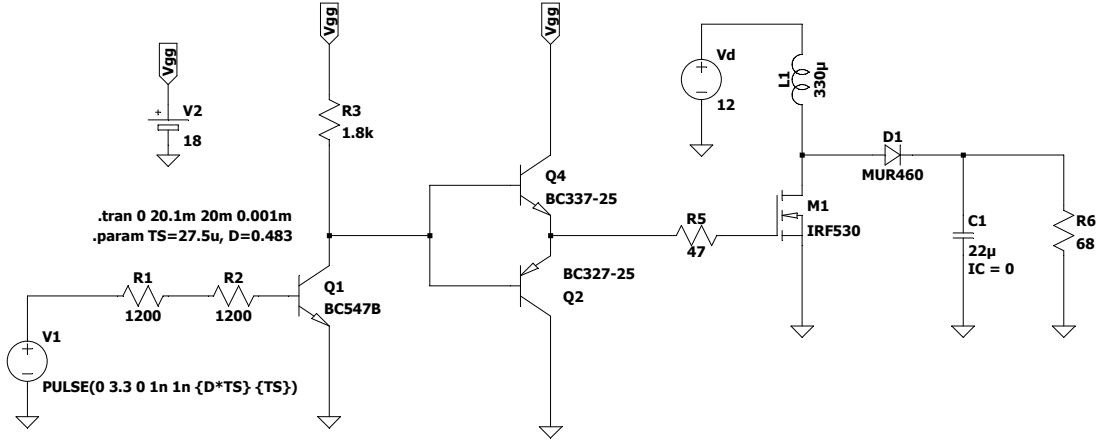


Figura 1. Esquemático base en LTSpice.

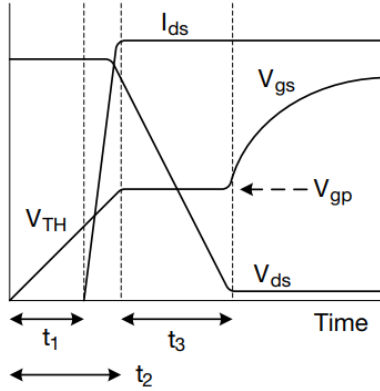


Figura 2. Referencia de tiempos de encendido de MOS [3].

En la tabla II se muestran los tiempos parciales teóricos de encendido y apagado. Se observa que el tiempo de encendido coincide con la estimación anterior a partir de la carga, además de un notable incremento del tiempo de apagado en comparación al de encendido. En las figuras 2 y 3 se tiene referencia de qué representa cada uno de los tiempos de la tabla.

Tiempo	Valor [ns]	Descripción
t_1	14.6	Umbral inicial
$t_2 \approx t_{d(on)}$	23.0	Turn-on delay
$t_{ir} = t_2 - t_1$	8.4	I_D rise time
$t_3 \approx t_{vf}$	71.8	V_{DS} fall time (Miller plateau)
$t_{on} = t_1 + t_{ir} + t_3$	94.8	Tiempo total de encendido
$t_4 \approx t_{d(off)}$	159.6	Turn-off delay
$t_5 \approx t_{vr}$	215.1	V_{DS} rise time (Miller plateau)
$t_6 \approx t_{if}$	32.4	I_D fall time
$t_{off} = t_4 + t_5 + t_6$	407.1	Tiempo total de apagado

Tabla II

TIEMPOS CARACTERÍSTICOS DE CONMUTACIÓN DEL MOSFET.

III-B1. Pérdidas por conmutación en el MOS: Dado los tiempos t_{ir} y t_3 , i_G y la carga $Q_{GS2} + Q_{GD}$ se calcula la disipación por conmutación del MOSFET, donde $Q_{GS2} = 5nC$

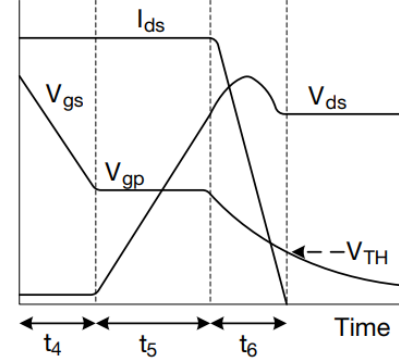


Figura 3. Referencia de tiempos de apagado de MOS [3].

corresponde a la carga que demanda el gate para llevar V_{GS} de $V_{GS(th)}$ a $V_{GS, Io}$, antes del plateau. Entonces,

$$P_{SW} = V_{DS} I_{o} f_{SW} (Q_{GS2} + Q_{GD}) / i_G \approx 30mW \quad (6)$$

estando muy por debajo de la potencia máxima del MOS $P = 150W$

III-B2. Pérdidas en el diodo: Durante la conducción, el diodo MUR460 presenta una caída de tensión de aproximadamente 0.825 V según simulación en LTSpice. En un convertidor boost operando en modo continuo, la corriente media que circula por el diodo es igual a la corriente de carga. Por lo tanto, la potencia disipada en el diodo es $P_D = V_D I_{D, avg}$. Considerando las condiciones de carga mínima y máxima, se obtiene:

$$P_{D_{min}} = 0.825 \cdot 0.125 = 0.103 W \quad (7)$$

$$P_{D_{max}} = 0.825 \cdot 0.375 = 0.309 W \quad (8)$$

Dada la resistencia térmica entre la unión y el ambiente $R_{\theta JA} = 28^\circ C/W$, no es necesario el uso de disipador.

IV. RESULTADOS

A continuación se muestran los resultados obtenidos del funcionamiento del circuito tanto en modo continuo como discontinuo, así como también las formas de onda relevantes.

IV-A. Modo Continuo

Se muestra la tensión de salida y la tensión de gate para una carga de 68 Ohms, operando en modo continuo. Se puede

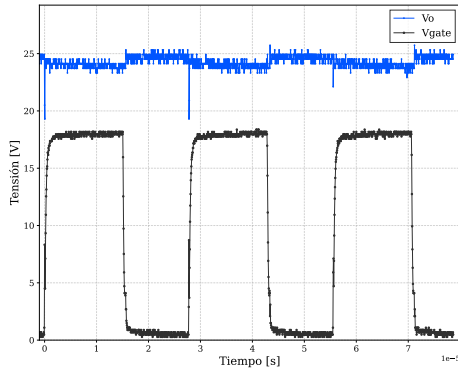


Figura 4. Tensión de salida y tensión de Gate medidas.

ver que efectivamente se alcanzaron los 24 V estipulados. Es fundamental notar que el duty cycle efectivo en el gate del transistor fue de un valor de aproximadamente 54.9 %, un valor mayor al calculado teóricamente. Esto se debe en gran parte, a que el inductor presenta una resistencia serie de pérdidas, por la cual, debido al alto nivel de corriente que circula, se produce una caída de tensión sustancial. Por lo tanto, para poder llegar a los 24V estipulados, se debió aumentar el duty cycle efectivo a un número mayor al inicialmente planteado. Por otra parte, son evidentes los picos negativos en la tensión de salida. Esto se debe a que el diodo, en el momento de apagado debe conducir una corriente inversa de recuperación que cae sobre la ESR del capacitor y produce esa caída de tensión. Si hacemos un zoom en la magnitud de salida, como se ve en 5, podemos observar la forma de onda particular que posee. En contraste con lo planteado teóricamente, la forma de onda

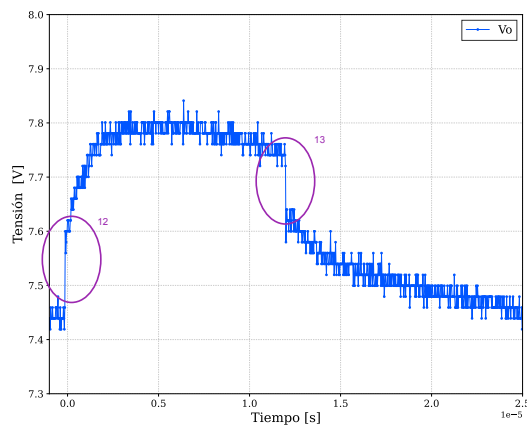


Figura 5. Detalle - Forma de onda de la Salida

no se corresponde con una triangular. Se destacan los saltos de tensión vistos en 12 y 13, ya que no pueden producirse discontinuidades de tensión en un capacitor ideal. A partir de esto, dedujimos que existe un componente (en particular, una resistencia) en serie con el capacitor, que permitiría este fenómeno. La curva que se ve entre los saltos puede deberse a

que la corriente que ingresa al capacitor hace que la diferencia de potencial entre sus terminales aumente, así como también la tensión en V_o . Por la presencia de la resistencia, puede ocurrir que eventualmente se invierta la polaridad de la tensión sobre la misma e invierta el sentido de la corriente, haciendo que la tensión baje levemente. Si añadimos este componente parasitario a la simulación, podemos notar como se modifica el comportamiento de la salida en la figura 6. La forma general de la onda se asemeja muchísimo a la observada, así como también pueden notarse los picos pronunciados en los instantes de conmutación.

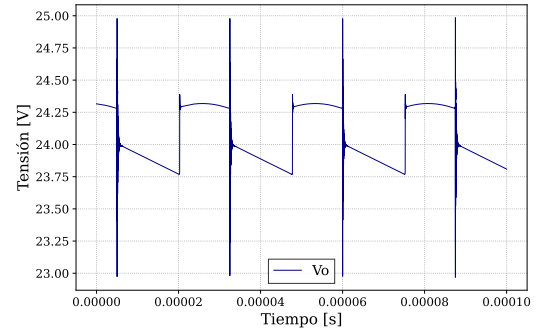


Figura 6. Característica de Salida - Simulación

A continuación se muestra la tensión V_d medida, en la Figura 7. Se puede ver que la tensión se mantiene en aproximadamente 12V de media, aunque claramente afectada por los ciclos de conmutación del resto del circuito. La corriente de la fuente, que también es la corriente que circula por la bobina, se ve en la figura 8, tanto simulada como medida indirectamente sobre una resistencia de 470mΩ. Se ven las oscilaciones triangulares que se estimaban, aunque también se añadieron picos súbitos en los momentos de conmutación. En la simulación, como era de esperarse, se tiene una forma de onda mucho más clara y con menos cambios abruptos. El comportamiento general es el mismo de todos modos. Otro aspecto relevante a considerar es el apagado y prendido del MOSFET, cuyas figuras se incluyen a continuación, en las figuras 9 y 10. El apagado del mosfet parece tener una forma bastante similar a la prevista, con ambas caídas exponenciales y el plateau de Miller. Sin embargo, podemos observar oscilaciones en el final del apagado. Este comportamiento también es claro con

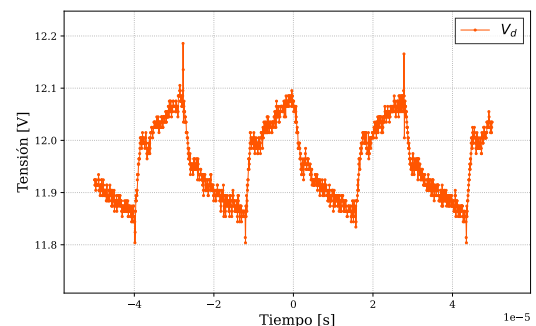


Figura 7. Tensión de entrada V_d

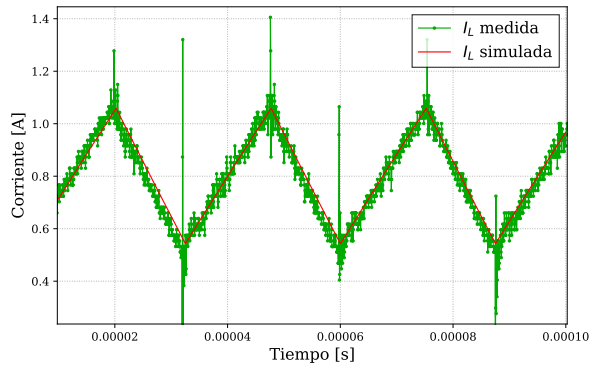


Figura 8. Corriente por la bobina I_L , simulación y medición.

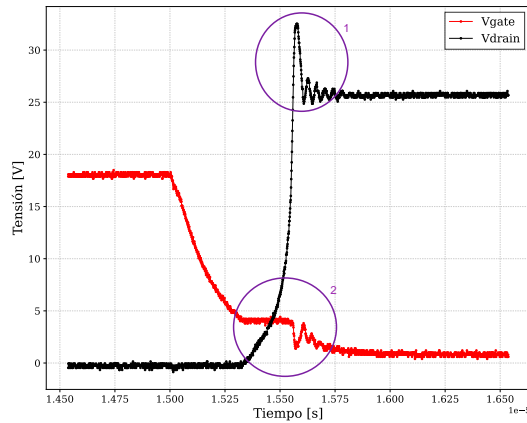


Figura 9. Tensiones en Apagado del MOSFET

la tensión de drain. Este fenómeno es sumamente replicable si colocamos una inductancia (parásita) en serie con el diodo. Agregar esta inductancia también nos permitió explicar los fenómenos en el encendido, que pareció ser menos predecible. Aquí también podemos ver oscilaciones en el tramo final de

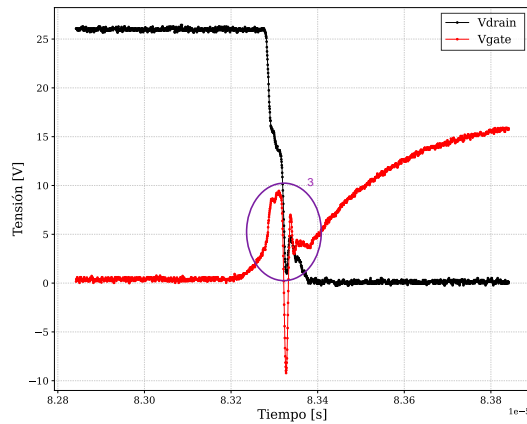


Figura 10. Tensiones en Encendido del MOSFET

la transición. En el encendido podemos ver un instante donde crece la tensión V_{gs} para admitir la corriente en inversa del diodo al apagarse. Debido a la inductancia serie del diodo, se provoca el pico negativo que se ve en 10. Este pico negativo

se propaga desde el Drain, que baja su tensión debido a la corriente I_{rr} , a través de la C_{gd} , que busca mantener su tensión constante. El apagado y prendido del mosfet también trae asociado picos de corriente en el gate que cargan su capacitor de entrada, como era esperado durante los tiempos de conmutación, observándose medición y simulación en la figura 11. Podemos ver en el segundo pico una meseta/plateau en el apagado del transistor.

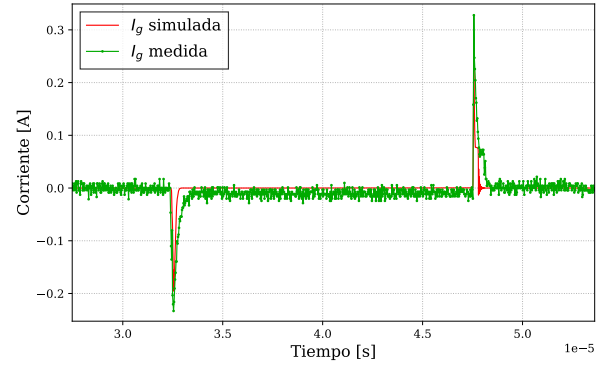


Figura 11. Simulación y medición de corriente en el Gate.

En la simulación, luego de añadir esta inductancia parásita en serie al diodo, se obtuvieron resultados sumamente satisfactorios, como se ve en las figuras 11 y 13/12 (Tensión Drain Source). En 13/12 también puede apreciarse los tiempos de conmutación examinados en la tabla II: aproximadamente 400ns para el apagado y 100ns para el encendido (considerando hasta el final del Miller plateau), en buena consonancia con los cálculos teóricos. También se corresponde con los tiempos medidos en las figuras 9 y 10.

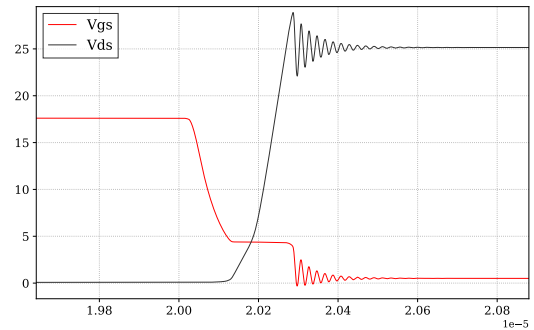


Figura 12. Simulación - Tensiones en el Apagado del MOSFET

IV-B. Modo Discontinuo

En segundo lugar se insertó una carga de valor suficientemente alto (aprox. 850Ω) para que la corriente por el inductor sea nula por un tiempo mayor a 0s. Habiendo analizado exhaustivamente el modo continuo, en esta segunda sección se accedió a resultados satisfactorios de forma más directa. A continuación se muestran las formas de onda obtenidas y su correspondiente simulación.

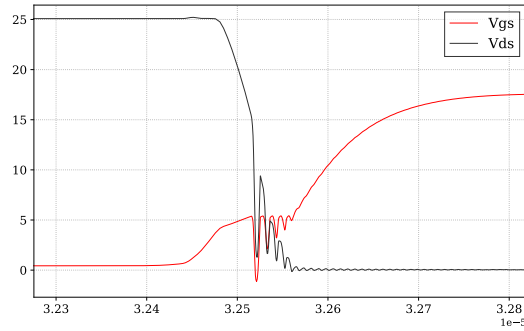


Figura 13. Simulación - Tensiones en el Encendido del MOSFET

Las simulaciones realizadas sobre la salida son coincidentes con lo obtenido en el laboratorio, como se ve a continuación en la figura 14

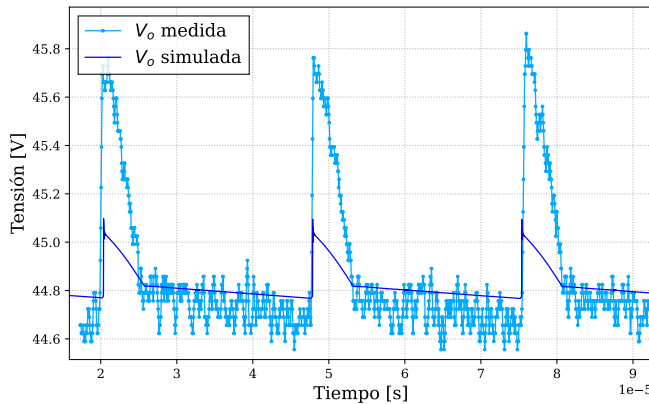


Figura 14. Tensión de Salida en Modo Discontinuo, simulación y medición.

La tensión de salida teórica es de aproximadamente 45V, utilizando un D de aproximadamente 54 % y una resistencia de carga de 850Ω.

Si se observa el gráfico 15 la tensión de Drain, se puede observar una oscilación notoria, que ocurre cuando el inductor deja conducir corriente. En la figura 16 se puede observar que este fenómeno también ocurre en la simulación.

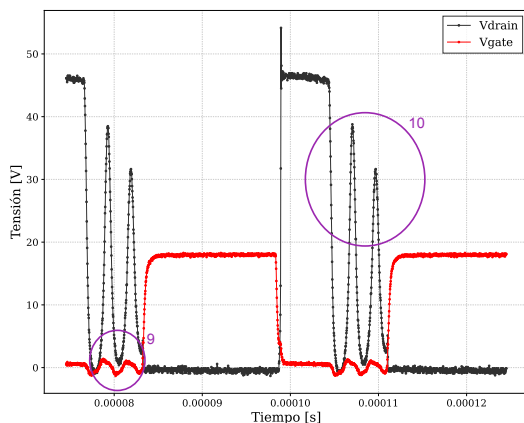


Figura 15. Tensión de Gate y Drain en modo discontinuo medidas

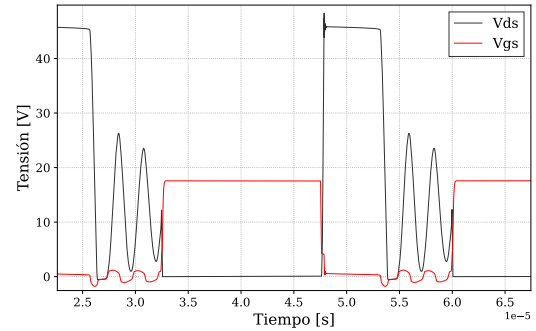


Figura 16. Tensión de Gate y Drain en modo discontinuo simuladas

La explicación de este fenómeno es la siguiente: en el momento en que el inductor no conduce corriente, el diodo se apaga y queda un circuito serie consistente de la fuente V_d , la bobina, su resistencia serie, y el Drain del MOSFET. En el nodo de Drain es necesario considerar la capacitancias C_{gd} conectada a masa, y en paralelo a C_{dg} en serie con la resistencia R_g , conectada a masa durante este periodo de Off. De esta manera, se obtiene un circuito RLC serie que explica las oscilaciones encontradas. En particular, se observa que la forma de onda no es exactamente una senoidal amortiguada, debido a que dichas capacidades varían a su vez con la tensión de Drain. Como una aproximación si se mide la frecuencia de oscilación a partir de la distancia temporal entre los picos, se obtiene una frecuencia de oscilación de $f_{osc} = 378 \text{ KHz}$. Utilizando el valor de L conocido, esto nos da una capacitancia de aproximadamente $C \approx \frac{1}{(2\pi)^2 f_{osc}^2 L} = 537 \text{ pF}$. Este valor se corresponde con el rango de valores de C_{oss} provisto por el datasheet del MOSFET.

El fenómeno observado numerado con 9 en la figura 15, es debido a la C_{gd} en serie con la R_g , que hacen que la oscilación también se observe en el gate, pero con menor amplitud.

V. CONCLUSIONES

En resumen, se han observado fenómenos que alteraron el funcionamiento teórico esperado por el circuito Boost, derivado de considerar ideales a los componentes. El duty Cycle medido y simulado fueron mayores al calculado, debido principalmente a la caída de tensión adicional que agrega la resistencia serie del inductor. El ripple de la tensión de salida presentó saltos de tensión inexplicados por el modelo teórico, debido a la resistencia serie considerable provista por el capacitor electrolítico utilizado. Utilizar otra tecnología de capacitor con menor resistencia serie y agregados en paralelo reduciría notablemente dicha resistencia serie y bajaría el ripple. Por otro lado, se han observado picos de tensión a la salida, debidos a la corriente de inversa del diodo I_{rr} al apagarse. Junto con su inductancia serie, esta corriente provoca una caída de tensión en el Drain, que luego se propaga al Gate, observando el aumento en V_{gs} y su posterior oscilación al momento en que se descarga el diodo.

Finalmente, en modo discontinuo, se observaron resultados coincidentes con la simulación. Entre ellos, el efecto más notorio fue la oscilación en la tensión de Drain cuando la

corriente del inductor se vuelve nula y se apaga el diodo, provocando un circuito RLC entre la fuente, el inductor y las capacidades del MOSFET, junto con la R_g .

REFERENCIAS

- [1] Vishay Siliconix, "IRF540 Power MOSFET Datasheet," Rev. C, Document Number: 91021, Aug. 2021. [Online]. Available: <https://www.vishay.com/docs/91021/irf540.pdf>
- [2] P. Cossutta, "Power MOSFET: Metal oxide semiconductor field effect transistor," Electrónica 4 - Electrónica de Potencia, Instituto Tecnológico de Buenos Aires (ITBA), Mar. 2021.
- [3] Vishay Siliconix, "Power MOSFET Basics: Understanding Gate Charge and Using it to Assess Switching Performance," Application Note AN608A, Rev. 16-Feb-16, Document Number: 73217. [Online]. Available: <https://www.vishay.com/docs/73217/an608a.pdf>
- [4] Vishay General Semiconductor, "MUR440, MUR460 Datasheet," Rev. 06-Aug-2018, Document Number: 88686. [Online]. Available: <https://www.vishay.com/docs/88686/mur440-e3.pdf>
- [5] ON Semiconductor, "BC327 PNP Epitaxial Silicon Transistor Data Sheet," January 2024. [Online]. Available: <https://www.onsemi.com/pdf/datasheet/bc327-d.pdf>
- [6] ON Semiconductor, "BC337, BC337-25, BC337-40 Amplifier Transistors NPN Silicon Data Sheet," November 2013. [Online]. Available: <https://www.farnell.com/datasheets/1789499.pdf>
- [7] Fairchild Semiconductor Corporation, "BC547 / BC547A / BC547B / BC547C NPN General Purpose Amplifier Data Sheet," Rev. B, 1997. [Online]. Available: <https://www.farnell.com/datasheets/59764.pdf>