



طراحی کامپیوتری سیستم های دیجیتال

پاییز ۱۳۹۹

کوییز شماره ی دو

۱- کد - Verilog یک مدار Shift Register به چپ به طول (عمق ۵) و عرض ۲ بیت را دو حالت زیر بنویسید.
a. بدون استفاده از parallel load و set و reset
b. با استفاده از parallel load

۲- بدون استفاده از DCM ماژولی بنویسید که با گرفتن کلاک ورودی و یک ورودی مناسب که بتواند ۳ مقدار ۰ و ۱ و ۲ نشان دهد بتواند کلاک را کند تر کند.
در حالت ۰ همان کلاک اصلی را تولید کند،
در حالت کلاک ۱ را دو برابر کند تر کند،
و در حالت ۲ کلاک را چهار برابر کند تر کند.

۳- ماژول اول را با استفاده از کلاک تولیدی در ماژول دوم راه اندازی کنید!

موفق و سلامت باشید.