



طراحی کامپیوتری سیستم های دیجیتال

تمرین شماره 4

پاییز 1400

1 - در یک سیستم دیجیتال دامنه سیگنال ورودی کمتر از $+2$ و بیشتر از -2 ولت است. قرار است این سیگنال توسط یک 14 adc بیتی با ولتاژ مرجع $+2$ و -2 ولت به مقادیر دیجیتال تبدیل شده و سپس در $\sin(a)$ و $\cos(a)$ ضرب شود.

الف) سیگنال های تولیدی مبدل adc را به فرم $Q_m.n$ نمایش دهید.

ب) فرمت مناسب $Q_m.n$ برای ضرایب سینوس و کسینوس را مشخص کنید.

ج) بعد از عملیات ضرب مقادیر چند بیتی خواهند بود؟

د) حاصل خروجی ضرب را حداقل در چند بیت ذخیره کنیم تا خطای کوانتیزاسیون موجب کاهش دقت عمل ضرب نشود.

2 - کد زیر را در نظر بگیرید

```
module Adder4to1(
    input clk,reset,
    input [9:0] A1, A2, A3, A4,
    output reg [11:0] Sum
);
reg [9:0] A1L, A2L, A3L, A4L;
reg [11:0] P1;
always@ (posedge clk) begin
    if (reset) begin
        A1L <= 0;
        A2L <= 0;
        A3L <= 0;
        A4L <= 0;
        P1 <= 0;
```

```

        Sum <= 0;
    end
else begin
    A1L <= A1;
    A2L <= A2;
    A3L <= A3;
    A4L <= A4;
    P1 <= A1L+A2L+A3L+A4L;
    Sum <= P1;
end
end
endmodule

```

با استفاده از تکنیک جابجایی رجیسترهای درونی (retiming) کد را به شکلی بازنویسی کنید که حداکثر فرکانس ماژول افزایش یابد.

3 – ایده های Retiming ،Repiplining و C-slow retiming و Cut-set retiming را در طراحی های دیجیتال توضیح دهید.

موفق باشید

تیم‌گریدری :

محمد حسین اله اکبری

بهاره شیرکانی

محمد عباسی