

دانشكده مهندسي كامپيوتر

بهار ۱۴۰۰

فاز دوم طراحی سیستم های دیجیتال

مبينا كاشانيان - اميرحسين قاسمي

تاریخ تحویل: ۸اتیر ۱۴۰۰ ساعت ۲۳:۵۹:۵۹



- در صورت مشاهدهی هرگونه تقلب یا کپی از اینترنت، نمره تمرین هر دو نفر ۱۰۰ منظور خواهد شد.
 - تحويل تمرين از طريق سايت
 - سوالات خود را از طریق گروه تلگرام مطرح کنید.
 - انجام تمرین به صورت انفرادی میباشد.



interrupt/exception 1

• interrupt/exception یک پردازنده سینگل سایکل را پیاده سازی کنیدبه همراه تست بنچ

CPU Multiple-Cycle ۲

- Multiple-Cycle CPU را پیاده سازی کنید به همرا تست بنچ
- Control Unit Multiple-Cycle CPU را پیاده سازی کنید

موفق باشيد.