



بسمه تعالیٰ

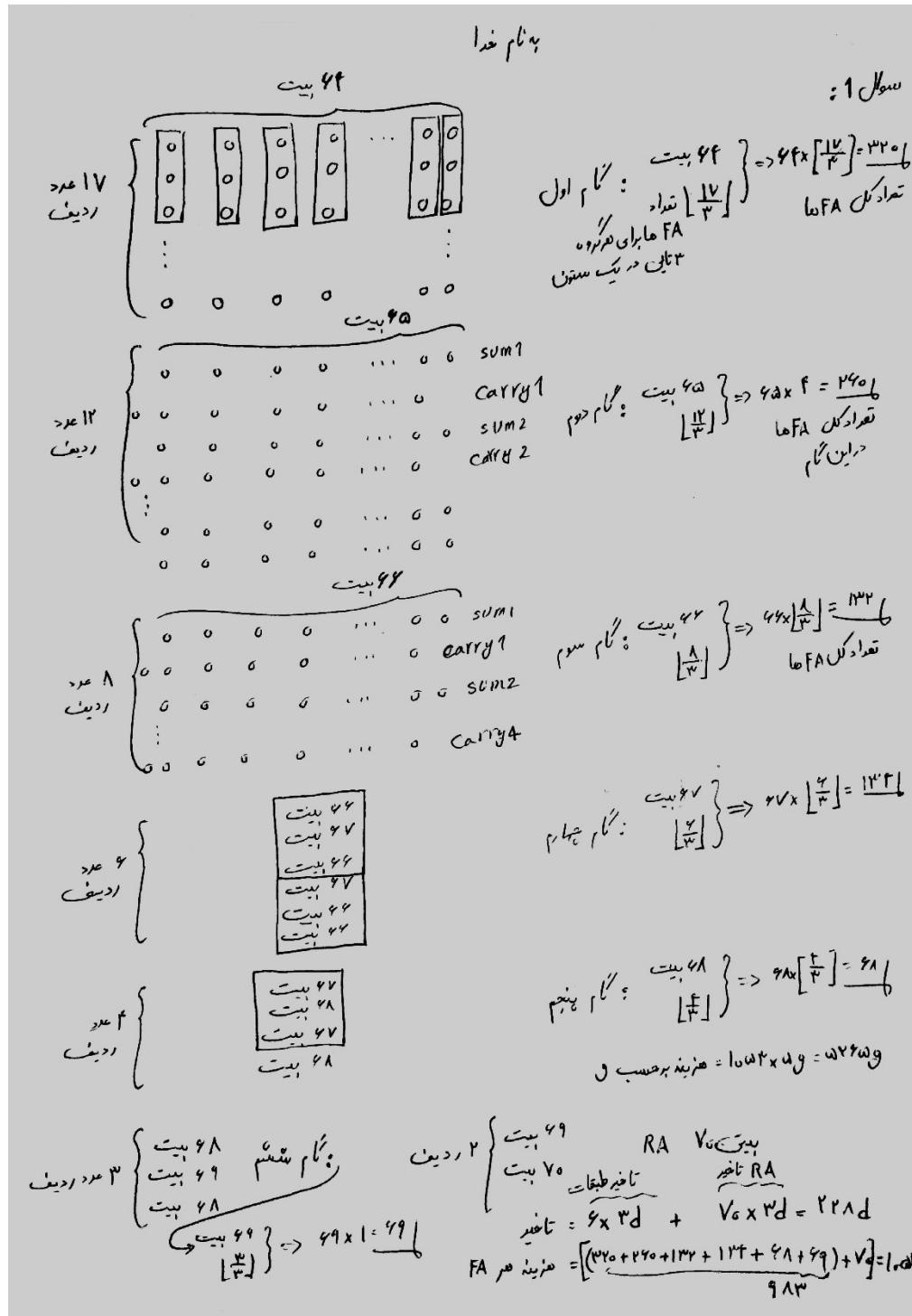
پاسخ تمرین ششم درس معماری کامپیوتر

نیمسال دوم - ۱۴۰۰ - ۱۴۰۱



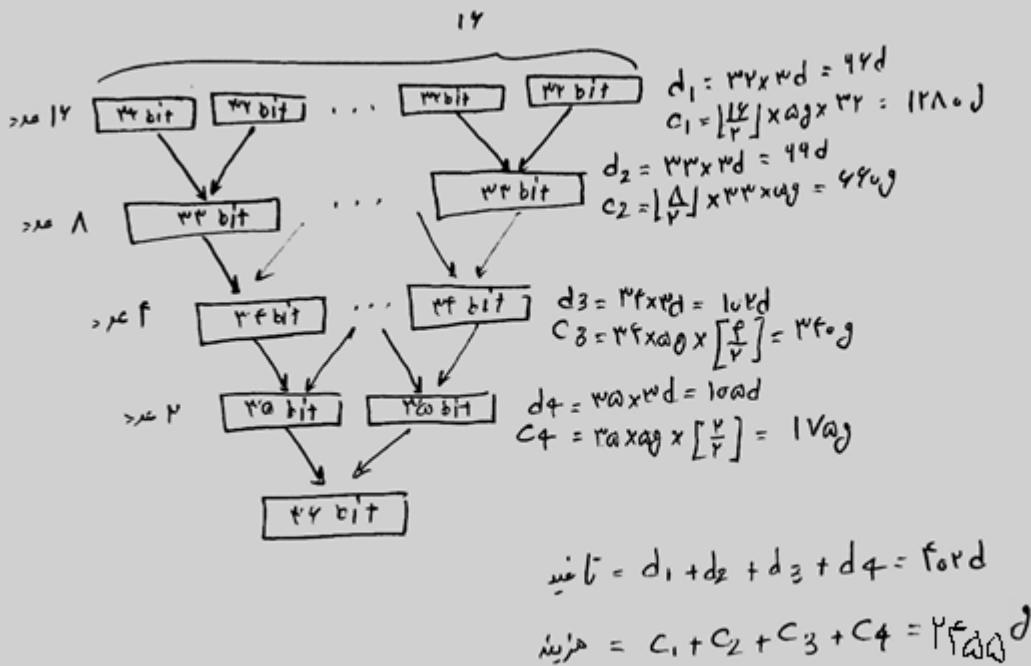
دانشکده مهندسی کامپیوتر

دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)



۲- فرض کنید قرار است ۱۶ عدد ۳۲ بیتی را با استفاده از تعدادی جمع‌کننده‌ی آبشاری به صورت درختی جمع کنیم. تاخیر و هزینه‌ی این مدار را محاسبه کنید (فرض کنید هزینه هر تمام جمع‌کننده ۵g و تاخیر آن d باشد). همچنین مشخص کنید که جمع‌کننده‌ی آبشاری مرحله‌ی آخر حداقل چند بیتی خواهد بود.

عمل ۲ :



3- به سوالات زیر در مورد تفریق اعداد مکمل دو و بی علامت پاسخ دهید:

الف) تفریق‌های زیر را در سیستم مکمل دو انجام داده و در صورت بروز سرریز آن را گزارش کنید.

- a) 111000 - 110011
- b) 11001100 - 101110
- c) 111100001111 - 110011110011
- d) 11000011 - 11101000

پاسخ:

برای انجام عملیات تفریق فوق باید عدد اول را با مکمل دو عدد دوم جمع کنیم و چک کنیم که آیا سرریز رخ می‌دهد یا

نه:

a) 111000
+ 001101

1 000101

b) 11001100
+ 00010010

11011110

c) 111100001111
+ 001100001101

1 001000011100

d) 11000011
+ 00011000

11011000

در تمام موارد علامت دو عددی که با هم جمع می‌شوند متفاوت است پس در هیچ کدام سرریز نداریم.

ب) فرض کنید دو عدد بی علامت A و B را داریم. حداقل شرط لازم و کافی برای تشخیص اینکه $B \geq A$ است، با استفاده از روش $A + \bar{B} + 1$ چیست؟ (شرط را در قالب بیت‌های پرچم بیان کنید)

پاسخ:

کافی هست که $C = 1$ باشد.

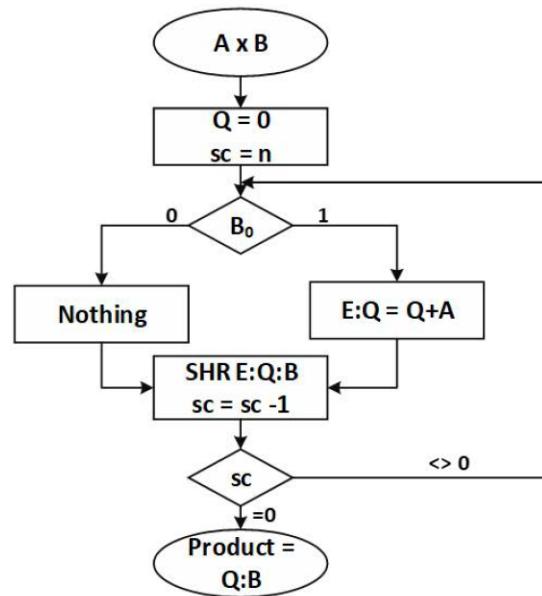
4- ضرب کننده شیفت و جمع

```

Enter A and B (hex) to start algorithm:
F9
EC
| OP | E | Q           | B           |
|-----|
| NON | 0 | 00000000 | 11101100 |
|-----|
| SHR | 0 | 00000000 | 01110110 |
|-----|
| NON | 0 | 00000000 | 01110110 |
|-----|
| SHR | 0 | 00000000 | 00111011 |
|-----|
| ADD | 0 | 11111001 | 00111011 |
|-----|
| SHR | 0 | 01111100 | 10011101 |
|-----|
| ADD | 1 | 01110101 | 10011101 |
|-----|
| SHR | 0 | 10111010 | 11001110 |
|-----|
| NON | 0 | 10111010 | 11001110 |
|-----|
| SHR | 0 | 01011101 | 01100111 |
|-----|
| ADD | 1 | 01010110 | 01100111 |
|-----|
| SHR | 0 | 10101011 | 00110011 |
|-----|
| ADD | 1 | 10100100 | 00110011 |
|-----|
| SHR | 0 | 11010010 | 00011001 |
|-----|
| ADD | 1 | 11001011 | 00011001 |
|-----|
| SHR | 0 | 11100101 | 10001100 |
|-----|
data (hex) : 0xe58c
data (dec) : 58764

```

ضرب شیفت و جمع با الگوریتم زیر پیاده سازی شده است.



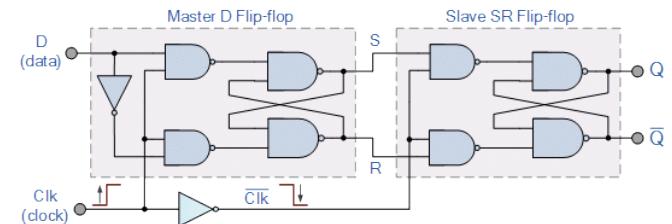
در بدترین حالت تاخیر برابر است با تعداد حلقه ها * طولانی ترین عملیات انجام شده در هر حلقه پس داریم:

$$\text{Delay} = n * (2nd + 6d + 3d)$$

تاخیر هر فلیپ فلاب که در شیفت رجیستر استفاده می- شود 6d است. 3d تاخیر select برای هر flop هست. برای ورودی هر فلیپ فلاب 4 حالت ثابت، شیفت به راست یا چپ، load موجود هست.

$$\text{Cost} = 5ng + (2n+1)*(10g+8g)$$

$$n = 8$$



هر نوع دیگری از شیفت رجیستر را که در نظر بگیرید و تاخیر را درست بدست آورده باشید نمره داده می‌شود.

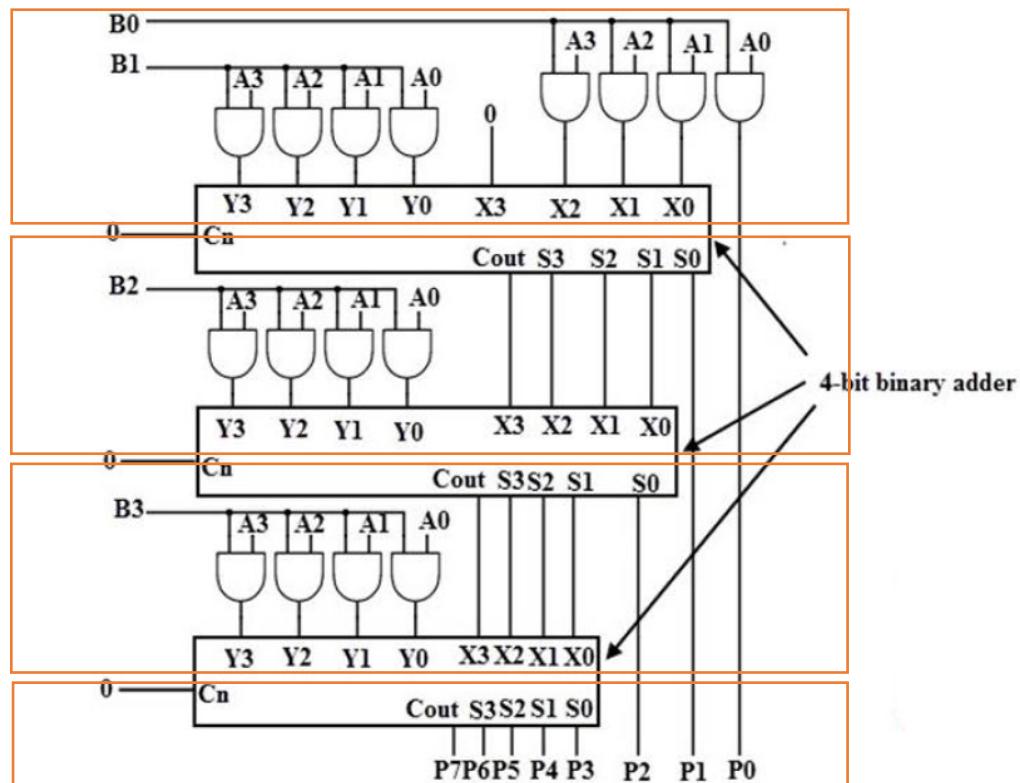
ضرب کننده آرایه‌ای

```

Enter A and B (hex) to start algorithm:
AD
8F
| L | C | Y      | X      | S      | P      |
-----| 0 | 0 | 10101101 | 01010110 | 0000000000 | 0000000000000001 |
-----| 1 | 0 | 10101101 | 10000001 | 100000011 | 00000000000000011 |
-----| 2 | 0 | 10101101 | 10010111 | 100101110 | 00000000000000011 |
-----| 3 | 0 | 10101101 | 10100010 | 101000100 | 00000000000000011 |
-----| 4 | 0 | 00000000 | 01010001 | 010100010 | 00000000000000011 |
-----| 5 | 0 | 00000000 | 00101000 | 001010001 | 0000000000100011 |
-----| 6 | 0 | 00000000 | 00010100 | 000101000 | 0000000000100011 |
-----| 7 | 0 | 10101101 | 01100000 | 011000001 | 0110000010100011 |
-----data (hex) : 0x60a3
data (dec) : 24739

```

برای ضرب کننده آرایه‌ای هم شکل زیر را داریم:
هر کادر نشان دهنده یک سطر در خروجی بالا است.



$$\text{Delay} = d + (n - 1)d + (2nd)$$

$$\text{Cost} = n^2 + (n - 1)(5n - 3) - 3 = 6n^2 - 8n \text{ g}$$

$$n = 8$$

موفق باشید.