

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



(۱) یک «حافظه نهان شبه انجمنی ۴-انتخابی» با ۶۴ سطر طراحی شده است. حافظه اصلی متشکل از بلوک‌های ۴K با ۱۲۸ کلمه در هر بلوک است. قالب آدرس حافظه اصلی را به دست آورید.

کلمه: ۷ بیت، بلوک: ۴ بیت، برچسب: ۸ بیت

(۲) یک حافظه نهان ۱۶ کلمه‌ای داریم. رشته آدرس‌های زیر داده شده است. نرخ برخورد (hit rate) را در دو حالت زیر محاسبه کنید:

1, 4, 1, 2, 3, 8, 5, 0, 2, 1, 4, 3, 4, 5, 6, 0

الف) نگاشت مستقیم با بلوک‌های ۱ کلمه‌ای

ب) نگاشت مستقیم با بلوک‌های ۴ کلمه‌ای

الف) ۵۰ درصد

ب) ۸۲ درصد

(۳) یک حافظه نهان ۳۲ بلوکی با نگاشت مستقیم و بلوک‌های ۸ بایتی داریم. آدرس‌های بایت‌های ۱۰۰۰ و ۱۳۰۰ در کدام بلوک قرار می‌گیرند؟

برای آدرس ۱۰۰۰:

Block = 29, Byte = 0

برای آدرس ۱۳۰۰:

Block = 2, Byte = 4

(۴) پردازنده‌ای با حافظه اصلی ۱GB داریم. بلوک‌ها ۴ کلمه‌اند و حافظه نهان ۶۴KB داده بلوکی را نگهداری می‌کند. در صورت استفاده از نگاشت مستقیم، تعداد بیت‌های لازم برای حافظه نهان را تعیین کنید.

۷۷۰۰۴۸ بیت

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۵) تعداد بیت مورد نیاز برای حافظه نهان ۳۲KB با نگاشت مستقیم و بلوک‌های ۴ کلمه‌ای و آدرس‌دهی ۳۲ بیتی چقدر است؟

index = 15 bit

tag = 17 bit

word = 2 bit

حجم نهایی حافظه نهان = ۴۰۵۹۰۰ بیت

۶) نرخ برخورد حافظه نهان ۲۵۶ کلمه‌ای با بلوک ۴ کلمه و $K=133$ را محاسبه کنید.

```
1  for (int i = 0; i < 1000; i++) {  
2      for (int j = 0; j < 256; j++)  
3          C = A[j] + 12  
4  }
```

Hit Rate = ۰.۹۹

۷) در حافظه نهان ۸ بلوکی یک کلمه‌ای با روش دو-انتخابی نرخ برخورد و نرخ فقدان را برای رشته ادرس داده شده تعیین کنید.

0, 1, 3, 4, 5, 6, 11, 12, 12, 14, 13, 12

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۸) در حافظه نهان دو-انتخابی که در هر مجموعه از بلوک ۴ کلمه‌ای استفاده می‌کند، اندازه حافظه نهان ۲۰۴۸ کلمه و اندازه حافظه اصلی ۱۲۸K کلمه است. تعداد بیت‌های برچسب چقدر است؟

tag = 7 bit

۹) در ساختار سلسله‌مراتبی داده شده (حافظه اصلی ۶۴ بلوک، نهان ۸ بلوک، بلوک‌ها ۴ کلمه)، در ادغام two-way تعداد بیت‌های set و tag و word در ادرس‌دهی چقدر است؟

tag = 4 bit , set = 2 bit , word = 3 bit

۱۰) سیستم حافظه اصلی + نهان با نگاشت مستقیم و حافظه نهان ۶۴KB و خطوط ادرس ۳۰ بیت، اندازه کل حافظه نهان چقدر است؟

75.2 Kbit

۱۱) حافظه نهان ۳-way با بلوک ۸ بایت و ۱۲۸ ست و سیاست random داریم، اندازه حافظه نهان چند بیت است؟

33408 bit

۱۲) حافظه نهان ۲-way با بلوک ۴ کلمه و اندازه حافظه اصلی ۲۵۶M، نرخ فقدان رشته ادرس داده شده چقدر است؟

miss rate = 0.6

۱۳) در حافظه نهان دو-انتخابی با دو بلوک در هر مجموعه و بلوک‌های ۴ کلمه‌ای، ظرفیت ۴۰۹۶ کلمه و اندازه حافظه اصلی ۱۲۸K کلمه است. برچسب چند بیت دارد؟

tag = 7 bit

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



(۱۴) پردازنده با حافظه اصلی ۶۴KB و حافظه نهان ۱KB دوانتخابی، با بلوک ۱۶بایت؛ ادرس ۳۳۴H در کدام بلوک و کدام set نگاشت میشود؟

(۱۵) سیستم با حافظه اصلی ۱۲۸K×۲۴ و حافظه سریع ۴K با نگاشت مستقیم، بلوک ۸کلمه؛ تعداد بیت‌های word و index و block و tag را تعیین کنید.

(۱۶) نمایش یک عدد دهدهی ۲۰ رقمی در دودویی چند بیت لازم دارد؟
 $n \approx 66 \text{ bit}$

(۱۷) در سیستم دودویی ۱۵بیتی، بیشترین عدد دهدهی چند رقمی را میتوان نمایش داد؟
رقمی ۵ $k = 5$

(۱۸) برای نمایش عدد دهدهی ۳۰ رقمی به صورت دودویی تقریباً چند بیت لازم است؟
 $n \geq 100 \text{ bit}$

(۱۹) فلوجارتی ارائه کنید که قدرمطلق A-B را محاسبه کند.

(۲۰) با ۲۰ بیت دودویی حداکثر چند رقم دهدهی میتوان نمایش داد؟

(۲۱) اگر داده‌ها در نمایش مکمل دو باشند (۸ بیت)، مقادیر $X1, X2, X3$ را تحلیل کنید.

$$X1 = +23$$

$$X2 = -45$$

$$X3 = +39$$

(۲۲) در سیستم با حافظه اصلی ۱۶GB و حافظه نهان ۱۲۸KB و بلوک ۴Word (هر ۲Byte=Word) و سیاست ۲-way، اندازه فیلدهای offset و index چند بیت است؟
offset = 2 bit ، index = 13 bit

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۲۳) در k -way associative set اگر اندازه بلوک ثابت باشد و k را افزایش دهیم، تعداد بیت‌های موردنیاز برای tag چه میشود؟

افزایش میابد

۲۴) در سیستم با حافظه اصلی ۱۶MB و حافظه نهان ۲۵۶KB و بلوک ۲Word (هر Word=۴Byte) و سیاست ۴-way، سربار فیلد tag چند کیلوبیت است؟

320 Kb

۲۵) در حافظه های نهان چندلایه، با دور شدن از پردازنده: حجم حافظه و سرعت حافظه چگونه تغییر میکنند؟

حجم افزایش - سرعت کاهش

۲۶) cache دوانتخابی با ظرفیت ۴ بلوک ۴کلمه‌ای و سیاست FIFO؛ برای دنباله ۱،۱۶،۴،۱۲،۳،۹،۸،۱۸،۶،۱۴ کدامها miss میشوند؟

1 ، 16 ، 4 ، 12 ، 9

۲۷) همان cache و همان ظرفیت با FIFO؛ دنباله ۱،۱۶،۳،۱۲،۴،۸،۹،۱۸،۶،۱۴ کدامها miss میشوند؟

1 ، 16 ، 12 ، 4 ، 8

۲۸) همان cache و FIFO؛ دنباله ۱،۳،۹،۱۲،۱۰،۸،۹،۲،۶،۱۴ کدامها miss میشوند؟

1 ، 9 ، 12 ، 10 ، 6

۲۹) در سیستم با حافظه اصلی ۶۴MB و فیلد tag برابر ۱۰bit و سیاست ۴-way، اندازه حافظه نهان چند بایت است؟

256 KB

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۳۰) در یک جمع کننده ریپل کری ۸ بیتی، اگر هر فول ادر از دو گیت XOR و دو گیت AND و یک گیت OR تشکیل شده باشد، چند ورودی و چند خروجی دارد و مجموعاً چند گیت در کل جمع کننده استفاده میشود؟

۳۱) تفاوت‌های اصلی جمع کننده ریپل کری و جمع کننده کری لوک اهد را بنویسید. حداقل سه مزیت و یک عیب برای هر کدام ذکر کنید.

۳۲) یک جمع کننده نیم ادر و یک فول ادر را کنار هم قرار داده‌ایم تا یک جمع کننده ۴ بیتی بسازیم. دقیقاً چند نیم ادر و چند فول ادر نیاز داریم و چرا؟

۳۳) در یک جمع کننده BCD، چرا جمع دو رقم BCD همیشه نیاز به مدار تصحیح (اضافه کردن ۶) دارد؟ شرایط نیاز به تصحیح را به صورت منطقی (روی بیت‌ها) بیان کن.

۳۴) در یک جمع کننده Carry Save که سه عدد n بیتی را به صورت همزمان جمع میکند، خروجی این جمع کننده چند عدد است و هر کدام چند بیت دارند؟ چرا این ساختار برای ضرب کننده‌ها مناسب است

۳۵) توضیح بده در جمع کننده Carry Select، چرا طول بلوک‌ها را معمولاً یکسان نمی‌گیرند و طول بهینه بلوک‌ها چیست؟

در همه سوال‌های زیر، فرض کنید

- تاخیر هر گیت XOR ، OR ، AND برابر ۱ واحد زمانی است.
- تاخیر زنجیره‌ای گیت‌ها برابر جمع تاخیر آنها است.

۳۶) یک جمع کننده ریپل کری ۴ بیتی داریم که هر فول ادر از دو XOR و دو AND و یک OR تشکیل شده است.

الف) تاخیر تولید سیگنال Sum برای بیت کم ارزش (بیت صفر) چقدر است؟

ب) بدترین تاخیر برای تولید Sum در بیت چهارم (بیشترین ارزش) چقدر است؟

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۳۷) یک جمع کننده ریپل کری n بیتی داریم که در هر فول ادر، تاخیر تولید Carry out برابر ۲ واحد و تاخیر تولید Sum برابر ۳ واحد است. بدترین تاخیر کلی جمع کننده (از ورود Carry اول تا خروج Sum بیشترین بیت) را به تابع n بنویس.

۳۸) یک جمع کننده Carry Lookahead چهار بیتی داریم. تولید سیگنالهای Generate و Propagate هر بیت، ۱ واحد زمان تاخیر دارد. مدار Carry Lookahead، تاخیر ۲ واحد برای محاسبه تمام Carry ها دارد. تولید Sum از ورودیهای A,B و Carry آن بیت، ۱ واحد تاخیر دارد.

الف) بدترین تاخیر برای محاسبه Sum ها چقدر است؟

ب) این تاخیر را با جمع کننده ریپل کری چهار بیتی مقایسه کن.

۳۹) یک جمع کننده Carry Select هشت بیتی داریم که به دو بلوک ۴ بیتی تقسیم شده است. هر بلوک ۴ بیتی از نوع ریپل کری است و تاخیر آن $4T$ است. مالتیپلکسر انتخاب خروجی هر بلوک، تاخیر T دارد. اگر Carry ورودی بلوک اول مستقیماً از بیرون بیاید و Carry بلوک دوم با Carry Select انتخاب شود،

الف) تاخیر کل جمع کننده چقدر است؟

ب) این تاخیر را با یک ریپل کری هشت بیتی مقایسه کن.

۴۹) سه عدد ۸ بیتی را با یک جمع کننده Carry Save جمع میکنیم و در مرحله بعد این دو خروجی را با یک ریپل کری ۸ بیتی جمع میکنیم. فرض کن تاخیر هر مرحله Carry Save برابر $2T$ است. تاخیر جمع کننده ریپل کری ۸ بیتی برابر $8T$ است.

الف) تاخیر کل این ساختار جمع سه عدد چند T است؟

ب) اگر همین سه عدد را فقط با دو جمع کننده ریپل کری ۸ بیتی پشت سر هم جمع کنیم، تاخیر کل چقدر میشود و چه نسبتی با حالت قبل دارد؟

تمرین سری دوم معماری کامپیوتر
نمونه سوال آزمونک دوم
پاییز ۱۴۰۴



۵۰) می‌خواهیم یک جمع کننده ۱۶ بیتی با تاخیر حداکثر 8T بسازیم. مجاز هستیم از ترکیب بلوکهای ۴ بیتی ریپل کری (تاخیر هر بلوک = 4T) و Carry Select و مالتیپلکسر با تاخیر T استفاده کنیم. یک ساختار پیشنهادی بده (تعداد بلوکها و محل استفاده از Carry Select) که بتواند به تاخیر حداکثر 8T برسد؛ تاخیر را برای ساختار پیشنهادی خود حساب کن و نشان بده محدودیت را ارضا میکند یا نه.