

# 2019 级数字逻辑电路期末试题

## WuuTang 项目

出题人：？

一些信息：

(1) 从 2019 级开始，试题源于大家的收集整理。因而只有 2018 级的试卷里才能提供复习建议。以下的“我”均指代贡献者。

(2) 本份试卷共 12 页，最后一页为附录，给出题目所用到的芯片的具体的输入输出（主要有三八译码器和多路复用器，这个有点像学的多路复用器，不过输入和输出是一样多的）

总分：100 分

### 一、填空题(8\*2 分)

部分题目，考察的都是都是一些零散的知识点。

(1) 10 进制数 146 的余三码。

(2) 存 N 个二进制数需要几个触发器。

### 二、选择题(20 分)

部分题目。

(1) 给出函数表达式，选择哪个电路可以实现

(2) 给出电路图，选择输出方程

### 三、简答题(19 分)

- (1) 化简一个函数表达式要求详细过程 (3 分)
- (2) 三八译码器地址译码范围 (6 分)(ii) 整体 (2)Y7
- (3) 包涵 JK 触发器的一个电路图, 画出随时钟变化的输出波形 (4 分)
- (4) 分析图 a 和图 b 实现的具体功能 (6 分) (都是计数器不过计数的范围不一样) (具体电路是用多路复用器(像学的多路复用器, 不过输出端和数据输入端一样多且带有附加输入端)来实现的, 对数据输入端的赋值并不相同, 且附加输入端受输出端影响)

#### 四、分析题(20 分)

- (1) 写出状态转移方程, 状态表, 状态转换图, 分析是什么计数器。初始状态为 000 (8 分)(JK 触发器)

(根据“我”(指贡献者)做的, 就是一个用其它方法实现的环形计数器)

- (2) 写出输出方程、状态转移方程、状态表、状态转换图, 分析其实现的具体功能。(12 分)(T 触发器)

(根据“我”做的也就是一个序列检测)

#### 五、设计题(25 分)

- (1) A, B, C 三个人可以进档案室(具体是什么我也忘了, 不过没有影响), A 必需在且至少两个人都在, 警报系统的警报信号才不会响, 根据这个设计。(10 分)

(i) 画出真值表。

(ii) 函数表达式并化简。

(iii) 逻辑实现。(叫什么忘了应该是画电路图吧, 也可能我理解错)

(2) D 触发器实现序列检测, 四个 1 及以上输出为 1。(15 分)

(应该是按那个流程走就可以了, 课堂讲义应该有实现过序列检验的电路。)

## 致谢成功贡献者(排列不分先后)

考虑到贡献者并非愿意暴露, 在未获得同意前不列出。虽然我也并未申请, 因为这实在是太麻烦了。以后愿意被致谢的, 请在贡献时显式提出。

“你们的姓名无人知晓, 你们的功绩永世长存。”

----匿名贡献者

## 关于 WuuTang 项目

WuuTang 项目由 Leundo 发起, 致力于记录、整理、分发历年期末试卷, 包含公开的和非公开的两部分资料。公开资料面向所有人。非公开的资料面向项目贡献者。

请在 Github 「[HITSZ-CS-GEEK](#)」项目中查找公开资料。最新 WuuTang 项目政策请访问

「[记录、整理、分发](#)」(<https://www.lzzet.com/article/2>)。