



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال اول ۱۳۹۶
تمرین چهارم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۰۹/۶ ساعت ۲۳:۵۵ در سایت درس

سوال‌های اختیاری (نمره‌ای به حل این سوال‌ها تعلق نمی‌گیرد و تنها به منظور تمرین بیشتر قرار

داده شده‌اند)

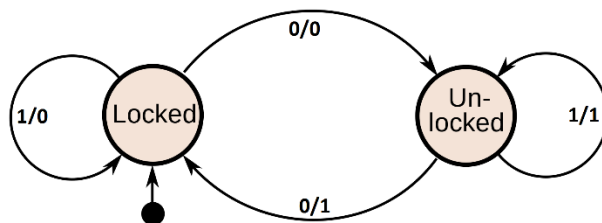
۱. یک ماشین حساب برای چهار عمل اصلی طراحی کرده و با استفاده از دستور assert و تنظیم حساسیت به موارد زیر، این ماشین حساب را ایمن کنید.

الف. در صورت تقسیم بر صفر برنامه را متوقف کنید.

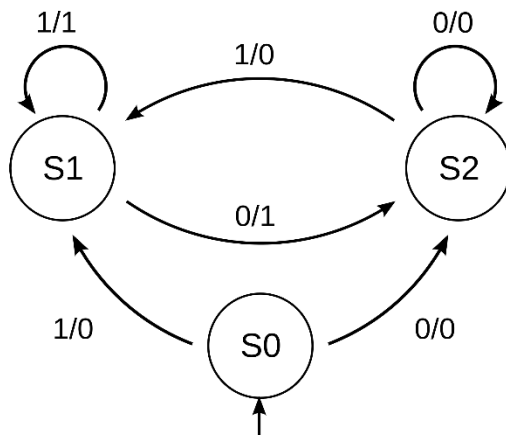
ب. در صورتی که حاصل کوچکتر از یک باشد آن را گزارش دهید.

۲. مدارهای حالت زیر را با استفاده از VHDL توصیف کنید. کمان‌هایی که رسم نشده‌اند باعث می‌شوند تا ماشین حالت وضعیت قبلی خود را حفظ کند.

الف) با سه پروسس



ب) با دو پروسس





بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال اول ۱۳۹۶
تمرین چهارم

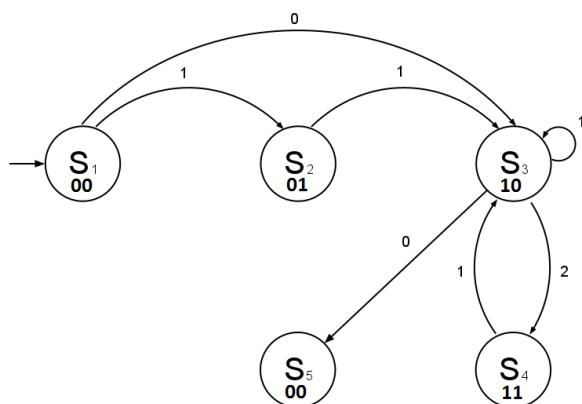


دانشکده مهندسی کامپیوتر

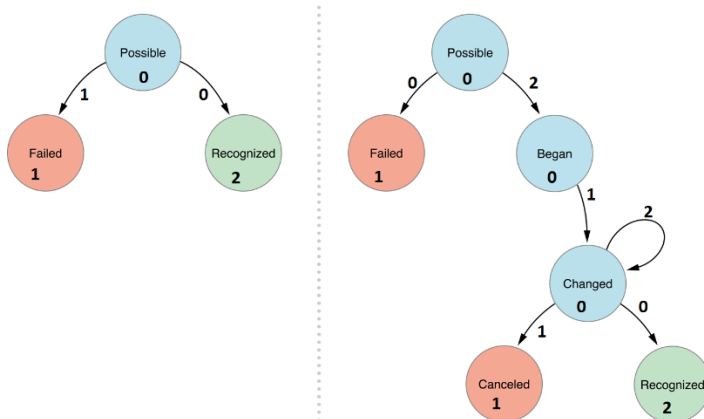
دانشگاه صنعتی امیرکبیر

تحویل در روز دوشنبه مورخ ۱۳۹۶/۰۹/۶ ساعت ۲۳:۵۵ در سایت درس

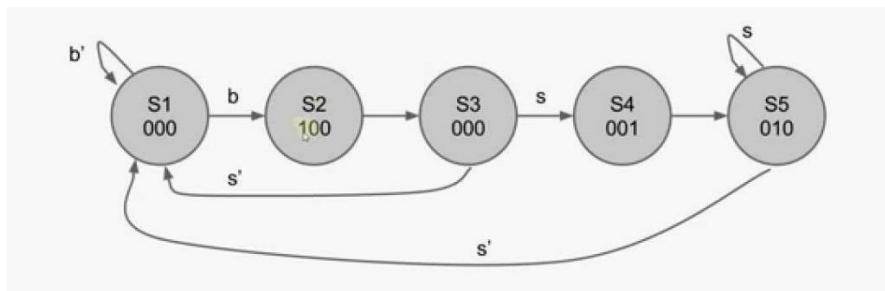
پ) با یک پروسس



ت) با سه پروسس



ث) با سه پروسس





دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال اول ۱۳۹۶
تمرین چهارم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۰۹/۶ ساعت ۲۳:۵۵ در سایت درس

سوالات اصلی (حل این سوالات اجباری است و به آن‌ها نمره تعلق می‌گیرد)

تمامی مراحل توصیف، شبیه‌سازی و سنتز را توسط ابزار Vivado انجام بدهید.

۳. ماژولی طراحی کنید که ورودی Input و خروجی‌های Output1 و Output2 دارد. هرگاه مقدار Input از '0' به '1' تغییر یابد، ابتدا مقدار خروجی Output1 برای یک پریود کلاک باید '1' شود و سپس مقدار آن '0' گردد؛ حتی اگر Input هنوز مقدار '1' داشته باشد. هنگامی که مقدار Output1، '0' می‌شود، مقدار Output2 باید '1' شود. هرگاه ورودی Input '0' شود، هم Output1 و هم Output2 مقدار '0' خواهند داشت. توجه شود که تغییر مقادیر خروجی‌ها بصورت سنکرون با لبه بالارونده کلاک تغییر پیدا می‌کنند.

۴. ماژولی را در نظر بگیرید که ساعت را از ورودی می‌خواند. بر اساس ساعت خوانده شده و وضعیت سنسور روشنایی، طبق جدول زیر لامپ‌های یک ساختمان روشن یا خاموش می‌شوند.

وضعیت سنسور روشنایی	وضعیت لامپ‌ها	ساعت
Don't Care	OFF	00:01 ~ 05:00
Brightness ≥ 100	OFF	05:01 ~ 8:00
$100 < \text{Brightness}$	ON	
Don't Care	OFF	8:01~17:00
Brightness ≥ 100	OFF	17:01 ~ 00:00
$100 > \text{Brightness}$	ON	

۵. یک چراغ راهنمایی در تقاطع بین دو مسیر وجود دارد. یک سنسور در مسیر اول قرار دارد و وجود وسیله نقلیه در این مسیر را تشخیص می‌دهد. اگر وسیله نقلیه‌ای در مسیر اول تشخیص داده شود، چراغ راهنمایی (که در مسیر دوم قرار دارد) ابتدا زرد و سپس قرمز می‌شود (مدت زمان چراغ زرد به اندازه ۳۰ کلاک و چراغ قرمز ۱۰۰ کلاک است). در غیر اینصورت، چراغ راهنمایی همیشه سبز خواهد بود. برای این طرح ابتدا یک FSM بکشید. سپس طرح خود را در سطح RTL توصیف کرده و سپس آن را سنتز و شبیه‌سازی کنید (کدها، FSM طراحی شده و تصاویر شبیه‌سازی و نتایج سنتز خود را ارسال کنید).



تحويل در روز دوشنبه مورخ ۱۳۹۶/۰۹/۶ ساعت ۲۳:۵۵ در سایت درس

۶. کنترلر توصیف شده زیر را طراحی کنید.

یک کنترلر دیسک را در نظر بگیرید. این کنترلر به چهار منبع متفاوت سرویس می‌دهد. هر کدام از این منابع در صورت که درخواستی داشته باشند ابتدا شماره فایل مورد نظر خود را روی پورت مربوطه قرار می‌دهند و سپس یک سیگنال ready را '1' می‌کنند. این کنترلر درخواست‌ها را به صورت نزولی یا صعودی پاسخ می‌دهد. در صورتی که پاسخگویی به درخواست‌ها تا کنون صعودی بوده است، این کنترلر صف درخواست‌ها را بررسی می‌کند و به ترتیب تمام درخواست‌ها را به صورت صعودی پاسخ می‌دهد (شماره فایل‌ها با اعداد بزرگتر از عدد فایل فعلی) تا به انتها برسد. اکنون جهت پاسخگویی تغییر می‌کند و درخواست‌ها را به صورت نزولی پاسخ می‌دهد. در میانه راه اگر درخواستی در صف موجود باشد سیستم حالت پاسخگویی صعودی یا نزولی خود را تغییر نمی‌دهد. اما اگر صف خالی باشد و درخواست جدیدی برسد، سیستم بر اساس آن درخواست تصمیم می‌گیرد که صعودی پاسخ بدهد یا نزولی. فایل‌ها را به صورت یک آرایه با اندازه ۱۲۸ خانه ۳۲ بیتی در نظر بگیرید. کنترلر برای سرویس‌دادن به منابع طبق الگوریتم گفته شده، داده مربوطه را از آرایه خوانده و به همراه آدرس آن روی خروجی قرار می‌دهد (کدها، تصاویر شبیه‌سازی و نتایج سنتز خود را ارسال کنید).

۷. اطلاعات ژن‌های انسان شامل ۴ کاراکتر {A, C, T, G} است. دو نمونه از رشته‌هایی که در ژن‌ها یافت می‌شوند به صورت زیر هستند:

$$U = G^5 A + C[TC]^3$$

$$V = A.A[GT]^*C$$

علامت * به منزله تکرار صفر یا بیشتر عبارت درون []، علامت + به منزله حداقل یک بار (یک یا بیشتر) تکرار و توان ۳ به منزله سه بار تکرار عبارت داخل [] است.

یک مدار منطقی طراحی کنید که هر کدام از رشته‌های U و V را بیابد. در صورتی که هیچ کدام از این رشته‌ها یافت نشود، خروجی '00'، اگر U پیدا شود خروجی '01' و اگر V باشد '10' است. ماشین حالت این مدار را با استفاده از VHDL به صورت سنتزپذیر توصیف کنید. یک رشته به عنوان ورودی به سیستم بدهید و شکل موج شبیه‌سازی را ضمیمه کنید.

توجه: کاراکترهای ورودی توسط دو بیت مشخص می‌شوند و این کاراکترها توسط یک رشته وارد سیستم می‌شوند. هر دو بیت این رشته نشان‌دهنده یکی از کاراکترها است.



سوالات امتیازی (به حل این سوالات نمره‌ی اضافی تعلق می‌گیرد)

۸. فرض کنید ۱۶ ماژول حافظه داریم که هر کدام از آنها ۸×۲۵۶ بیت ظرفیت دارد. در هر خانه از این حافظه یکی از کاراکترهای A, B, C یا D وجود دارد. هر ماژول یک شمارنده دارد که تعداد هر کاراکتر را در ماژول حافظه نظیرش به صورت سریال می‌خواند. این شمارنده‌ها یک شمارنده سراسری را بروزرسانی می‌کنند (این شمارنده تعداد کاراکترهای تمامی ماژول‌ها را ذخیره می‌کند). هنگام بروزرسانی این شمارنده سراسری این مشکل وجود دارد که همزمان ممکن است چندین شمارنده بخواهند یک شمارنده سراسری را افزایش بدهند. شما باید ابتدا این سیستم را پیاده‌سازی کرده و این مشکل را برطرف نمایید.

