

دانشکده مهندسی کامپیوتر

دانشگاه صنعتی امیرکبیر

### تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۰/۱۱ ساعت ۵۵:۲۳ در سایت درس

# سوالهای اختیاری (نمرهای به حل این سوالها تعلق نمیگیرد و تنها به منظور تمرین بیشتر قرار داده شدهاند)

#### ۱. به سوالات زیر پاسخ دهید.

- انواع طراحی سیستمهای دیجیتال بزرگ را نام ببرید و هرکدام را به اختصار توضیح دهید. همچنین ذکر کنید استفاده از هر یک چه مزایا و معایبی دارد.
- با استفاده از معماری فوننیومن برای اجرای ۱۰ دستورالعمل پشت سر هم بدون شاخه، در معماریای با ۴ مرحله خط لوله (pipeline) در حالت ایدهآل چند چرخه ساعت لازم خواهد بود؟
  - جریان طراحی توأمان را شرح دهید. این گونه طراحی چه مزیتی دارد؟
    - چه معیارهایی در انتخاب یک بورد مد نظر قرار می گیرند؟
  - چرا نیاز است که جریان طراحی سختافزار و جریان طراحی نرمافزار با هم در ارتباط باشند؟
- چه تفاوتی میان یک پردازندهی نرم و سخت وجود دارد؟ در مورد مزایا و معایب هر یک بحث کنید.
  - در یک تراشه منظور از GPIO چیست؟
  - چه زمانهایی در فرایند سنتز فلیپ فلاپ و لچ تولید می شود؟
  - تقسیم، توان و ضرب از نظر قابلیت سنتز در چه صورتی مجاز و در چه صورتی غیرمجازند؟
- ۲. تراشههای مبتنی بر EEPROM ،SRAM و آنتیفیوز را با یکدیگر مقایسه کنید و توضیح دهید هر کدام در چه شرایطی کاربرد دارند؟ سپس مشخص کنید ایرادهای زیر مربوط به کدام نوع است؟
  - ولتاژ برنامهریزی بالا
    - توان مصرفي بالا
  - نیاز به انتقال bitstream به
    - عدم امکان برنامهریزی مجدد
      - جریان برنامه ریزی بالا





دانشکده مهندسی کامپیوتر

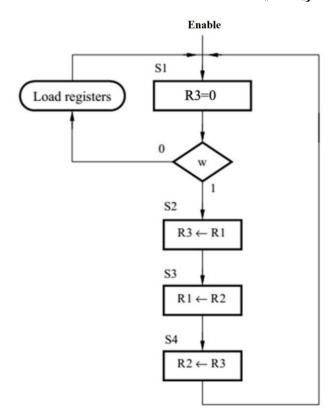
دانشگاه صنعتی امیرکبیر

## تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۰/۱۱ ساعت ۵۵:۲۳ در سایت درس

## سوالات اصلی (حل این سوالات اجباری است و به آنها نمره تعلق میگیرد)

#### تمامی مراحل توصیف، شبیهسازی و سنتز را توسط ابزار Vivado انجام بدهید.

۳. نمودار ASM زیر را در نظر بگیرید. ماشین حالت معادل با آن را رسم کنید و سپس آن را با استفاده از حافظه پیادهسازی کنید. مدار خود را ابتدا سنتز کرده و سپس با دادن یک برنامه آزمون صحت عملکرد مدار خود را بررسی کنید. ورودیهای سیستم دو سیگنال ۳۲ بیتی هستند که مقادیر اولیه R1 و R2 را مشخص میکنند و همچنین دو ورودی تکبیتی Enable و W نیز وجود دارد. اگر مقدار W صفر باشد رجیسترهای R1 و R2 از ورودی مقدار میگیرند و در غیر این صورت مشابه نمودار زیر مقدار آنها تعویض میشود. سیستم درصورتی کار میکند که سیگنال Enable مقدارش یک باشد. در غیر اینصورت سیستم کاری انجام نمی دهد. یورتهای R1 و R2 را R1 و R2 را R1 تعریف کنید.





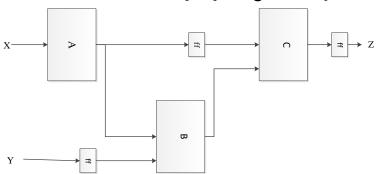


دانشکده مهندسی کامپیوتر

دانشگاه صنعتی امیرکبیر

# تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۰/۱۱ ساعت ۲۳:۵۵ در سایت درس

۴. مدار زیر را در نظر بگیرید. آیا این مدار به درستی خط لوله شده است؟ علت را ذکر کنید. آیا این مدل خط لوله کردن این مدار منجر به بیشترین مقدار گذرداد (throughput) می شود؟ اگر جواب منفی است، مدار را برای بیشترین گذرداد، خط لوله کنید. تابع مدنظر مدار C(A(x), B(A(x), y)) است.



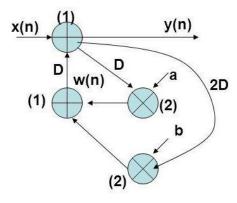
۵. تابع محاسباتی زیر را به صورت خط لوله پیاده سازی کنید (مدار شماتیک را رسم و آن را با VHDL توصیف کنید. ورودی سیستم x[n] و خروجی آن y[n] است. مقادیر y[n] است. مقدار y[n] است. مقدار y[n] است. مقدار y[n] است. مقدار کنیز یک خروجی آماده بگیرید. ورودی سیستم با هر لبه مثبت کلاک وارد می شود و در هر لبه مثبت کلاک نیز یک خروجی آماده می شود. مدار خود را با کمک یک برنامه آزمون تست کنید.

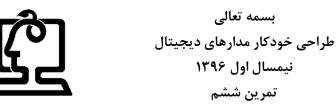
$$y[n] = \prod_{i=0}^{N} b_i x[n-i]$$

7. مدار شکل زیر را به گونهای retime کنید که تاخیر آن ۲ واحد زمان بشود (مسیر بحرانی در مدار داده شده ۳ است و شما باید آن را به ۲ کاهش بدهید). نماد D بیان گر FF بیان گر جمع کننده و  $\otimes$  ضرب کننده است.

$$w(n) = ay(n-1) + by(n-2)$$

$$y(n) = w(n-1) + x(n)$$





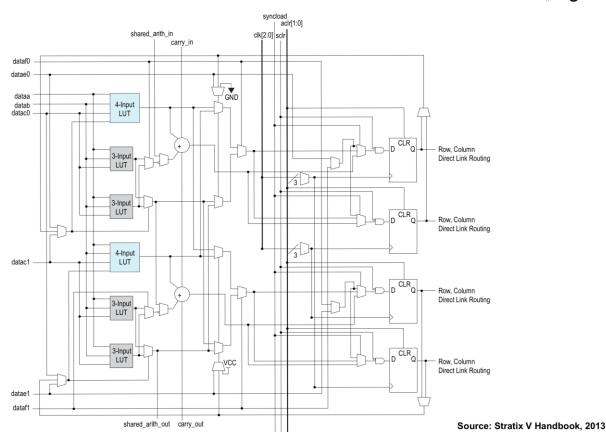


دانشگاه صنعتی امیرکبیر

دانشکده مهندسی کامپیوتر

# تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۰/۱۱ ساعت ۲۳:۵۵ در سایت درس

۷. یک مدار شیفت رجیستر ۸ بیتی را با تعداد کافی از CLBهایی مانند شکل زیر پیادهسازی کنید. سپس این CLBها را در شکل دوم این سوال جانمایی و مسیریابی کنید و همچنین محل ورودی و خروجیهای مدار را مشخص کنید.







دانشكده مهندسي كامپيوتر

دانشگاه صنعتی امیرکبیر

# تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۰/۱۱ ساعت ۲۳:۵۵ در سایت درس

