به نام خدا



آزمایش شماره ۱

آز معماری - دکتر سربازی آزاد

دانشکده مهندسی کامپیوتر

دانشگاه صنعتی شریف

نيمسال اول ١-٠٠٠

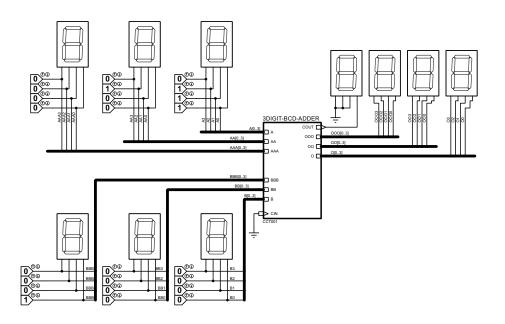
گروه :

امیرحسین هادیان - ۹۷۱۰۲۶۰۹

محمدرضا مفيضي - ٩٨١٠۶٠۵٩

على حاتمي تاجيك - ٩٨١٠١٣٨٥

انشکده مهندسی کامپیوتر آزمایش شماری آزمعماری آزمایش شماره ۱



شکل ۱: مدار نهایی

۱ مقدمه

در این سند گزارشی بر روند طراحی، پیادهسازی و تست یک مدار جمع کننده BCD سه رقمی آورده شده است. برای شبیهسازی این طراحی از نرمافزار Proteus استفاده شده است. فایل پروژه از این لینک قابل مشاهده است.

۲ هدف

هدف از انجام این آزمایش طراحی و ساخت یک جمع کننده دهدهی سهرقمی است. این جمع کننده ترکیبی خواهد بود و با تغییر ورودیها تغییرات مستقیما در خروجی نمایان خواهند شد.

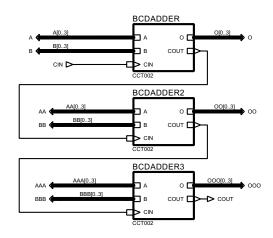
۳ طراحی

طراحی این مدار به صورت سلسله مراتبی و Top-Down صورت گرفته است. به همین صورت نیز توضیح داده خواهد شد. در بالاترین لایه جمع کننده ده دهی سه بیتی ما به همراه کلیدهای ورودی و نمایشگرهای 7-Segments قرار دارند که ورودیها و نتیجه خروجی را به ما نمایش می دهند. برای متصل کردن هر عدد ده رقمی از یک خط باس چهاربیتی استفاده شده است. از این خط باس در ماژولهای پایین تر نیز برای تمیزی و سادگی نمایش بهره برده شده است. به ورودی C_{in} جمع کننده مقدار ثابت صفر وارد می شود. همینطور در در نمایش سه پایه نمایشگر به زمین متصل شده اند چرا که همواره صفر خواهند بود و تنها پایه اول که به C_{out} متصل است (بزرگترین عددی که ممکن است تولید شود عدد ۱۹۹۹ خواهد بود). بالاترین سطح طراحی در شکل ۱ آمده است.

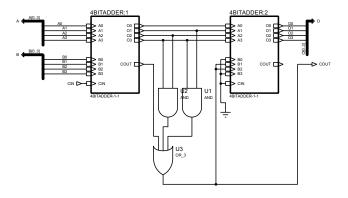
1.۳ جمع کننده دهدهی سه رقمی

این ماژول جمع کننده دارای ۶ ورودی باس چهار بیتی است که سه تای آن مربوط به عدد دهدهی اول و سه تای آن مربوط به عدد دهدهی دوم است. درون این ماژول سه جمع کننده دهدهی یک بیتی وجود دارد که از هر کدام برای جمع کردن رقمهای از یک مرتبه ارزش اعداد ورودی استفاده میشود. این بیت نقلی این جمع کنندهها به صورت آبشاری به جمع کننده مرتبه بالاتر انتقال مییابد. برای زیبایی و سادگی همان باسهای ورودی به ورودی جمع کننده سوم به عنوان رقم نقلی کل به خروجی میفرستیم. خروجیهای

انشکده مهندسی کامپیوتر آز معماری آزمیش شماره ۱



شكل ٢: جمع كننده دهدهي سهرقمي



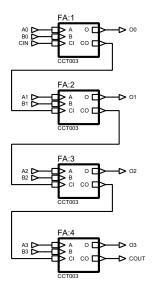
شکل ۳: جمع کننده دهدهی برای یک رقم

چهاربیتی هر جمع کننده را نیز به عنوان خروجی همان مرتبه و به صورت یک خط باس چهاربیتی به خروجی میفرستیم. منطق طراحی این بخش، مانند جمع زدن عادی است که ما انسانها انجام میدهیم. ارقام را از مربته کوچک به بزرگ جمع میزنیم و اگر رقم نقلی داشتیم آنرا در مرتبه بعدی جمع میزنیم. در شکل ۲ داخل جمع کننده دهدهی سهرقمی آمده است.

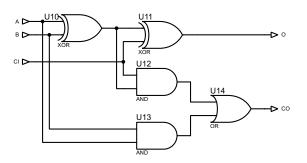
۲.۳ جمع کننده دهدهی برای یک رقم

این جمع کننده دو خط باس چهاربیتی ورودی می گیرد و جمع آنها را به صورت یک خط باس چهاربیتی و یک بیت نقلی به خروجی می فرستد. روش کار آن به این صورت است که این دو عدد چهار بیتی به صورت بیتی جمع می زند. اگر جمع این دو عدد از عدد ۹ بیشتر باشد (در عدد ده، بیت دوم و چهارم یک می شود و در عددهای بزرگتر دو بیت آخر یک می شود و یا بیت نقلی جمع کننده چهاربیتی یک می شود) باید یک بیت نقلی به خارج بفرستیم و عدد حاصل جمع را هم با عدد 9 جمع کنیم. برا این کار به این صورت عمل می کنیم که ابتدا اینکه بیت نقلی داریم یا نه را با توجه به چیزهایی که گذشت پیدا می کنیم. این بیت اگر نیاز به جمع زدن با عدد 9 داشته باشیم یک است و در غیر این صورت برابر با 9 و عدد چهاربیتی حاصل جمع را با عدد 9 جمع کننده چهاربیتی دیگر میگذاریم و عدد چهاربیتی حاصل جمع را با عدد 9 جمع میزنیم که در آن 9 بیت نقلیمان است. اگر بیت نقلی یک باشد این مقدار برابر با 9 و در غیر این صورت برابر با صفر خواهد بود که نتیجه جمع همان نتیجه مطلوب ما خواهد بود. برای طراحی این ماژول از چند گیت پایه و دو جمع کننده چهاربیتی استفاده شده است که در ادامه توضیح داده خواهد شد. جمع کننده چهاربیتی وارد شده است. در شکل 9 آمده است. در این ماژول باس ورودی از هم تفکیک شده است و به صورت بیت به بیت به جمع کننده چهاربیتی وارد شده است. در شکل 9 آمده است. در این ماژول باس ورودی از هم تفکیک شده است و به صورت بیت به بیت به جمع کننده چهاربیتی وارد شده است.

انشکده مهندسی کامپیوتر آز معماری آز معماری آزمایش شماره ۱



شکل ۴: جمع کننده کامل چهاربیتی



شكل ۵: تمام جمع كننده

۳.۳ جمع کننده چهاربیتی

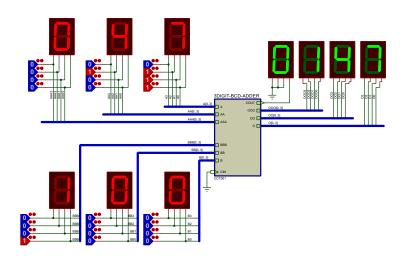
این جمع کننده دو عدد چهاربیتی را و یک بیت نقلی ورودی می گیرد و یک عدد چهار بیتی و یک بیت نقلی خروجی می دهد. ساخت آن به وسیله چهار تمام جمع کننده انجام می گیرد که به صورت آبشاری به یکدیگر متصل شده اند و بیت نقلی خروجی یکی بیت نقلی ورودی جمع کننده با مرتبه بیشتر خواهد بود. درون این جمع کننده چهاربیتی در شکل ۳.۳ آمده است. در این جمع کننده از تمام جمع کننده استفاده شده است که در ادامه ساختار آن توضیح داده خواهد شد.

۴.۳ تمامجمع کننده

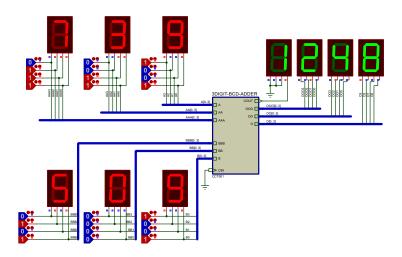
در شکل ۵ ساختار درونی تمام جمع کنندههای استفاده شده در مدار آمده است. در داخل این تمام جمع کننده از گیتهای پایه بر اساس مطالب درس مدارهای منطقی استفاده شده است. انشکده مهندسی کامپیوتر آز معماری آز معماری آزمایش شماره ۱

۴ تست

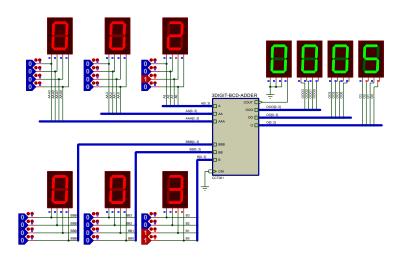
در این بخش چند دسته ورودی را بر روی مدار آزمایش شدهاند و نتایج در اشکال پایین آمده اند. درستی نتایج در توضیحات هر عکس آورده شده است.



47 + 100 = 147شكل 3



739 + 509 = 1248 :۷ شکل



2+3=5 شکل شکل