گزارش آزمایش چهارم

# 1 هدف

در این آزمایش قصد داریم یک مبدل دهدهی به دودویی را طراحی و پیاده‌سازی کنیم. با فعال شدن سیگنال شروع مدار شروع به کار کرده و ورودی دهدهی را که یک عدد سه رقمی است به معادل دودویی آن تبدیل می‌کند و حاصل را در خروجی قرار می‌دهد و سیگنال پایان را فعال می‌کند.

# 2 الگوریتم

برای تبدیل یک عدد دهدهی rرقمی به معادل دودویی به صورت زیر عمل می‌کنیم:

1. عدد دهدهی ورودی را یک بیت به راست شیفت می‌دهیم.

2. اگر با ارزشترین بیت رقم iام یک باشد از آن رقم 3 واحد کم می‌کنیم.

3. مراحل اول و دوم را آنقدر تکرار می‌کنیم تا تمام ارقام دهدهی صفر شوند.

در پایان بیت‌هایی که بوسیله شیفت به راست بیرون می‌آیند، عدد دودویی معادل عدد دهدهی ورودی را تشکیل می‌دهند.

# 3 طراحی

## 1 ASM Chart

مدار سه استیت اصلی دارد که شرح آن به صورت زیر است:

1. ابتدایی: در این استیت منتظر سیگنال شروع هستیم و با فعال شدن آن ارقام عدد دهدهی در رجیسترهای D1 تا D3 ریخته می‌شوند. مقادیر شمارنده، خروجی و سیگنال پایان ریست می‌شوند.

2. شیفت: در این حالت تا زمانی که تمام بیت‌های ارقام دهدهی صفر نشده‌اند و شمارنده به 10 نرسیده، عدد دهدهی ورودی را یک بیت به راست شیفت می‌دهیم، شمارنده را یکی افزایش داده و به حالت تفریق می‌رویم. زمانی که تمام بیت‌های دهدهی صفر شدند، کار به پایان رسیده و سیگنال پایان فعال می‌شود.

3. تفریق: در این حالت اگر باارزش‌ترین بیت یک رقم یک باشد، 3 واحد از آن عدد کم می‌کنیم.

## 2 مدار اصلی

مدار اصلی کلاک، سیگنال شروع و ریست و عدد دهدهی را ورودی می‌گیرد. در خروجی هم سیگنال پایان و عدد دودویی وجود دارد. در شکل ؟ شمای کلی پیاده سازی آمده است. شکل ؟ نیز مدار اصلی را نمایش می دهد.

## 3 واحد کنترل

بخش کنترلی مدار است که جابجایی بین استیت‌های مختلف را کنترل می‌کند. سیگنال شروع و ریست، حاصل Or بیت‌های عدد دهدهی ورودی و سیگنال ده بودن شمارنده به همراه کلاک را ورودی می‌گیرد. در خروجی سه حالت اصلی مدار یعنی استیت‌های ابتدایی، شیفت و تفریق را نشان می‌دهد. شمای این بخش از مدار در شکل ؟ آمده است. روابط تبدیل حالات مدار به صورت زیر است:

## 4 سیگنال‌های کنترلی

این بخش از مدار وظیفه تولید سیگنال‌های میانی با توجه به استیت فعلی مدار، عدد دهدهی و شمارنده را دارد. خروجی digits\_or درواقع Or بیت‌های عدد دهدهی است که در استیت دوم استفاده می‌شود. counter\_is\_ten نشان می‌دهد که شمارنده به 10 رسیده است یا خیر. با توجه به چارت زمانی که هنوز همه بیت‌های عدد دهدهی صفر نشده‌اند یا شمارنده به 10 نرسیده باشد و در استیت شیفت باشیم، load\_counter\_shift\_out فعال است که نشان می‌دهد باید عدد دهدهی را یکی شیفت بدهیم و شمارنده را یک واحد افزایش بدهیم. خروجی mux\_s برای زمانی است که در استیت ابتدایی باشیم و سیگنل شروع بیاید. (این سیگنال در بخش رجیسترها برای لود کردن ورودی اولیه در صورت صفر بودن و نگه‌داری ورودی قبلی درغیر این صورت است)

... ادامه...

## 5 رجیسترها

این بخش از مدار با گرفتن ارقام عدد دهدهی ورودی آنها را در رجیستر ذخیره می‌کند. ماکس‌های دو به یک با توجه به mux\_s ورودی جدید را لود می‌کنند یا از ورودی قبلی استفاده می‌کنند. برای نگهداری ارقام از تراشه شیفت رجیستر ۴ بیتی 74194 استفاده شده است. از جمع کننده ۴ بیتی 4008 برای کم کردن 3 واحد از رقم درصورت نیاز استفاده شده است (ورودی A آن رقم دلخواه و ورودی B آن مکمل دو عدد 3 یعنی 1101 است). از دو شیفت رجیستر ۸ بیتی 74198 برای نگه‌داری عدد دودویی خروجی استفاده شده است. همچنین برای نگه‌داری شمارنده از تراشه 74194 استفاده شده که با اتصال به یم جمع‌کننده می‌تواند یکی‌یکی افزایش یابد.

# 4 تست

1 عدد 1

معادل دودویی عدد 1، 1 است.

2 عدد 666

معادل دودویی عدد 666، 1010011010 است.

3 عدد 999

معادل دودویی عدد 999، 1111100111 است.