# گزارش آزمایش ششم



دانشگاه صنعتی شریف – **بهار ۱٤۰۰** 

# آزمایشگاه طراحی سیستمهای دیجیتال - دکتر اجلالی

نویسندگان: سروش جهانزاد – ۹۸۱۰۰۳۸۹ علی حاتمی تاجیک – ۹۸۱۰۱۳۸۵

#### مقدمه

در مستند پیش رو گزارشی بر روند طراحی انکوباتر ارائه شده است. فایل های کد این مدار(گرچه کدها درون این مستند نیز موجودند) به همراه کد تست بنچ آن نیز در کنار گزارش قابل دسترسی اند. سعی شده تا در صورت لزوم توضیحات کافی برای بخش هـای مختلـف آورده شـود. از صـبر و بردباری شما در مطالعه این گزارش سپاسگزاریمـ

با احترام سروش جهانزاد، على حاتمي تاجيك – بهار ١٤٠٠

ا ساخت انکوباتر انکوباتری که قرارداست سیستم دیجیتال آن پیاده سازی شود از دو بخش کلی تشکیل شده است. یک بخش مربوط به کنترل فن و بخشی مربوط به قسمت انرژی (پاور) سیستم است.

سیستم اینطور کار می کند که با نرخ ثابتی (کلاک) دما را دریافت کرده، درصورت نیاز ووضعیت (اسـتیت) دو بخش را تغیـیر داده و خروجیهـایـ برنامه نیز با توجه به وضعیت دو بخش آپدیت خواهدشدـ

ورودیهای سیستم به شرح زیر خواهد بود:

- T: دمای ورودی گرفته شده از سنسور  $\Lambda$  بیتی علامت دار
  - clk: کلاک سیستم
  - rstN: سگنال آسنکرون, ست

خروجی های سیستم نیز بدینگونه خواهد بود:

- Cooler: روشن/خاموش كولر تكبيتي
- Heater: روشن/خاموش هيتر تكبيتي
- CRS: تعداد دور كولر (بين صفر تا ۸) بدون علامت
- OUT: روشن/خاموش فن (در نظر گرفته شده است که برای صرفه جویی در مصرف برق نه تنها سیگنال مربوط به دور فن صفر خواهد بشد بلکه سیگنال خاموش نیز یک خواهد شد تا فن خاموش و در حالت استندبای قرار بگیرد)

در صفحات بعد سه ماژول کنترلر فن، کنترلر هیتر و کولر و کنترل کننده این دو بخش به همراه توضیحات آن آمده است.

#### **Power Control**

این ماژول به روش One-Hot کار می کند. برای هر حالت که در نمودار دستور کار آزمایش آمده بود یک رجیستر در نظر گرفته شده است. زمانی که در استیت S3 باشیم هیتر روشن است و اگر در استیت S2 باشیم کولر روشن است. پس خروجی این رجیسترها را به خروجیهای مــاژول متصل می کنیم.

با استفاده از یک بلاک always در هنگام کلاک یا زدن سیگنال ریست وارد این بلاک خواهیم شد. اگر ریست فعال شده بود مـدار را بـه حـالت اولیه خودش می.بریم. در غیر این صورت، با استفاده از حالت بندی کردن روی حالت فعلی و ورودی دما (همانند تعویض شدن استیتها در نمودار) حالتهای بعدی را مشخص می کنیم.

```
module power_control (
    Τ,
    Heater,
    Cooler,
    clk,
    rstN
    );
    input signed [7:0] T;
    input clk, rstN;
    output Heater, Cooler;
    reg S1, S2, S3; // one-hot state indicators
    assign Heater = S3;
    assign Cooler = S2;
    always @(posedge clk or negedge rstN) begin
        if (~rstN) begin
            S1 <= 1;
            S2 <= 0;
            S3 <= 0;
        end
        else begin
            if (S1) begin
                 if (T < 15) begin
                     S1 <= 0;
                     S3 <= 1;
                end
                 if (T > 35) begin
                     S1 <= 0;
                     S2 <= 1;
                 end
            end
            else if (S2) begin
                 if (T < 25) begin
                     S2 <= 0;
                     S1 <= 1;
                 end
            end
            else if (S3) begin
                if (T > 30) begin
                     S3 <= 0;
                     S1 <= 1;
                 end
            end
        end
    end
endmodule
```

#### Fan Control

این ماژول نیز مانند ماژول قبلی به صورت One-Hot عمل می کنـد. بـرای این مـاژول علاوه بـر خـروجی دور فن کـه یـک عـدد چهـاربیتی بـدون علامت است، یک خروجی یک بیتی برای روشن یا خاموش بودن فن نیز ارائه میشود تا بتوان فن را در حالت استندبای قرار داد.

این ماژول توسط دو بلاک always پیاده سازی شده است. یکی sequential و دیگری combinational. در بلاک ترکیبی با استفاده از استیت فعلی مدار مقدار دور فن تعیین می شود. در بلاک ترتیبی که با استفاده از لبه کلاک و لبه سیگنال روشن بودن کولر (براۍ روشن شدن فن بلافاصله پس از روشن شدن کولر و بدون وقفه که فعال می شود، با حالت بندی روی وضعیت فعلی و دمایی که از سنسور دریافت می شود وضعیت ها ممکن است تغییر کنند.

```
module fan_control (
    Cooler,
   CRS,
    OUT.
    clk
);
    input signed [7:0] T;
    input Cooler, clk;
    output reg [3:0] CRS;
    output reg OUT;
    reg S1, S2, S3; // one-hot state indicators
    always @(*) begin
        if (S1) begin
            CRS = 4;
        end
        else if (S2) begin
            CRS = 6;
        end
        else if (S3) begin
            CRS = 8;
        end
        else if (OUT) begin
            CRS = 0;
        end
    end
    always @(posedge clk or negedge Cooler or posedge Cooler) begin
        if (~Cooler) begin
            S1 <= 0;
            S2 <= 0;
            S3 <= 0;
            OUT <= 1;
        else begin
            if (S1) begin
                if (T < 25) begin
                    S1 <= 0;
                    OUT <= 1;
                end
                if (T > 40) begin
                    S1 <= 0;
                    S2 <= 1;
                end
            end
            else if (S2) begin
                if (T < 35) begin
                    S2 <= 0;
                    S1 <= 1;
                end
                if (T > 45) begin
                    S2 <= 0;
                    S3 <= 1;
                end
            end
            else if (S3) begin
                if (T < 40) begin
                    S3 <= 0;
                    S2 <= 1;
```

```
end
              end
              else if (OUT) begin
                  if (T > 35) begin
OUT <= 0;
                       S1 <= 1;
                  end
             end
        end
    end
endmodule
          Digital Control
ای ماژول صرفاً ورودیها را گرفته و به دو ماژولی که پیشتر معرفی شد میدهد و خروجی آنها را نیز به خروجی سیستم متصل می کند.
module digital_control (
    Т,
    Heater,
    Cooler,
    CRS,
    OUT,
    clk,
    rstN
);
    input [7:0] T;
input clk, rstN;
    output Heater, Cooler, OUT;
    output [3:0] CRS;
   power\_control\ pcu(.T(T),\ .Heater(Heater),\ .Cooler(Cooler),\ .clk(clk),\ .rstN(rstN));
   fan\_control\ fcu(.T(T),\ .Cooler(Cooler),\ .CRS(CRS),\ .OUT(OUT),\ .clk(clk));
endmodule
```

#### ۳ تست مدار

برای تست مدار دما از ۱۰- بالاً برده به ۶۰ درجه رسانده و سپس از آنرا از ۶۰ درجه به ۱۰- درجه می رسانیم تا کارایی مدار را در تمام حالتهای مدار تست کرده باشیمـ نتایج تست مدار پایین تر آمده است (ابتدا نسخه تقطیع شده که تنها در زمان تغییر سیگنال ها تصاویر در کنـار هم چیـده شـده است آمده است سپس در انتها نتیجه شبیهساز از ۱۰- تا ۱۰-).

#### کد تست

```
module digital_control_rand_tb ();
    reg clk, rstN;
    reg [7:0] T;
wire Heater, Cooler, OUT;
    wire [3:0] CRS;
    digital_control dcu(.Heater(Heater), .Cooler(Cooler), .T(T), .clk(clk), .rstN(rstN), .OUT(OUT), .CRS(CRS));
    initial begin
        clk <= 0;
        forever #10 clk <= ~clk;
    end
    integer i = -10;
    initial begin
        T = -10;
        rstN <= 0;
        #20 rstN <= 1;
        for (i = -10; i \le 60; i = i + 1) begin
            \dot{T} = i;
             #20;
        end
        for (i = 59; i \ge -10; i = i - 1) begin
            \dot{T} = i;
            #20;
        end
        $finish;
    end
endmodule
```

### نتايج تست

### نتيجه تقطيع شده



شكل 1: نتيجه تقطيع شده

در ادامه نیز نتایج کامل که مربوطه به شبیهسازی است آمده است.

## نتايج كامل

|                   |       | <i>5</i> -   | .500 ns           |
|-------------------|-------|--|-------------------|
|                   |       | 580  | 1.500 ns          |
| Name              | Value | Ons ,50 ns ,100 ns ,150 ns ,200 ns ,250 ns ,300 ns ,350 ns ,400 ns ,450 ns ,500 ns   | 550 ns            |
| 14 clk            |       | <del> </del>   |                   |
| ₩ rstN            | 1     |  |                   |
|                   | 1     | ( -10  | 16 \ 17           |
| > W T[7:0]        | 18    | (-10 ) (-9 ) (-8 ) (-7 ) (-6 ) (-5 ) (-4 ) (-3 ) (-2 ) (-1 ) (0 ) (1 ) (2 ) (3 ) (4 ) (5 ) (6 ) (7 ) (8 ) (9 ) (10 ) (11 ) (12 ) (13 ) (14 ) (15 | 16 / 17           |
| • Heater          | 1     |  |                   |
| Cooler Cooler     | 0     |  |                   |
| ¹⊌ OUT            | 1     |  |                   |
| > W CRS[3:0]      | 0     |  |                   |
|                   |       |  |                   |
|                   |       | 1,15   | 7.000 ns          |
|                   |       |  |                   |
| Name              | Value | 600 ns 650 ns 700 ns 750 ns 800 ns 850 ns 900 ns 950 ns 1,000 ns 1,050 ns 1,100  | ns 1              |
| ₩ clk             | 1     |  |                   |
| ₩ rstN            | 1     |  |                   |
| > <b>W</b> T[7:0] | 46    | $ \begin{array}{ c c c c c c c c c c c c c c c c c c c$  | 45 (46            |
| le Heater         | 0     |  |                   |
| 1 Cooler          | 1     |  |                   |
| <b>™</b> OUT      | 0     |  |                   |
| > W CRS[3:0]      | 8     | 0 4 6  | $\longrightarrow$ |
|                   |       |  | $\uparrow$        |
|                   |       |  |                   |
|                   |       | 1,375.870 ns   |                   |
|                   |       |  |                   |
| Name              | Value | 1,150 ns 1,200 ns 1,250 ns 1,300 ns 1,350 ns 1,400 ns 1,450 ns 1,500 ns 1,550 ns 1,600 ns 1,650  | ns 1,             |
| ₩ clk             | 1     |  |                   |
| ₩ rstN            | 1     |  |                   |
| > W T[7:0]        | 57    | 45 \ 46 \ 47 \ 48 \ 49 \ 50 \ 51 \ 52 \ 53 \ 54 \ 55 \ 56 \ 57 \ 58 \ 59 \ 60 \ 59 \ 58 \ 57 \ 56 \ 55 \ 54 \ 53 \ 52 \ 51 \ 50 \ 49 \ 48  | X 47 X 0          |
| 16 Heater         | 0     | عاد باسان النامات باسان النامات السان أما والماسان الماسان الماسان الماسان   |                   |
| 1 Cooler          | 1     |  |                   |
| ¼ out             | 0     |  |                   |
| > W CRS[3:0]      | 8     | 6 8  |                   |
| , - (1.5[5.6]     |       |  |                   |
|                   |       |  |                   |
|                   |       |  |                   |
|                   |       | 1,707.906 ns   |                   |
| News              | Value | 1700 1700 1700 1700 1700 1700 1700 1700  | 0.050             |
| Name              | Value | 1,700 ns 1,750 ns 1,800 ns 1,850 ns 1,900 ns 1,950 ns 2,000 ns 2,050 ns 2,100 ns 2,150 ns 2,200 ns   | 2,250 r           |
| ₩ clk             | 0     | <u>,, , , , , , , , , , , , , , , , , , ,</u>  |                   |
| ₩ rstN            | 1     |  |                   |
| > <b>W</b> T[7:0] | 46    | 46 \ 45 \ 44 \ 43 \ 42 \ 41 \ 40 \ 39 \ 38 \ 37 \ 36 \ 35 \ 34 \ 33 \ 32 \ 31 \ 30 \ 29 \ 28 \ 27 \ 26 \ 25 \ 24 \ 23 \ 22 \ 21 \ 20 \   | 19   18           |
| 16 Heater         | 0     |  |                   |
| 16 Cooler         | 1     |  |                   |
| ¹⊌ OUT            | 0     |  |                   |
| > W CRS[3:0]      | 8     | 8 6 4 0  |                   |
|                   |       |  |                   |
|                   |       |  |                   |
|                   |       | 2,268.315 ns   |                   |
| Name              | Value | 2,300 ns  2,350 ns  2,400 ns  2,450 ns  2,500 ns  2,550 ns  2,600 ns  2,650 ns  2,700 ns  2,750 ns  2,7  | 800 ns            |
| ₩ clk             | 0     |  |                   |
|                   | •     |  |                   |
| □ rstN            |       |  | o V 10)           |
| > <b>W</b> T[7:0] | 18    | 10 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0 -1 -2 -3 -4 -5 -6 -7 -8 -   | 9 (-10            |
| ¼ Heater          | 0     |  |                   |
| 16 Cooler         | 0     |  |                   |
| ™ OUT             | 1     |  |                   |
| > W CRS[3:0]      | 0     | •  | $\overline{}$     |
|                   |       |  |                   |

### نتيايج سنتز

