

یا لطیف



دانشکده مهندسی برق

گزارش کار آزمایشگاه سیستم دیجیتال

آزمایش شماره ۲: جمع کننده ها

تهیه کننده و نویسنده:

رضا آدینه پور

استاد مربوطه:

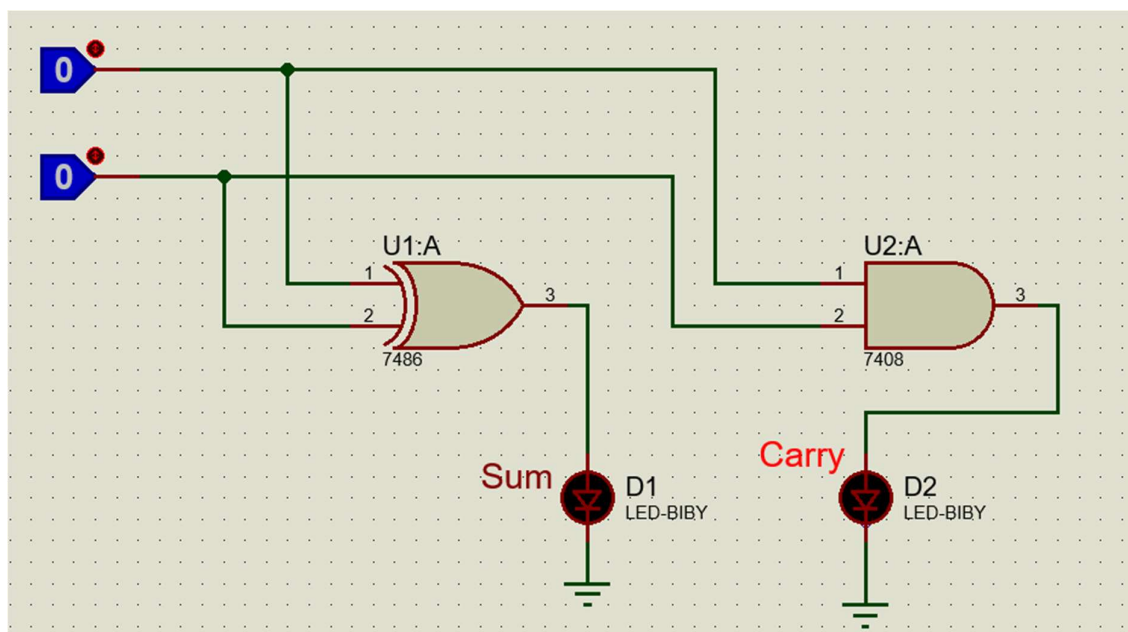
جناب آقای محمد عسکری

تاریخ تهیه و ارائه:

مهر ماه ۱۴۰۰

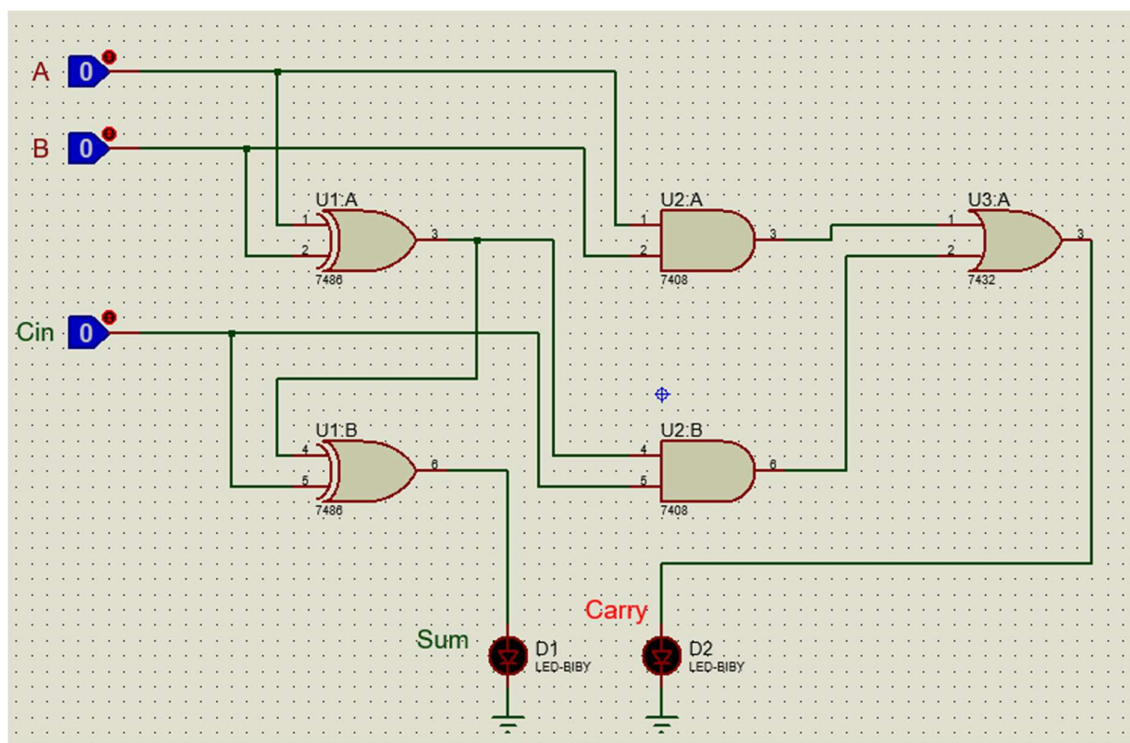
(۱) به کمک آیسی ۷۴۰۸ و ۷۴۸۶ یک HalfAdder طراحی کنید.

مدار طراحی شده در Proteus به صورت زیر است.



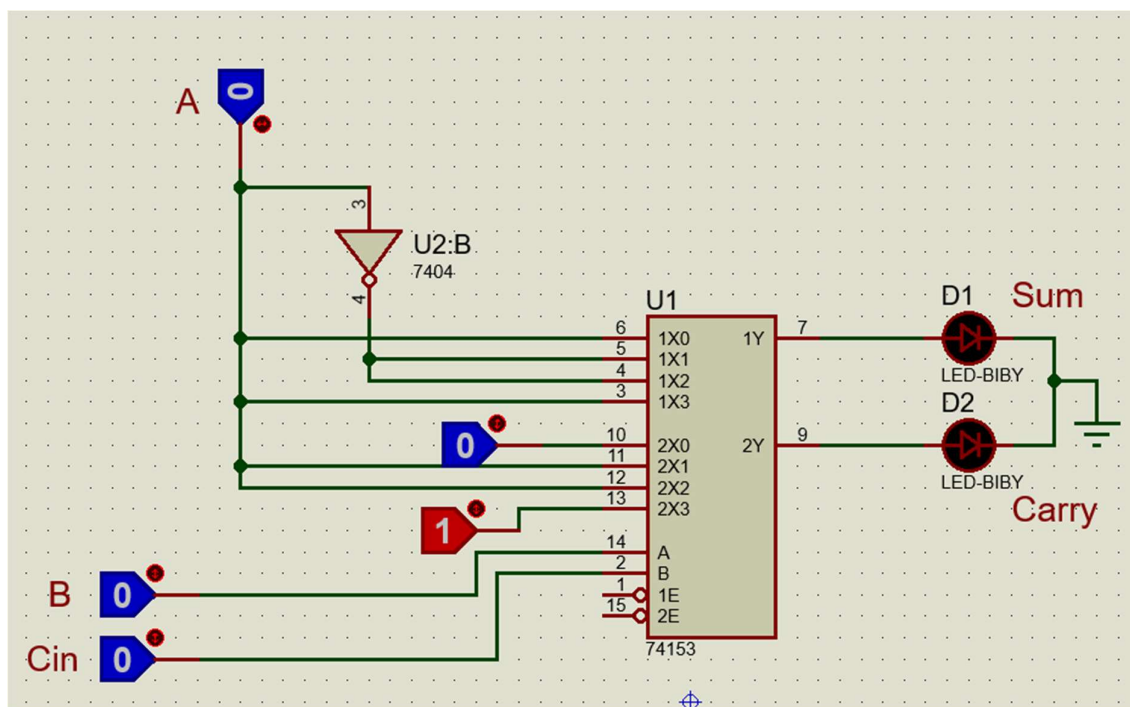
(۲) به کمک آیسی ۷۴۰۸ و ۷۴۳۲ و ۷۴۸۶ یک FullAdder طراحی کنید.

مدار طراحی شده در Proteus به صورت زیر است.



۳) به کمک آیسی ۷۴۰۴ و ۷۴۱۵۳ یک جمع کننده کامل یک بیتی طراحی کنید.

مدار طراحی شده در Proteus به صورت زیر است.



۴) به کمک آیسی ۷۴۸۳ و ۷۴۸۶ مداری طراحی کنید که با یک پایه کنترلی بتوانیم عمل های جمع و تفریق را انجام دهیم.
مدار طراحی شده در Proteus به صورت زیر است.

