

گزارش کار یکم آزمایشگاه طراحی سیستمهای دیجیتال

دكتر سياوش بيات

طراحی شماتیک در ISE

نویسنده: علیرضا حبیبزاده شماره دانشجویی: 99109393

۱۲ اسفند ۱۴۰۰

دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر

مقدمه

در این جلسه با امکان طراحی شماتیک نرمافزار ISE آشنا خواهیم شد، یک مدار تشخیص بخشپذیری بر ۳ و ۱۱ خواهیم بست و همچنین به ازای چند ورودی مختلف خروجی مدار را خواهیم سنجید.

فهرست مطالب

i		مقدمه		
١		۱ مدار تشخیص بخش پذیری		
١	 	۱٫۱ تشخیص مضرب ۳		
۲	 	۲٫۱ تشخیص مضرب ۱۱		
۲	 	۳.۱ شبیهسازی و تست		

۱ مدار تشخیص بخش پذیری

۱.۱ تشخیص مضرب ۳

برای تشخیص مضرب ۳ بودن از این قضیه استفاده می کنیم که مضرب ۳ بودن یک عدد معادل با مضرب ۳ بودن جمع ارقام آن است.

پس ابتدا دو عدد a و a را با هم و دو عدد a و a را نیز با هم جمع می کنیم. (دلیل این کار این است که این دو حاصل جمع در بخش بعدی نیز مفید خواهند بود) حال دوباره این دو عدد را که هر کدام a بیتی هستند را با هم جمع می کنیم. دقت می کنیم که جمع ارقام در صورتی که هر کدام a بیش به a بیت نیاز داریم که خود به خود با جمع کننده های کامل ایجاد می شود.

حال عدد ۶ بیتی باینری جمع ارقام را داریم. برای تشخیص مضرب ۳ بودن این عدد دوباره روش مشابهی به کار میبریم. این بار تعداد ۱های جایگاههای فرد را با تعداد ۱های جایگاههای زوج مقایسه میکنیم. برای این کار سه بیت مورد نظر را با full-adder جمع میکنیم.

با انجام این کار برای هر دو سری ۴ بیت خواهیم داشت که این بار صرفا باید حالاتی را که این اختلاف مضرب ۳ هست به عنوان صحیح گزارش کنیم. مستقیما با جدول حالت و حل جدول کارنو و ساده سازی نتیجه را پیدا می کنیم. جزییات و جدول آن به صورت دستنویس در ادامه آمده است.

ی فراصع و فیت افتات در عدر ۱۹۵۰ و ۵۰۵۰ صفر 3 سر حامل را آلیم .

۲ _ا ۲ _۱ ۲ _۵ ۵۵	1 1					
0000	1					
0001	0					
00 10	0	. /				
1100	1	و ل لا يو	جر	1 =	A'B'C'D	,
0000	0					
0101	1	ما ده سار ی		+	A'B'C D	
0110	0			+	ABCI)
0111	0				AB'CD	
000/	0					
1001	0			11	ABC'D'	
1010	1			+	ABCD	
1011	0					
1100	1					
101	6					
1110	0					
1111	1					

۲.۱ تشخیص مضرب ۱۱

در این بخش از همان دو سری جمعی که در بخش قبل محاسبه کردیم استفاده میکنیم. اعداد بخش پذیر بر ۱۱ اختلاف این دو جمعشان (جمع ارقام جایگاه فرد و جمع ارقام جایگاه زوج) خود مضرب ۱۱ است.

با استفاده از full-subtractorهایی این تفریق را انجام می دهیم.

سه حالت مطلوب برای خروجی قابل تصور است.

۱. خروجی برابر منفی ۱۱ در مکمل ۲ است.

۲. خروجی برابر مثبت ۱۱ است.

۳. خروج*ی* ۱۰ست.

حالت مطلوب دیگری وجود ندارد چرا که هر کدام از جمعها نهایتا 9+9=9+9 هستند و اختلاف آنها نیز نهایتا همین عدد میباشد. پس تنها مضربهایی از ۱۱ که در این بازه قرار دارند همین هستند.

۳.۱ شبیه سازی و تست

در این قسمت باید مداری که در قسمتهای قبل به صورت شماتیک بستیم را برای چند مقدار ورودی آزمایش کنیم.

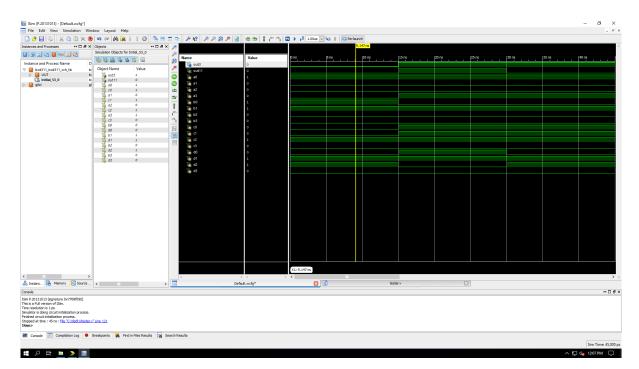
برای این کار از یک کد وریلاگ ساده استفاده میکنیم که خود برنامه نیز مقدار زیادی از آن را هنگام ساخت فایل تستر پیشنهاد میدهد.

این فایل در گزارش ارسالی به عنوان tester.v آمده است.

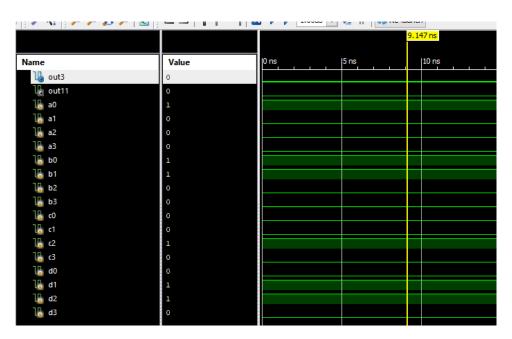
حال مدار شماتیکمان را زیرمجموعهی این فایل قرار میدهیم تا اصطلاحا تستر بتواند آن را drive کند.

با اجرای شبیه سازی موج ورودی و خروجی در پنجرهای جدید برای ما نشان داده می شوند که همان طور که در تصاویر می بینید مدار به درستی بخش پذیری بر دو عدد را برای اعداد ورودی پیدا کرده است. اعداد ورودی به ترتیب ۱۳۴۶ (مضرب هیچ کدام)، ۹۲۷۳ (مضرب هر دو)، و ۹۲۷۶ (مضرب ۳) هستند.

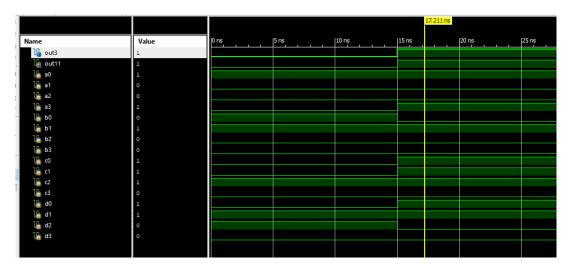
در انتهای فایل تصویر شماتیک مدار و خروجی شبیه سازی آمده است.



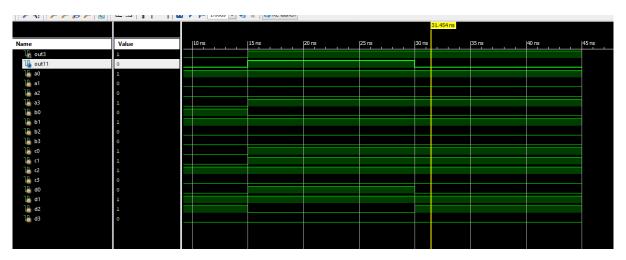
شکل ۱.۱: نمای کلی از محیط شبیه سازی



شکل ۲.۱: ۱۳۴۶



شکل ۳.۱: ۹۲۷۳



شکل ۴.۱: ۹۲۷۶

U out3
U out11
U a0
U a1
U a2
U a3
U b0
U b1
U b2
U b3
U c0
U c1
U c2
U c3
U d1
U d2
U d3

0 ns	5 ns	10 ns	15 ns	20 ns	25 ns	30 ns	35 ns	40 ns
22								

