

با استفاده از **SPICE**، ولتاژ آستانه گیت و حاشیه‌های نویز یک اینورتر **NMOS** را که دارای یک ترانزیستور بار تخلیه با ابعاد $1.6\mu\text{m}/1.6\mu\text{m}$ و یک ترانزیستور بار افزایشی با ابعاد $3.2\mu\text{m}/0.8\mu\text{m}$ است، بدست آورید. برای ترانزیستور تخلیه $V_{td} = -2.5\text{V}$ است. این کار را برای حالتی که ترانزیستور بار افزایشی دارای ابعاد $1.6\mu\text{m}/0.8\mu\text{m}$ و $6.4\mu\text{m}/0.8\mu\text{m}$ است، تکرار کنید. حال همین موارد را این بار برای یک اینورتر **CMOS** که ترانزیستور کانال **P** دارای اندازه $5\mu\text{m}/0.8\mu\text{m}$ است بدست آورید. فایل آپلودی باید یک فایل زیپ شامل ۳ کد برای سه حالت متفاوت خواهد بود.

