

### پروژه تئوری - عملی ۱

ابتدا بایستی آن را طرح کنید و اگر امکانات وجود داشته باشد، آن را بصورت عملی ببینید. مهلت هر دو بخش پایان روزی است که در سامانه VC مشخص شده است.

۰

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۰ است.  
الف- می خواهیم یک پردازشگر با دو ورودی  $A, B$  که هر کدام یک رقم ۰ تا ۹ را بصورت رمز Excess-3 دریافت می کنند، بسازیم. دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی به چه صورت باشد.  
بطوریکه اگر  $X_1X_2 = 00$  باشد، عمل مقایسه بین دو رقم فوق انجام پذیرد و نتیجه در ۳ رقم خروجی نهایی بر اساس بزرگتر بودن یا کوچکتر بودن یا مساوی بودن  $A, B$  بصورت یک عدد ۱ و ۰- و ۰ حاصل شود. اگر  $X_1X_2 = 01$  باشد، حاصل  $A+B$  بدست آید. در این حالت هر رقم خروجی هم بصورت Excess-3 خواهد بود. اگر  $X_1X_2 = 10$  باشد، حاصل  $A-B$  بدست آید. در این حالت هر رقم خروجی هم بصورت Excess-3 خواهد بود.  
از IC های مقایسه کننده و جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.  
خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۰۱۰ تا ۱۱۰۰ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

۱

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۱ است.  
می خواهیم یک محاسبه گر با تابع ذیل بسازیم :

$$f = \begin{cases} A - B & : X_1X_2 = 00 \\ A + 10' \text{ complement of } B & : X_1X_2 = 01 \\ A + 9' \text{ complement of } B & : X_1X_2 = 10 \\ A + B & : X_1X_2 = 11 \end{cases}$$

بطوریکه هر دو ورودی  $A, B$  یک رقم Excess-3 هستند، خروجی هم بصورت Excess-3 خواهد بود. همچنین دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی کدام ۴ حالت فوق باشد. از IC های جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.  
خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۰۱۰ تا ۱۱۰۰ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

تذکر : در حالت اول ممکن است، جواب منفی باشد، در این صورت یکی از seven segment ها را برای نمایش علامت - بکار ببرید.

۲

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۲ است.  
الف- می خواهیم یک پردازشگر با دو ورودی  $A, B$  که هر کدام یک رقم ۰ تا ۹ را بصورت رمز Gray دریافت می کنند، بسازیم. دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی به چه صورت باشد.

بطوریکه اگر  $x_7x_1 = 00$  باشد، عمل مقایسه بین دو رقم فوق انجام پذیرد و نتیجه در ۳ رقم خروجی نهایی بر اساس بزرگتر بودن یا کوچکتر بودن یا مساوی بودن  $A, B$  بصورت یک عدد ۱ و ۰ حاصل شود. اگر  $x_7x_1 = 01$  باشد، حاصل  $A+B$  بدست آید. در این حالت هر رقم خروجی هم بصورت Gray خواهد بود. اگر  $x_7x_1 = 10$  باشد، حاصل  $A-B$  بدست آید. در این حالت هر رقم خروجی هم بصورت Gray خواهد بود.

از IC های مقایسه کننده و جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت‌های بی اهمیت برای طراحی خود مشخص کنید.

خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۸ و ۹ باشد، بصورت ۱۱۰۰ و ۱۱۰۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

**۳**

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۳ است. می خواهیم یک محاسبه گر با تابع ذیل بسازیم :

$$f = \begin{cases} A - B & : x_7x_1 = 00 \\ A + 10' \text{complement of } B & : x_7x_1 = 01 \\ A + 9' \text{complement of } B & : x_7x_1 = 10 \\ A + B & : x_7x_1 = 11 \end{cases}$$

بطوریکه هر دو ورودی  $A, B$  یک رقم ۰ تا ۹ بصورت رمز Gray هستند، خروجی هم بصورت Gray خواهد بود. همچنین دو ورودی  $x_7, x_1$  تعیین می کنند که خروجی کدام ۴ حالت فوق باشد. از IC های جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت‌های بی اهمیت برای طراحی خود مشخص کنید. خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۸ و ۹ باشد، بصورت ۱۱۰۰ و ۱۱۰۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

تذکر : در حالت اول ممکن است، جواب منفی باشد، در این صورت یکی از seven segment ها را برای نمایش علامت - بکار ببرید.

**۴**

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۴ است.

هدف طراحی مبدل ورودی با رمز 2421 برای ارقام صفر تا ۹، به یک عدد ۵ بیتی است که در آن بیت پنجم (بیت با ارزش تر) بیت علامت است و چهار بیت دیگر حاصل تفاضل مقدار ورودی با ۳ می باشد. (این چهار بیت نیز بصورت رمز Gray هستند) اگر حاصل تفریق منفی باشد، بیت علامت ۱ است.

این سوال را با استفاده از MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید. سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت‌های بی اهمیت برای طراحی خود مشخص کنید.

خروجی مدار فوق بایستی بر روی دو عدد seven segment قابل نمایش باشد. دومین seven segment برای بیت علامت است. لذا مدار نهایی را ارائه کنید.

۵

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۵ است.  
الف- می خواهیم یک پردازشگر با دو ورودی  $A, B$  که هر کدام یک رقم ۰ تا ۹ را بصورت رمز 2421 دریافت می کنند، بسازیم. دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی به چه صورت باشد.  
بطوریکه اگر  $X_2X_1 = 00$  باشد، عمل مقایسه بین دو رقم فوق انجام پذیرد و نتیجه در ۳ رقم خروجی نهایی بر اساس بزرگتر بودن یا کوچکتر بودن یا مساوی بودن  $A, B$  بصورت یک عدد ۱ و ۰ و ۱ حاصل شود. اگر  $X_2X_1 = 01$  باشد، حاصل  $A+B$  بدست آید. در این حالت هر رقم خروجی هم بصورت 2421 خواهد بود. اگر  $X_2X_1 = 10$  باشد، حاصل  $A-B$  بدست آید. در این حالت هر رقم خروجی هم بصورت 2421 خواهد بود.  
از IC های مقایسه کننده و جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.  
خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۱۰۱ تا ۱۱۱۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

۶

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۶ است.  
می خواهیم یک محاسبه گر با تابع ذیل بسازیم :

$$f = \begin{cases} A - B & : X_2X_1 = 00 \\ A + B & : X_2X_1 = 01 \\ A + 9' \text{ complement of } B & : X_2X_1 = 10 \\ A + 10' \text{ complement of } B & : X_2X_1 = 11 \end{cases}$$

بطوریکه هر دو ورودی  $A, B$  یک رقم ۰ تا ۹ بصورت رمز 2421 هستند، خروجی هم بصورت 2421 خواهد بود. همچنین دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی کدام ۴ حالت فوق باشد. از IC های جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.  
خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۱۰۱ تا ۱۱۱۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

تذکر : در حالت اول ممکن است، جواب منفی باشد، در این صورت یکی از seven segment ها را برای نمایش علامت - بکار ببرید.

۷

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۷ است.  
می خواهیم یک محاسبه گر با تابع ذیل بسازیم :

$$f = \begin{cases} A \times B & : X_2X_1 = 00 \\ A^x - B & : X_2X_1 = 01 \\ A + B^x & : X_2X_1 = 10 \\ A - B^x & : X_2X_1 = 11 \end{cases}$$

بطوریکه هر دو ورودی  $A, B$  یک عدد دو رقمی باینری هستند، خروجی هم Excess-3 خواهد بود. همچنین دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی کدام ۴ حالت فوق باشد. از IC های جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید. خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۰۱۰ تا ۱۱۰۰ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

تذکر : در حالت دوم و آخر ممکن است، جواب منفی باشد، در این صورت یکی از seven segment ها را برای نمایش علامت – بکار ببرید.

۸

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۸ است.

الف- می خواهیم یک پردازشگر با دو ورودی  $A, B$  که هر کدام یک رقم ۰ تا ۹ را بصورت رمز 84-2-1 دریافت می کنند، بسازیم. دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی به چه صورت باشد.

بطوریکه اگر  $X_1X_2 = 00$  باشد، عمل مقایسه بین دو رقم فوق انجام پذیرد و نتیجه در ۳ رقم خروجی نهایی بر اساس بزرگتر بودن یا کوچکتر بودن یا مساوی بودن  $A, B$  بصورت یک عدد ۱ و ۰- و ۰ حاصل شود. اگر  $X_1X_2 = 01$  باشد، حاصل  $A+B$  بدست آید. در این حالت هر رقم خروجی هم بصورت 84-2-1 خواهد بود. اگر  $X_1X_2 = 10$  باشد، حاصل  $A-B$  بدست آید. در این حالت هر رقم خروجی هم بصورت 84-2-1 خواهد بود.

از IC های مقایسه کننده و جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.

خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۹ باشد، بصورت ۱۱۱۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

۹

این سوال مربوط به دانشجو با رقم دوم شماره دانشجویی از سمت راست برابر ۹ است.

می خواهیم یک محاسبه گر با تابع ذیل بسازیم :

$$f = \begin{cases} A \times B + B & : X_1X_2 = 00 \\ A' - B - 1 & : X_1X_2 = 01 \\ A + B' + 1 & : X_1X_2 = 10 \\ A - B' & : X_1X_2 = 11 \end{cases}$$

بطوریکه هر دو ورودی  $A, B$  یک عدد دو رقمی باینری هستند، خروجی هم 2421 خواهد بود. همچنین دو ورودی  $X_1, X_2$  تعیین می کنند که خروجی کدام ۴ حالت فوق باشد. از IC های جمع کننده ۴ بیتی و MUX 4-1 و با کمترین IC های مورد نیاز و اتصالات داخلی طراحی کنید، سپس شماره IC موردنظر از سری 74 از TTL را مشخص کرده و تعداد IC های لازم و اتصالات میانی را بدست آورید. نهایتاً پاسخ مدار را به ازای حالت های بی اهمیت برای طراحی خود مشخص کنید.

خروجی مدار فوق بایستی بر روی ۴ عدد seven segment قابل نمایش باشد. زیرا از اگر یکی از ارقام حاصل جمع یا حاصل تفریق، ۷ تا ۹ باشد، بصورت ۱۱۰۱ تا ۱۱۱۱ خواهد بود که لازم است بر روی ۲ عدد seven segment، نمایش داده شود. مدار نهایی را ارائه کنید.

تذکر : در حالت دوم و آخر ممکن است، جواب منفی باشد، در این صورت یکی از seven segment ها را برای نمایش علامت – بکار ببرید.