

تکلیف شماره

۷

از مدار منطقی

مدرس :

علیرضا طاهری نوید

با هر روشی که راحت تر هستید مدار زیر را طراحی کنید (سخت افزاری یا دستورات vhdl)

- ۱- مداری طراحی کنید که سیگنال کلاک را بگیرد و در ۵ خروجی متفاوت بصورت همزمان کلاک تقسیم بر ۵ و ۷ و ۱۱ و ۱۶ و ۲۶ را نمایش دهد. (duty cycle در تمام سیگنال ها ۵۰% باشد)
- ۲- مدار فوق را بصورت مداری طراحی کنید یعنی یک خروجی داشته باشد و با دادن مدهای مختلف سیگنال های متفاوت را نمایش دهد.

امتیازی

یک clk\_divider بسازید که سیگنال کلاک را بر عدد دلخواه شما که در ورودی می گیرد تقسیم کند و در خروجی آن را نمایش دهد.