دانشکده مهندسی کامپیوتر

مدارهای منطقی

نیمسال اول ۱۴۰۲-۱۴۰۱

حل تمرین چهار — **مهلت ارسال: ساعت ۲۴ دوشنبه ۳۰ آبان ۱۴۰۱**

به موارد زیر توجه کنید:

۱- حتما نام و شماره دانشجویی خود را روی پاسخنامه بنویسید.

۲- در حل سوالات به نوشتن جواب آخر اکتفا نکنید. همه مراحل میانی را هم بنویسید.

۳- کل پاسخ تمرینات را در قالب یک فایل pdf با شماره دانشجویی خود نام‌گذاری کرده در سامانه CW بارگذاری کنید.

۴- این تمرین ۲۲ نمره دارد که معادل ۰٫۵۵ نمره از نمره کلی درس است و ۰٫۰۵ نمره آن امتیازی است.

۵- در صورت مشاهده هر گونه مشابهت نامتعارف هر دو (یا چند) نفر کل نمره این تمرین را از دست خواهند داد.

سوالات:

۱- (۴ نمره) می‌خواهیم مداری طراحی کنیم که یک عدد ۴ بیتی $A=a_3a_2a_1a_0$ را بگیرد و اگر A مضرب ۲ یا ۳ بود، خروجی آن یک شود. (صفر مضرب همه اعداد است و فرض کنید مکمل هر بیت ورودی را نیز داریم).

الف) این مدار را با استفاده از یک مولتی‌پلکسر ۴ ورودی (۲ خط آدرس) طراحی کنید.

ب) این مدار را با استفاده از گیت‌های با حداکثر دو ورودی طراحی کنید.

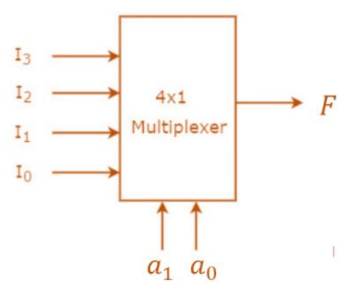
در صورت نیاز می‌توانید از گیت‌های اضافه هم استفاده کنید اما مدار باید تا حد امکان ساده باشد.

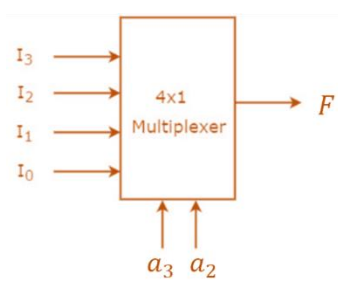
پاسخ: الف) اگر این مدار را به صورت ستونی ساده کنیم (خطوط آدرس a3 a2 باشند)، به دو گیت or و دو گیت not نیاز داریم و اگر به صورت سطری ساده کنیم (خطوط آدرس a1 a0 باشند)، به یک گیت and و یک گیت xnor و یک گیت not نیاز داریم. بنابراین هر دو حالت مورد قبول هستند، هر چند ساده کردن سطری بهتر است.

$I_0 = I_3 = a_0' + a_1$
$I_1 = a_0'$
$I_2 = a_1' + a_0'$

$I_0 = 1$
$I_1 = a_3a_2'$
$I_2 = 1$
$I_3 = a_3 \odot a_2$

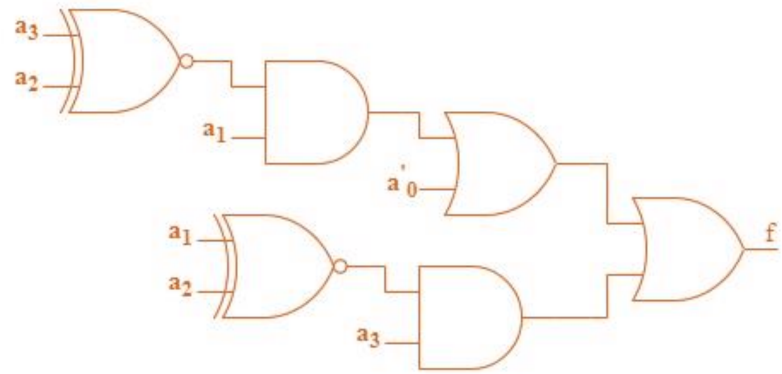
f	a3,a2			
a1,a0	00	01	11	10
00	1	1	1	1
01	0	0	0	1
11	1	0	1	0
10	1	1	1	1





ب) تابع را به صورت SOP ساده می‌کنیم:

$$f = a_0' + a_3'a_2'a_1 + a_3a_2a_1 + a_3a_2'a_1' = a_0' + (a_3'a_2' + a_3a_2)a_1 + a_3(a_2a_1 + a_2'a_1') =$$
$$= a_0' + a_1(a_3 \odot a_2) + a_3(a_1 \odot a_2)$$



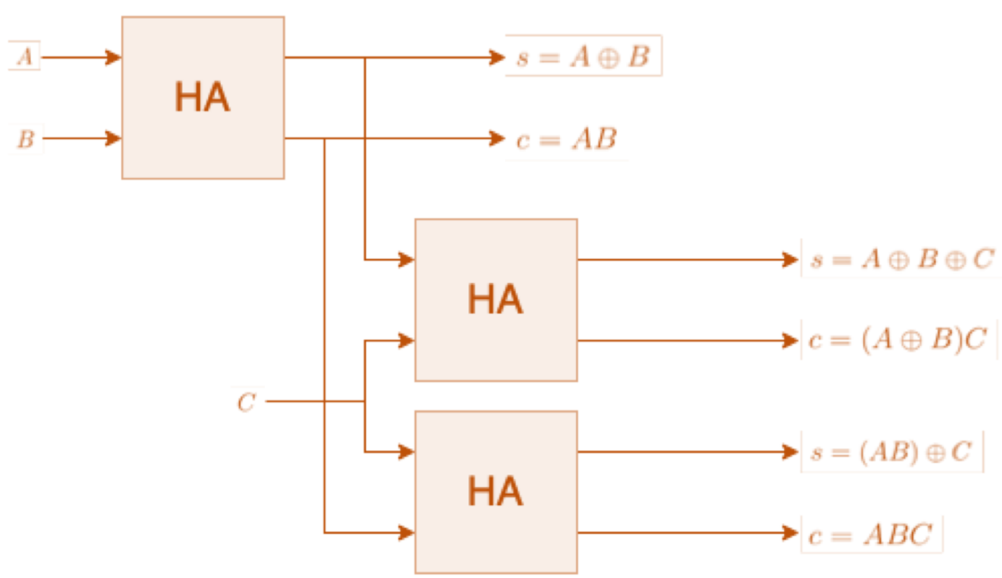
۲- (۶ نمره) عبارت های زیر را با حداکثر سه جمع‌کننده نیم‌افزا (half adder) پیاده‌سازی کنید.

$a.\ D = A \oplus B \oplus C$
$b.\ E = \bar{A}BC + A\bar{B}C$
$c.\ F = AB\bar{C} + (\bar{A} + \bar{B})C$
$d.\ G = ABC$

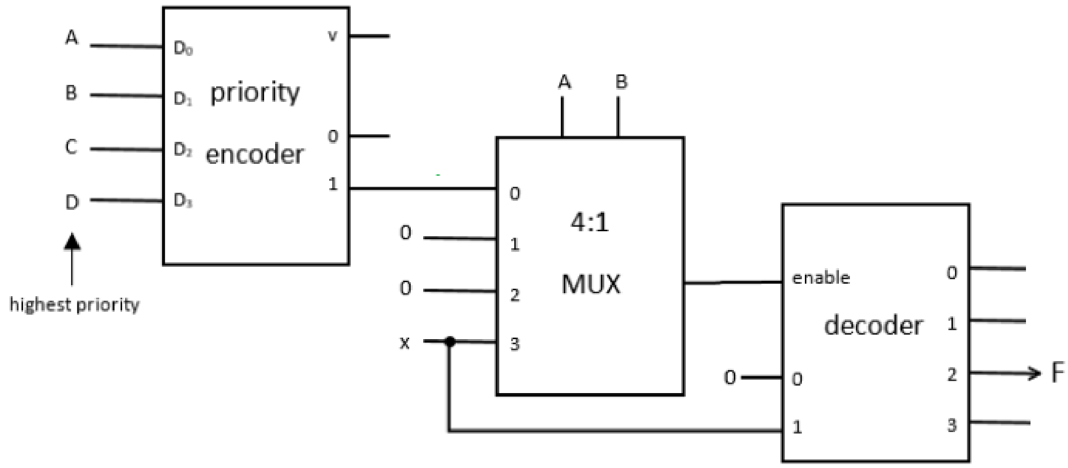
پاسخ: ابتدا به کمک جبر بول توابع داده شده را ساده می‌کنیم:

$D = A \oplus B \oplus C$
$E = \bar{A}BC + A\bar{B}C = C(\bar{A}B + A\bar{B}) = C(A \oplus B)$
$F = AB\bar{C} + (\bar{A} + \bar{B})C = (AB)\bar{C} + \overline{(AB)}C = (AB) \oplus C$
$G = ABC$

با توجه به این که خروجی‌های یک جمع‌کنندهٔ نیم‌افزا با ورودی‌های x و y برابر است با $s=x\oplus y$ و $c=x.y$ مدار را به صورت زیر می‌سازیم:



۳- (۲ نمره) در شکل زیر تابع f را بر حسب A و B و C و D و x به دست آورید.



پاسخ: خروجی دوم یک priority encoder، برابر با $D_3 + D_2$ است. پس مقدار $C + D$ به ورودی اول مولتی‌پلکسر داده می‌شود. خروجی مولتی‌پلکسر با توجه به ورودی‌ها و بیت‌های انتخاب $A'B'(C+D) + ABx$ خواهد بود. حال از آن جا که این مقدار به عنوان ورودی فعال‌ساز به دیکودر داده‌شده، برای خروجی سوم دیکودر که همان F است برابر است با:

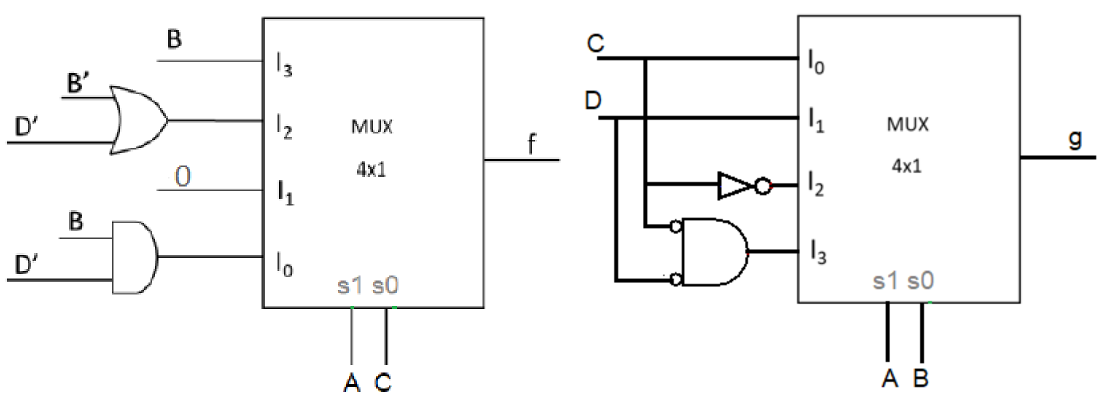
$F = (A'B'(C+D) + ABx).x.1 = (A'B'C + A'B'D + AB)x$

۴- (۶ نمره) به شکل‌های زیر توجه کنید و به این سوالات پاسخ دهید.

الف) دو تابع f(A,B,C,D) و g(A,B,C,D) را برحسب شماره مینترم‌ها بنویسید.

ب) تابع f را با یک مولتی‌پلکسر ۸ به یک و یک گیت NOT بسازید.

ج) تابع g را با یک دیکودر ۴ به ۱۶ با خروجی‌های active low و حداقل گیت‌های منطقی بسازید.



پاسخ:

الف) ابتدا دو تابع f(A,B,C,D) و g(A,B,C,D) را بر حسب A,B,C,D به دست می‌آوریم و بر حسب جمع مین‌ترم‌ها می‌نویسیم.

$f(A,B,C,D) = A'C'BD' + AC'(B'+D') + ACB = \sum m(4,8,9,12,14,15)$

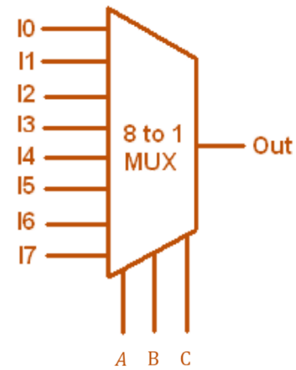
$g(A,B,C,D) = A'B'C + A'BD + AB'C' + ABC'D' = \sum m(2,3,5,7,8,9,12)$

ب) با توجه به اینکه ۳ بیت برای آدرس‌دهی و یک گیت NOT در دسترس داریم، برای ایجاد مدار هر ۳ تا از ۴ بیت را برای خطوط آدرس می‌توان در نظر گرفت. برای سادگی کار سه بیت A, B, C را در نظر می‌گیریم.

با رسم جدول کارنو می‌توان ورودی‌های MUX را به صورت زیر به دست آورد:

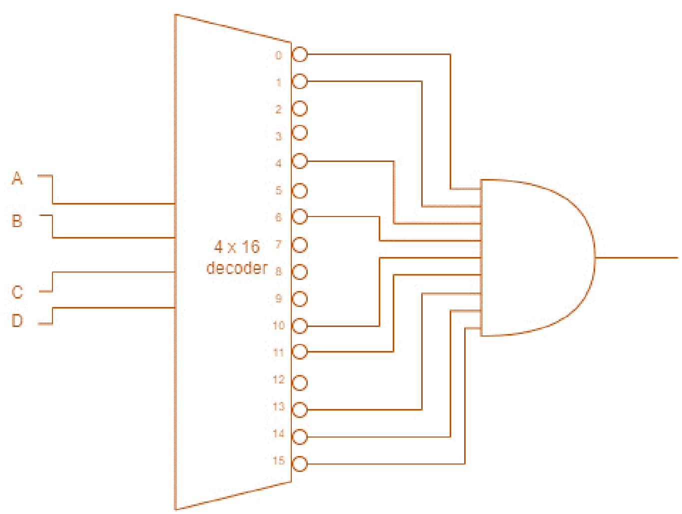
A	B	C	D	f	
0	0	0	0	0	$I_0=0$
0	0	0	1	0	
0	0	1	0	0	$I_1=0$
0	0	1	1	0	
0	1	0	0	1	$I_2=D'$
0	1	0	1	0	
0	1	1	0	0	$I_3=0$
0	1	1	1	0	
1	0	0	0	1	$I_4=1$
1	0	0	1	1	
1	0	1	0	0	$I_5=0$
1	0	1	1	0	
1	1	0	0	1	$I_6=D'$
1	1	0	1	0	
1	1	1	0	1	$I_7=1$
1	1	1	1	1	

$$I_0 = I_1 = I_3 = I_5 = 0$$
$$I_4 = I_7 = 1$$
$$I_2 = I_6 = D'$$



ج) چون خروجی دیکودر active-low است، دیکودر در واقع ماکسترم‌ها را تولید می‌کند، بنابراین کافی است ماکسترم‌های لازم برای ساخت تابع g را با هم AND کنیم.

$$g(A,B,C,D) = \sum m(2,3,5,7,8,9,12) = \prod M(0,1,4,6,10,11,13,14,15)$$

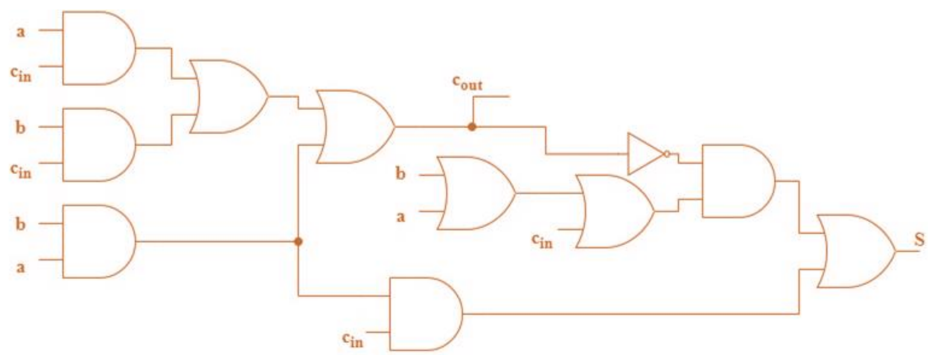


۵- (۲ نمره) فرض کنید ۲ گیت NOT، ۶ گیت AND و ۶ گیت OR در دسترس شما قرار دارند. سعی کنید با استفاده از این گیت‌ها یک تمام‌جمع‌کننده (full adder) طراحی کنید. (لازم نیست حتما از تمام این تعداد گیت استفاده کنید، ولی استفاده از گیت‌های بیش‌تر موجب کسر نمره خواهد شد.)

پاسخ:

راه اول- ابتدا سعی می‌کنیم خروجی ساده‌تر را بسازیم و بعد با کمک آن، خروجی دیگر را طراحی می‌کنیم.

a	b	c_{in}	c_{out}	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



$$\begin{cases} c_{out} = ab + ac_{in} + bc_{in} \\ S = c_{out}'\,(a + b + c_{in}) + abc_{in} \end{cases}$$

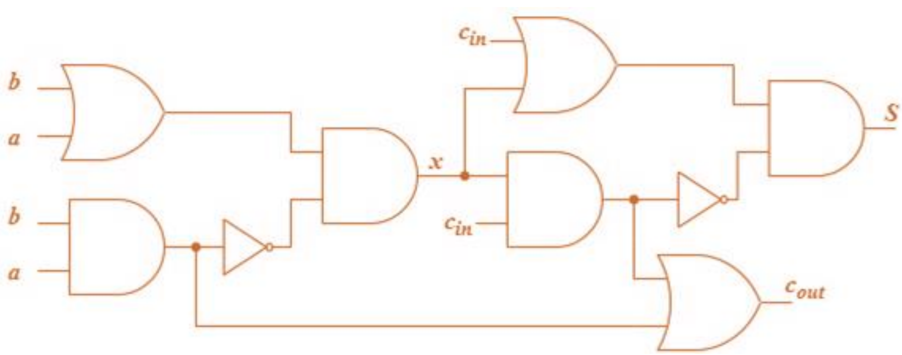
راه دوم- برای یک full adder داریم:

$$\begin{cases} S = a \oplus b \oplus c_{in} \\ c_{out} = ab + (a \oplus b)c_{in} \end{cases}$$

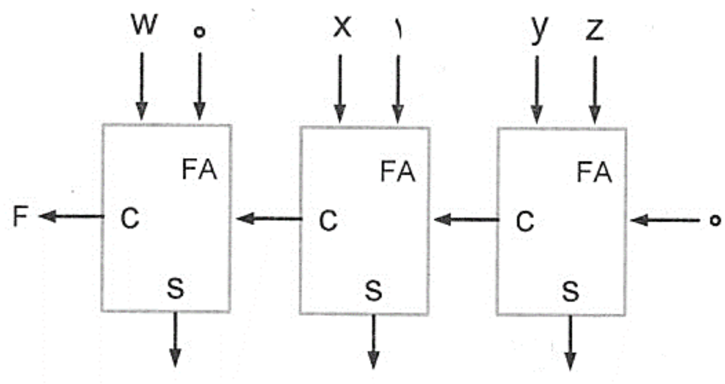
برای xorها خواهیم داشت:

$$\begin{cases} a \oplus b = \left((a+b).\overline{(ab)}\right) = x \\ S = x \oplus c_{in} = (x + c_{in}).\overline{(xc_{in})} \\ c_{out} = ab + xc_{in} \end{cases}$$

بنابراین در نهایت مدار دومی که می‌توان رسم کرد به شکل زیر خواهد بود:



۶- (۲ نمره) در مدار زیر از ۳ تمام‌جمع‌کننده (full adder) استفاده شده‌است. تابع F را بر حسب ورودی‌ها به دست آورید.



پاسخ:

خروجی‌های ارقام نقلی را از راست به چپ c_1 و c_2 و c_3 می‌نامیم که c_3 همان F است. حال خواهیم داشت:

$$\left.\begin{aligned} F = c_3 &= w.0 + w.c_2 + 0.c_2 = w.c_2 \\ c_2 &= x.1 + x.c_1 + 1.c_1 = x + c_1 \\ c_1 &= y.z + y.0 + z.0 = y.z \end{aligned}\right\} \rightarrow F = w(x + c_1) = w(x + yz) = wx + wyz$$