

## Однокристалльный 2.4 ГГц приемопередатчик

nRF2401

## ОСОБЕННОСТИ

- Однокристалльный, GFSK приемопередатчик в небольшом QFN24 5x5mm корпусе
- Скорость передачи от 0 до 1 Mbps
- Всего только 2 внешних компонента
- Многоканальный режим
  - 125 каналов
  - время переключения каналов < 200 мкс
  - скачкообразная перестройка частоты
- ShockBurst™ — режим низкого потребления
- Фрагментирование данных/ восстановление синхронизации данных
- Контроль циклическим избыточным кодом
- DuoCeiver™ одновременный прием двух каналов
- Диапазон напряжений питания (1,9—3,6) В
- Низкий ток потребления (TX), типовой пиковый 10.5 мА при выходной мощности –5 дБм
- Низкий ток потребления (RX), типовой пиковый 18 мА в режиме приема
- Тестовый режим
- Отсутствие внешних ПАВ фильтров
- Широкая применяемость в мире

## ВАРИАНТЫ

## ПРИМЕНЕНИЯ

- Беспроводная мышь, клавиатура, джойстик
- Беспроводная связь
- Охранные системы
- Домашняя автоматика
- Автомобильная сигнализация
- Телеметрия
- Промышленные датчики
- Спортивное оборудование
- Игрушки

## ОБЩЕЕ ОПИСАНИЕ

NRF2401 однокристалльный приемопередатчик для широко применяемого в мире диапазона 2.4 ГГц с подавлением зеркального канала в смесителе (ISM). Приемопередатчик состоит из полностью законченного интегрированного синтезатора частоты, усилителя мощности, окварцованного генератора и модулятора. Выходная мощность и частота каналов легко управляются по последовательному 3-х проводному интерфейсу. Низкий ток потребления, 10.5 мА при мощности передачи-5 дБм, и 18 мА в режиме приема. Встроенный энергосберегающий режим.

## ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Параметр	Значение	Единицы
Минимальное напряжение питания	1,9	В
Максимальная мощность передатчика	0	дБм
Скорость передачи данных	1000	kbps
Ток потребления в режиме передачи при выходной мощности –5дБм	10,5	мА
Ток потребления в режиме приема	18	мА
Температурный диапазон	-40 - +85	°C
Чувствительность	-90	дБм
Ток потребления в режиме энергосбережения	400	нА

Таблица 1. Основные характеристики.



## ИНФОРМАЦИЯ ДЛЯ ЗАКАЗА

Название	Описание	Версия
NRF2401 IC	24 pin QFN 5x5, керамика	A
NRF2401G IC	24 pin QFN 5x5, ударопрочный	A
NRF2401-EVKIT	Evaluation kit (2 тестовых платы, 2 конфигурационных платы, SW)	1.0

Таблица 2. Информация для заказа **nRF2401**.

## БЛОК СХЕМА

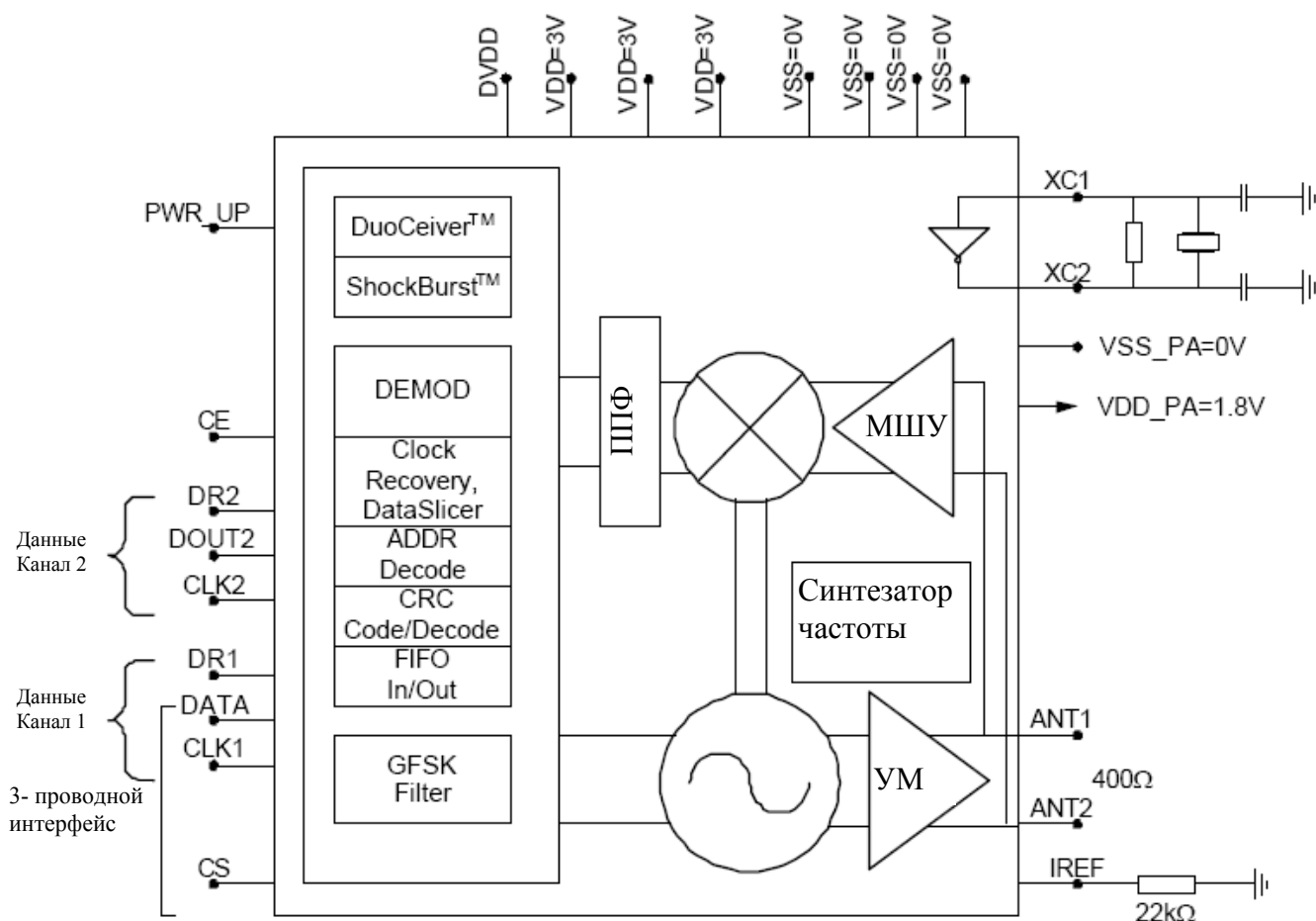


Рисунок 1. nRF2401 с внешними компонентами



## ФУНКЦИОНАЛЬНОЕ НАЗНАЧЕНИЕ ВЫВОДОВ МИКРОСХЕМЫ

№ контакта	Обозначение	Назначение	Описание
1	CE	Цифровой вход	Разрешение на прием и передачу
2	DR2	Цифровой выход	Детектор данных приема (RX) канала 2 (только в режиме ShockBurst™)
3	CLK2	Цифровой вх./вых.	Выход частоты синхронизации/ вход для данных приема (RX) канала 2
4	DOUT2	Цифровой выход	Данные приема (RX) канала 2
5	CS	Цифровой вход	Выбор режима конфигурации
6	DR1	Цифровой выход	Детектор данных приема (RX) по каналу 1 (только в режиме ShockBurst™)
7	CLK1	Цифровой вх./вых	Вход частоты синхронизации (TX) и вх./ вых. для данных приема (RX) канала 1 по 3 проводному интерфейсу
8	DATA	Цифровой вх./вых	Данные приема (RX) канала 1/вход данных передачи (TX)/ 3 проводной интерфейс
9	DVDD	Мощный выход	Выход для подключения фильтра питания цифровой части.
10	VSS	Питание	Общий 0 В
11	XC2	Аналоговый вых.	Вывод подключения кварца
12	XC1	Аналоговый вх.	Вывод подключения кварца
13	VDD_PA	Выход питания	Напряжение питания мощного усилителя +1,8 В
14	ANT1	ВЧ	Вывод подключения антенны
15	ANT2	ВЧ	Вывод подключения антенны
16	VSS_PA	Питание	Общий 0 В
17	VDD	Питание	Напряжение питания +3 В.
18	VSS	Питание	Общий 0 В
19	IREF	Аналоговый вх.	Опорный ток
20	VSS	Питание	Общий 0 В
21	VDD	Питание	Напряжение питания +3 В.
22	VSS	Питание	Общий 0 В
23	PWR_UP	Цифровой вход	Управление выходом из режима энергосбережения
24	VDD	Питание	Напряжение питания +3 В.

Таблица 3. Функциональное назначение выводов nRF2401



## РАСПОЛОЖЕНИЕ ВЫВОДОВ

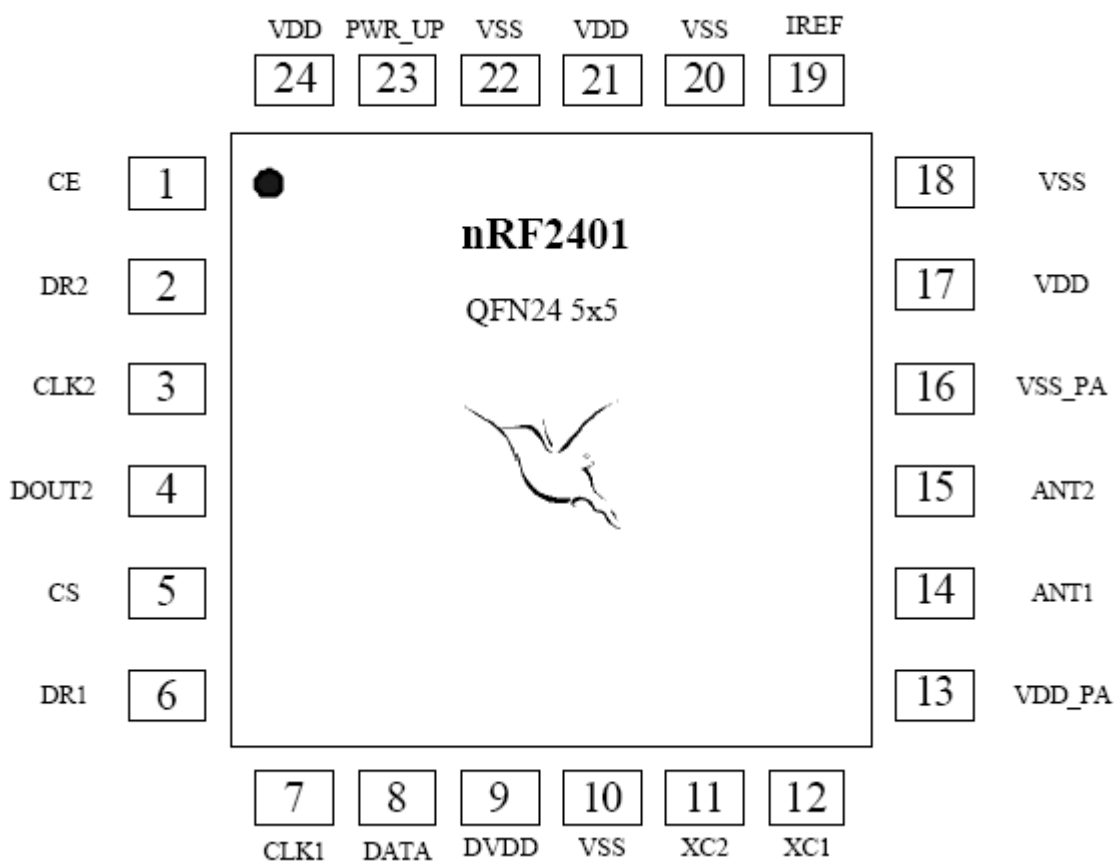


Рисунок 2. Расположение выводов nRF2401 (вид сверху) для корпуса QFN24 5x5.



## ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Условия измерений: VDD = +3V VSS = 0V, Температура = -40°C to +85°C

Символ	Параметр	Примеч.	Мин.	Тип.	Макс.	Ед.
<b>Условия эксплуатации</b>						
VDD	Напряжение питания		1,9		3,6	В
TEMP	температура		-40	+27	+85	°C
<b>Цифровые входы</b>						
V <sub>IH</sub>	Высокий уровень напряжения		V <sub>DD</sub> -0,3		V <sub>DD</sub>	В
V <sub>IL</sub>	Низкий уровень входного напряжения		V <sub>SS</sub>		0,3	В
<b>Цифровые выходы</b>						
V <sub>OH</sub>	Высокий уровень выходного напряжения (I <sub>OH</sub> = 0,5 мА)		V <sub>DD</sub> -0,3		V <sub>DD</sub>	В
V <sub>OL</sub>	Низкий уровень выходного напряжения (I <sub>OL</sub> = 0,5 мА)		V <sub>SS</sub>		0,3	В
<b>Основные характеристики ВЧ</b>						
f <sub>OP</sub>	Рабочая частота несущей	1)	2400		2524	МГц
f <sub>XTAL</sub>	Частота кварцевого генератора	2)	4		20	МГц
Δf	Девияция несущей частоты			±156		кГц
R <sub>GFSK</sub>	Скорость передачи данных в режиме ShockBurst™		>0		1000	kbps
R <sub>GFSK</sub>	Скорость передачи данных в «прямом» режиме	3)	>250		1000	kbps
F <sub>CHANNEL</sub>	Ширина полосы пропускания канала			1		МГц
<b>Характеристики передатчика</b>						
P <sub>RF</sub>	Максимальная выходная мощность	4)		0	+4	дБм
P <sub>RFC</sub>	Диапазон управления выходной мощностью		16	20		дБ
P <sub>RFCR</sub>	Шаг (точность) изменения выходной мощности				±3	дБ
P <sub>BW</sub>	Ширина спектра несущей по уровню 20 дБ				1000	кГц
P <sub>RF2</sub>	Мощность ближайшей внеполосной частоты к несущей				-20	дБм
P <sub>RF3</sub>	Мощность второй ближайшей внеполосной частоты к несущей				-40	дБм
I <sub>VDD</sub>	Ток потребления при выходной мощности 0дБм	5)		13		мА
I <sub>VDD</sub>	Ток потребления при выходной мощности -20дБм	5)		8,8		мА
I <sub>VDD</sub>	Средний ток потребления при выходной мощности -5 дБм, в режиме ShockBurst™	6)		0,8		мА
I <sub>VDD</sub>	Средний ток потребления в «спящем» режиме	7)			12	мкА
I <sub>VDD</sub>	Средний ток потребления в энергосберегающем режиме				400	нА
<b>Характеристики приемника</b>						
I <sub>VDD</sub>	Ток потребления одного канала с полосой 250 kbps			18		мА
I <sub>VDD</sub>	Ток потребления одного канала с полосой 1000 kbps			19		мА
I <sub>VDD</sub>	Ток потребления двух каналов с полосой 250 kbps			23		мА
I <sub>VDD</sub>	Ток потребления двух каналов с полосой 1000 kbps			25		мА
R <sub>XSNS</sub>	Чувствительность при 0,1%BER (250 kbps)			-90		дБм
R <sub>XSNS</sub>	Чувствительность при 0,1%BER (1000 kbps)			-80		дБм

Таблица 4. Электрические характеристики



Продолжение таблицы 4.

	Характеристики приемника					
$C/I_{CO}$	C/I Co-channel	8)		10/4		дБ
$C/I_{1ST}$	отношение мощности несущей к уровню помехи $C/I = 1$ МГц	8)		-20/0		дБ
$C/I_{2ND}$	отношение мощности несущей к уровню помехи $C/I = 2$ МГц	8)		-37/-20		дБ
$C/I_{3ND}$	отношение мощности несущей к уровню помехи $C/I = 3$ МГц	8)		-43/-30		дБ
$R_{XB}$	Блокировка данных, канал 2			-45/-41		

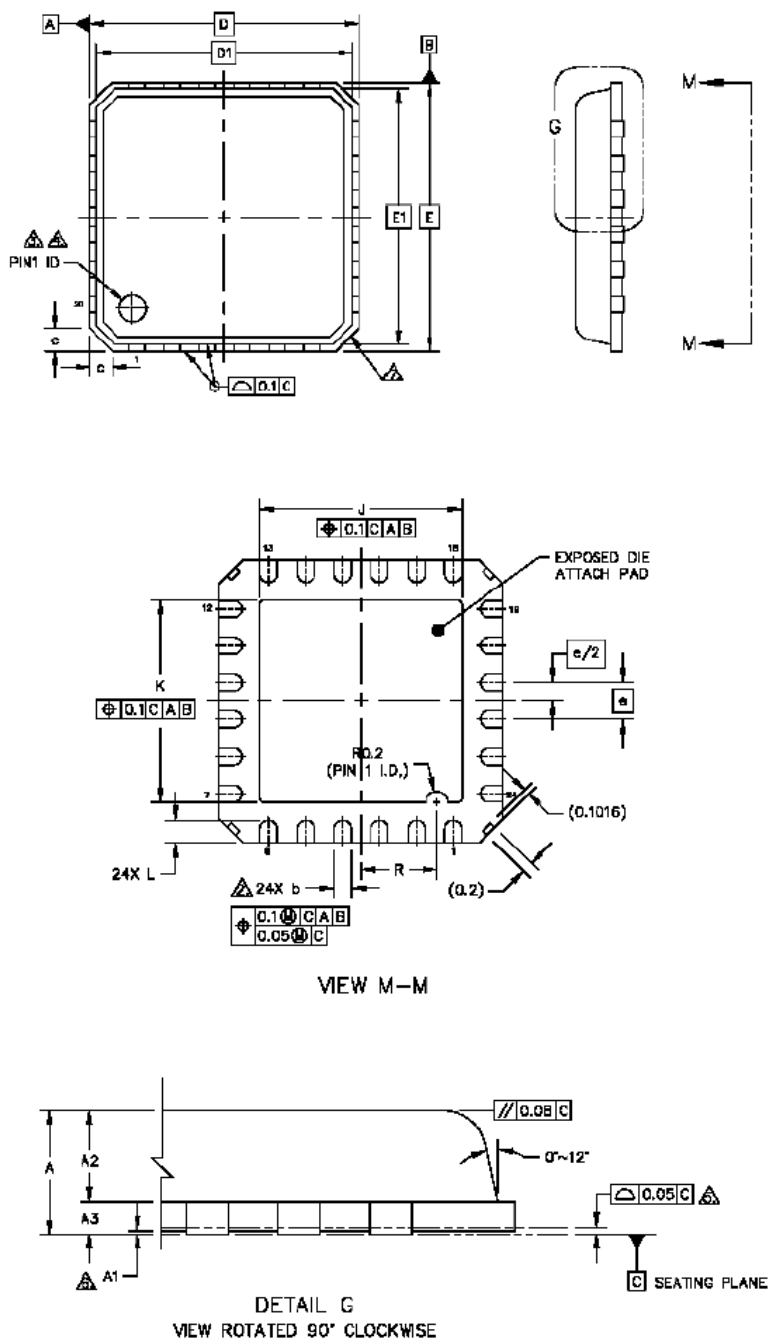
Таблица 4. Электрические характеристики

- 1) Устанавливается пользователем.
- 2) Значение частоты кварцевого резонатора может быть выбрано из 5-ти вариантов (4, 8, 12, 16, и 20 МГц.), см Таблицу 9. 16 МГц – необходимое минимальное значения для обеспечения скорости передачи 1 Mbps.
- 3) Скорость передачи должна выбираться либо 250 kbps или 1000 kbps.
- 4) Импеданс антенны =  $100 \Omega + j175 \Omega$ .
- 5). Импеданс антенны =  $100 \Omega + j175 \Omega$ , скорость передачи данных 250 kbps или 1000 kbps.
- 6) Импеданс антенны =  $100 \Omega + j175 \Omega$ , скорость передачи данных 10 kbps.
- 7) Ток при использовании кварцевого резонатора = 4МГц.
- 8) 250 kbps / 1000 kbps.



### ЧЕРТЕЖ КОРПУСА

nRF2401G использует GREEN корпус QFN 5x5 покрытый матовым слоем олова. Все размеры даны в мм.



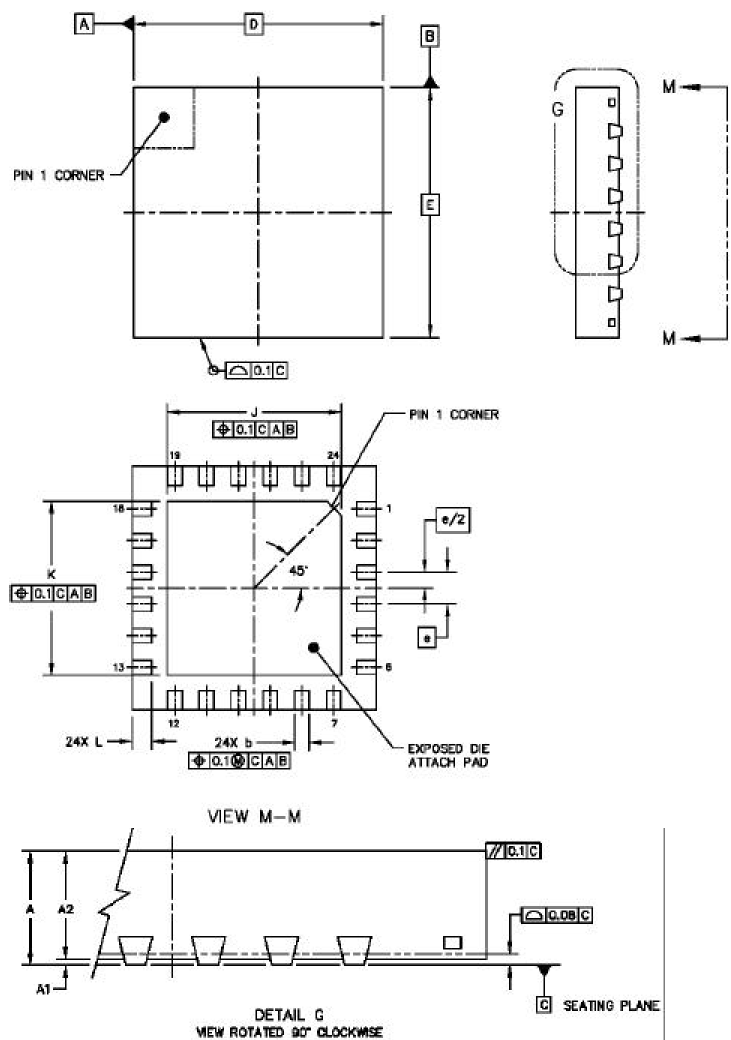
Тип корпуса		A	A <sub>1</sub>	A <sub>2</sub>	b	D/E	D1/E1	e	J	K	L	R
QFN24 (5x5 mm)	Мин.	0,8	0,0	0,65	0.25	5 BSC	4.75 BSC	0,65 BSC	3.47	3.47	0.3	1.235
	Тип.		0.02		0.3				3.57	3.57	0.4	1.335
	Мак.	0,9	0,05	0,69	0.35				3.67	3.67	0.5	1.435

Рисунок 3. Размеры корпуса



## Однокристалльный 2.4 ГГц приемопередатчик **nRF2401**

**nRF2401** использует корпус QFN24LD только доступный с металлизацией SnPb. Все размеры даны в мм.



Тип корпуса		A	A <sub>1</sub>	A <sub>2</sub>	b	D	E	e	J	K	L
QFN24 (5x5 mm)	Мин.	0,8	0,0	0,75	0.25	5 BSC	5 BSC	0,65 BSC	3.47	3.47	0.35
	Тип.				0.3				3.57	3.57	0.4
	Max.	1	0,05	1	0.35				3.67	3.67	0.45

Рисунок 4. Размеры корпуса





## МАКСИМАЛЬНЫЕ ДОПУСТИМЫЕ ЗНАЧЕНИЯ

### Напряжение питания

$V_{DD}$ .....от - 0.3 В до + 3.6 В

$V_{SS}$  .....0 В

### Напряжение на входе

$V_I$ .....от - 0.3 В до  $V_{DD} + 0.3$  В

### Напряжение на выходе

$V_O$ .....от - 0.3 В до  $V_{DD} + 0.3$  В

### Мощность рассеивания

$P_D$  ( $T_A=85^\circ\text{C}$ ) .....90 мВт

### Температура

Рабочая ..... от  $-40^\circ\text{C}$  до  $+85^\circ\text{C}$

Хранения .....от  $-40^\circ\text{C}$  од  $+125^\circ\text{C}$

*Примечание: напряжение превышающее один или больше ограничивающих значений может привести к выходу из строя микросхемы.*

### Внимание!

Чувствительно к электростатике.

Использовать заземляющие устройства рук.





## СЛОВАРЬ ТЕРМИНОВ

Термин	Определение
CLK	Тактовая частота (синхронизация)
CRC	Контроль циклическим избыточным кодом
CS	Чип селект (выбор режима конфигурации)
CE	Разрешение прием /передача
DR	Детектор данных
GFSK	Частотная манипуляция по Гауссовскому закону
ISM	Подавление зеркального канала в смесителе
MCU	Микроконтроллерная часть
OD	Overdrive
PWR_DWN	Выключение (энергосберегающий режим)
PWR_UP	Включение
RX	Приём
ST_BY	«Спящий» режим
TX	Передача

Таблица 5. Словарь терминов



### РЕЖИМЫ РАБОТЫ

#### Общее представление

nRF2401 может работать в 3-х основных режимах, определяемых состоянием уровней на трех ее выводах.

Режим	PWR_UP	CE	CS
Активный (RX/TX)	1	1	0
Конфигурации	1	0	1
«Спящий»	1	0	0
Энергосберегающий	1	X	X

Таблица 6. Основные режимы.

Для более полного обзора управления основными режимами см. Таблицу 8.

#### Активные режимы

nRF2401 имеет два активных режима

- ShockBurst™
- «Прямой» режим

Эти два режима определяются конфигурационным словом. Описание конфигурационного слова описано в разделе **Конфигурация**.



## ShockBurst™

**ShockBurst™** - технология, использующая чип FIFO (первым прибыл, первым обслужен), позволяющая принимать низкоскоростные данные и передавать их с более высокой скоростью, таким образом, уменьшается средняя энергия потребления от источника питания. Работая в режиме ShockBurst, - Вы получаете доступ к высокоскоростной передаче данных (1 Mbps) на 2.4 ГГц без потребности дорогостоящего, быстродействующего микро контроллера (MCU) для обработки данных. Выполняя обработку высокоскоростного сигнала протокола ВЧ, nRF2401 имеет следующие преимущества:

- Значительное снижение тока потребления.
- Наименьшую стоимость системы (отсутствие дорогостоящих контроллеров).
- Резкое снижение риска коллизий одновременной передачи данных разными устройствами.

**nRF2401** может программироваться 3-проводным интерфейсом, где скорость обмена данными определяется микроконтроллером. Позволяя управлять цифровой частью на низкой скорости, максимизируя скорость передачи на ВЧ, nRF2401 ShockBurst значительно уменьшает среднее потребление тока.

## Принцип работы ShockBurst™

Когда в nRF2401 включен режим **ShockBurst™**, TX или RX работа осуществляется следующим образом (10 kbps для примера)

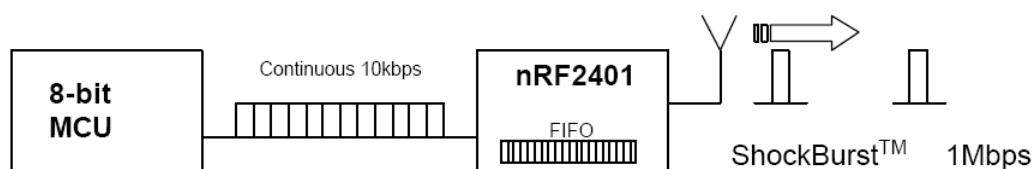


Рисунок 5

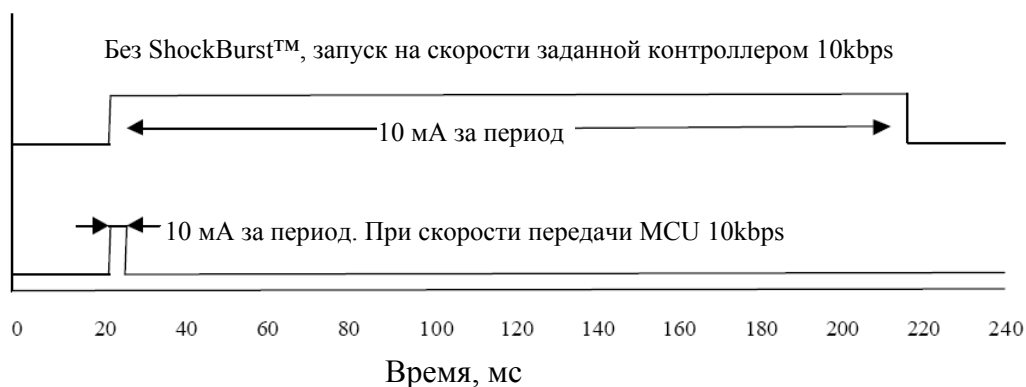


Рисунок 6

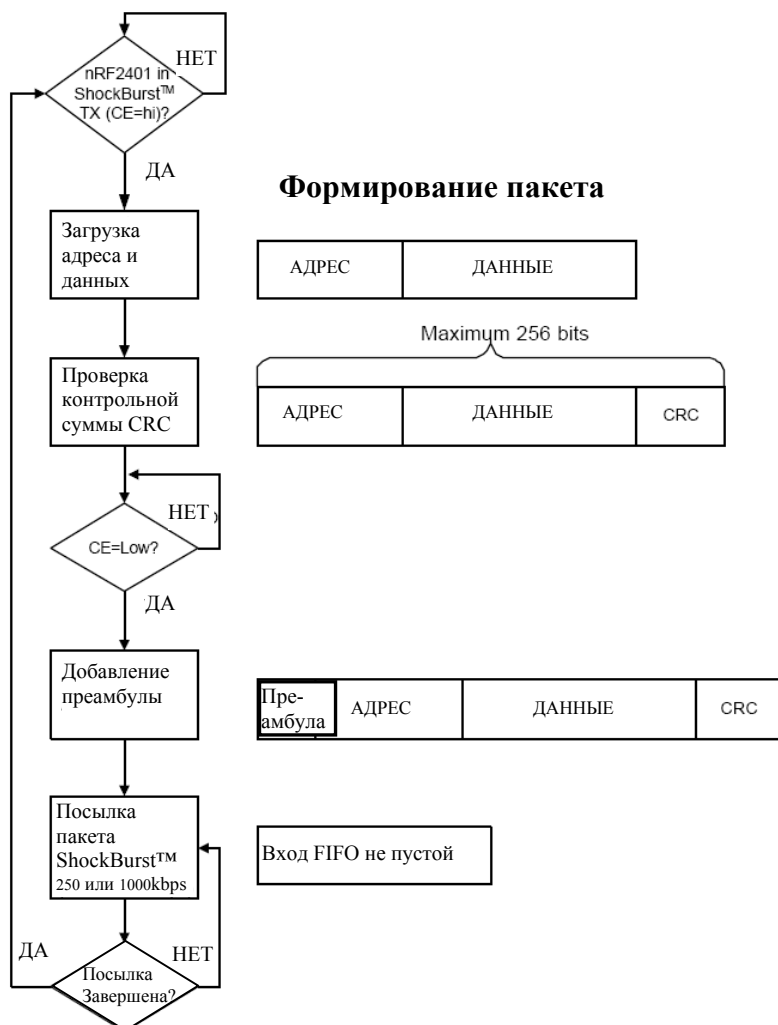


Рисунок 7. Блок схема процесса работы передачи данных nRF2401 в режиме ShockBurst™

### Процесс передачи данных nRF2401 в режиме ShockBurst™

Выводы интерфейса MCU: CE, CLK1, DATA.

1. Когда MCU имеет данные передачи, то CE устанавливается в высокий уровень. Это активизирует в nRF2401 внутреннюю обработку данных.
2. Адреса и данные поступают в nRF2401, где обрабатываются для обеспечения скорости передачи <1Mbps (исключая: 10kbps).
3. MCU устанавливает CE в низкий уровень, это приводит к активизации передачи nRF2401 в режиме **ShockBurst™**.
4. nRF2401, режим **ShockBurst™**:
  - Передатчик nRF2401 включен.
  - Сформирован пакет для передачи (преамбула, адрес, данные, CRC).
  - Данные переданы с высокой скоростью (250 или 1000kbps).
  - По завершению передачи пакета nRF2401 возвращается в спящий режим.

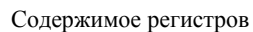


Рисунок 8. Блок схема процесса приема данных nRF2401 в режиме ShockBurst™



### Процесс приема данных nRF2401 в режиме ShockBurst™

Выводы интерфейса MCU: CE, DR1, CLK1 и DATA (первый RX приемный канал)

1. Если в nRF2401 используется режим **ShockBurst™**, то происходит автоматическая проверка адреса и размера данных в принятом ВЧ пакете
2. Приемник активизируется при установке на CE высокого уровня.
3. Через 200 мкс, nRF2401 произведет проверку наличия приемного сигнала в тракте приемника.
4. При наличии приемного сигнала в тракте приемника, nRF2401 проверяет адрес и CRC, и при правильных адресе и CRC удаляет из пакета ВЧ преамбулу, адрес и биты CRC.
5. nRF2401 устанавливает высокий уровень на DR1, тем самым, сообщая MCU о готовых принятых данных
6. Если MCU устанавливает низкий уровень на входе CE, то радиочастотный тракт выключается, и nRF2401 потребляет низкий ток.
7. MCU забирает (получает) данные со своей скоростью передачи (пример 10kbps).
8. После того, как данные будут перемещены (забраны) из nRF2401 в MCU, DR1 установится в низкий уровень. Причем, если во время перемещений данных MCU оставит на CE высокий уровень, то после перемещения данных nRF2401 будет готов к приему следующего ВЧ пакета, иначе см. рисунок 17.

### «Прямой» режим

Прямой режим в nRF2401 работает аналогично традиционным ВЧ устройствам. Данные должны поступать со скоростью  $1Mbps_{-0.2048kbps}^{+0.2048kbps}$ , или  $250kbps_{-0.05kbps}^{+0.05kbps}$ .

### Прямой режим передачи данных

Выводы интерфейса для подключения MCU: CE, DATA

1. Перед тем как послать данные из MCU в nRF2401 необходимо установить высокий уровень на входе CE.
2. Радиочастотный тракт в nRF2401 активизируется, и по истечению переходных процессов в nRF2401 со временем 200 мкс, данные смогут промодулировать несущую частоту передатчика напрямую, не подвергаясь внутренней обработке в nRF2401.
3. Формирование структуры ВЧ пакета возлагается на MCU, а не на nRF2401.

### Прямой режим приема данных

Выводы интерфейса для подключения MCU: CE, CLK1, и DATA

1. Как только nRF2401 сконфигурируется и включится (высокий уровень на входе CE) в «прямом» режиме приема RX, сразу начнут формироваться данные из-за эфирного шума.
2. Как только nRF2401 начнет привязаться к входному потоку данных, CLK1 будет (также) выдавать сигнал синхронизации.
3. Как только будет найдена правильная преамбула, CLK1 и DATA привяжутся к входному сигналу, и, по мере передачи ВЧ пакета, его содержимое появится на выходе DATA.
4. Для синхронизации ВЧ пакета необходимо формировать 8 битов. Причем, если первый бит данных имеет низкий уровень, то и преамбула должна начинаться с низкого уровня
5. Этот режим не поддерживает работу детектора данных (DR). Проверка адреса и контрольной суммы должна производиться программными средствами MCU.



### Режим DuoCeiver™ - одновременный прием двух каналов

Одновременная работа в двух режимах **ShockBurst™** и **DuoCeiver™** позволяет организовать одновременный прием двух параллельных частотно разнесенных каналов с максимальной скоростью передачи данных.

#### Принцип:

- nRF2401 может принимать данные от двух передатчиков, с разнесенной несущей частотой относительно друг друга на 8 МГц (8-ой частотный канал) и передающих со скоростью 1Mbps (например, от nRF2401 или nRF2402)
- Данные двух каналов поступают в MCU по двум разделенным интерфейсам:
  - Канал 1: CLK1, DATA, и DR1
  - Канал 2: CLK2, DOUT2, и DR2
  - DR1 и DR2 функционируют только при наличии режима **ShockBurst™**

**DuoCeiver™** - технология, позволяющая принимать данные по двум независимым каналам, а именно заменяет два приемника.

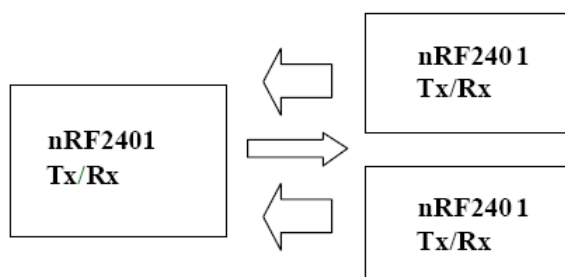


Рисунок 9. Имитация двух независимых приемника в одной микросхеме nRF2401

Для nRF2401 возможно вести прием данных по двум каналам одновременно, частота второго канала должна быть выше на 8 МГц, чем частота первого канала. nRF2401 должна быть запрограммирована на частоту приема 1-го канала. В таком режиме работы в nRF2401 не используется переключение каналов. В «прямом» режиме MCU должен быть в состоянии одновременного обращения с двумя поступающими пакетами данных, если только данные не мультиплексируются между двумя каналами. **ShockBurst™** - синхронизирует передачу данных в MCU от первого канала. В это же время данные второго канала хранятся в nRF2401, и ждут очереди передачи в MCU. Таким образом, пакеты данных обоих каналов, без потери, попадают в MCU, тем самым, снижая требования к быстродействию MCU.



Рисунок 10. DuoCeiver™ - два независимых канала приема





### **Режим конфигурации**

В режиме конфигурации загружаемое в nRF2401 конфигурационное слово имеет длину до 15 байтов. Загрузка осуществляется через 3 проводной интерфейс (CS, CLK1 и DATA). Дополнительная информация о конфигурации nRF2401 находится на странице 19.

### **«Спящий» режим**

Этот режим используется, чтобы минимизировать среднее ток потребления. Данный режим поддерживает короткие времена включения. В этом режиме, активен кварцевый генератор. Ток потребления зависит от частоты кварцевого генератора (Например, 12 мкА при 4 МГц, 32 мкА при 16 МГц). Содержимое конфигурационного слова сохраняется неизменным.

### **Энергосберегающий режим**

Этот режим обеспечивает наименьшее потребление тока от элементов питания менее чем 1 мкА. Содержимое конфигурационного слова сохраняется неизменным.



### Конфигурация выводов для различных режимов работы nRF2401

Режимы работы nRF2401	Включаемые режимы		ВХОДЫ			ДВУХНАПРАВЛЕННЫЕ			ВЫХОДЫ		
	RXMODE	ShockBurst	PWR_UP	CE	CS	назначение CLK1	назначение DATA	назначение CLK2	DR1	DR2	DOUT2
Энергосберегающий	X	X	0	X <sup>1</sup>	1	ВХОД	ВХОД	ВХОД	0	0	0
						X	X	X			
Энергосберегающий	0	1	0	X	0	ВХОД	ВХОД	ВХОД	0	0	0
						X	X	X			
Энергосберегающий	1	1	0	X	0	ВХОД	ВХОД	ВХОД	0	0	0
						CLK	X	X			
«Спящий»	0	X	1	0	0	ВХОД	ВХОД	ВХОД	0	0	0
						X	X	X			
«Спящий»	1	0	1	0	0	ВХОД	ВХОД	ВХОД	0	0	0
						X	X	X			
«Спящий»	1	1	1	0	0	ВХОД	ВХОД <sup>2</sup>	ВХОД	0	DR2	0
						CLK	DATA	X			
«Спящий»	1	1	1	0	0	ВХОД	ВЫХОД <sup>3</sup>	ВХОД	1	DR2	0
						CLK	DATA	X			
Конфигурационный	X	X	1	0	1	ВХОД	ВХОД	ВХОД	0	0	0
						CLK	CONFIG	X			
TX ShockBurst™	0	1	1	1	0	ВХОД	ВХОД	ВХОД	0	0	0
						CLK	DATA	X			
TX прямой	0	0	1	1	0	ВХОД	ВХОД	ВХОД	0	0	0
						X	DATA	X			
RX ShockBurst™ для первого канала	1	1	1	1	0	ВХОД	ВЫХОД	ВХОД	DR1	0	0
						CLK	DATA	X			
RX ShockBurst™ для двух каналов	1	1	1	1	0	ВХОД	ВЫХОД	ВХОД	DR1	DR2	DATA
						CLK	DATA	CLK			
RX прямой для первого канала	1	0	1	1	0	ВЫХОД	ВЫХОД	ВЫХОД	0	0	0
						CLK	DATA	0			
RX прямой для двух каналов	1	0	1	1	0	ВЫХОД	ВЫХОД	ВЫХОД	0	0	DATA
						CLK	DATA	CLK			

Таблица 8

1. Вход = X означает, что вход может быть установлен либо в высокий либо в низкий уровни
2. Вход если DR1 низкий уровень.
3. Выход если DR1 высокий уровень



### Конфигурация микросхемы

Вся конфигурация nRF2401 организуется через 3 проводной интерфейс. Длина конфигурационного слова для режима ShockBurst может достигать 15 байтов, для «прямого» режима до 2 байтов.

### Конфигурация для режима работы ShockBurst™

Конфигурационное слово в ShockBurst™ позволяет nRF2401 обрабатывать ВЧ протокол. Как только протокол завершен, и загружен в nRF2401, в течение выполняемой операции необходимо обновлять только один байт биты[7:0]

Конфигурационные блоки, предназначенные для ShockBurst™, определяют структуру ВЧ пакета.

- Длина данных – «число» битов данных в ВЧ пакете  
Это позволяет различать местоположение в ВЧ пакете данных и CRC
- Длина адреса – «число» битов адреса в ВЧ пакете  
Это позволяет различать местоположение в ВЧ пакете данных и адреса
- ADDR (RX канал 1 и 2) адрес предназначения для полученных данных.
- CRC – позволяет в nRF2401 производить контроль с помощью циклического избыточного кода.

#### ЗАМЕЧАНИЕ:

Эти конфигурационные блоки, за исключением контроля, с помощью циклического избыточного кода, предназначены для принимаемых пакетов. В режиме TX, MCU должен сформировать адрес и данные, которые будут соответствовать той конфигурации nRF2401, которая будет их получить. Используя в nRF2401 контроль, с помощью циклического избыточного кода, необходимо помнить, что CRC должен иметь ту же самую длину и для TX и для RX устройств.

ПРЕАМБУЛА	АДРЕС	ДАННЫЕ	CRC
-----------	-------	--------	-----

Рисунок 11.

### Конфигурация для режима работы прямого режима

В этом режиме важны только два первых байта (бит [15:0]) слова конфигурирования.



## Общее представление конфигурационного слова

	Разряд двоичного числа	Число битов	Имя	Функция
<b>ShockBurst™ Конфигурация</b>	143:120	24	Тест	Проверочный
	119:112	8	DATA2_W	Длина данных RX канал 2
	111:104	8	DATA1_W	Длина данных RX канал 2
	103:64	40	ADDR 2	Адрес до 5 байтов для RX канала 2
	63:24	40	ADDR 1	Адрес до 5 байтов для RX канала 1
	23:18	6	ADDR_W	Число адресных битов (оба канала RX).
	17	1	CRC_L	8 или 16 бит CRC
	16	1	CRC_EN	Разрешение на работу CRC генерации/проверки.
<b>Общая конфигурация</b>	15	1	RX2_EN	Разрешение двухканального режима приема
	14	1	CM	Выбор режима (Прямой или ShockBurst™)
	13	1	RFDR_SB	Скорость передачи ВЧ пакета (1Mbps требует кварцевого резонатора 16МГц)
	12:10	3	XO_F	Частота кварцевого резонатора
	9:8	2	RF_PWR	Выходная мощность несущей ВЧ сигнала
	7:1	7	RF_CH#	Частота канала
	0	1	RXEN	Работа в режиме RX или TX

Таблица 9.

По положительным фронтам на CLK1 конфигурационное слово сдвигается в сторону MSB (старших разрядов), и по заднему фронту CS новая конфигурация становится доступной

### ЗАМЕЧАНИЕ:

По заднему фронту CS, nRF2401 обновляет и запоминает количество бит записанных во время последней конфигурации.

Например

Если нужно сконфигурировать nRF2401 на два RX-канала в ShockBurst™, то общее количество бит, которое нужно записать в него во время первой конфигурации после подачи VDD равно 120. Как только установлен желаемый протокол, метод и ВЧ канал, для того чтобы переключиться между RX и TX вдвигается только один бит.



### Детальное описание конфигурационного слова

Имеются следующие функции 144 битов (старший с номером 143), используемых для конфигурации nRF2401:

Общая конфигурация устройства: разряды [15:0]

Конфигурация ShockBurst™: разряды [9:16]

Тестовая конфигурация: разряды [143:120]

MSB (старший разряд)	ТЕСТ						
D143	D142	D141	D140	D139	D138	D137	D136
1	0	0	0	1	1	1	0

по умолчанию

MSB (старший разряд)	ТЕСТ														
D135	D134	D133	D132	D131	D130	D129	D128	D127	D126	D125	D124	D123	D122	D121	D120
0	0	0	0	1	0	0	0	0	0	0	1	1	1	0	0

по умолчанию

DATA2 W							
D119	D118	D117	D116	D115	D114	D113	D112
0	0	1	0	0	0	0	0

по умолчанию

DATA1 W							
D111	D110	D109	D108	D107	D106	D105	D104
0	0	1	0	0	0	0	0

по умолчанию

ADDR 2											
D103	D102	D101	...	D71	D70	D69	D68	D67	D66	D65	D64
0	0	0	...	1	1	1	0	0	1	1	1

по умолчанию

ADDR 1											
D63	D62	D61	...	D31	D30	D29	D28	D27	D26	D25	D24
0	0	0	...	1	1	1	0	0	1	1	1

по умолчанию

ADDR W					
D23	D22	D21	D20	D19	D18
0	0	1	0	0	0

по умолчанию

CRC	
D17	D16
Состояние CRC 1=16бит, 0=8бит	CRC 1=включено, 0= выключено
0	1

по умолчанию

ВЧ - программирование															LSB
D15	D14	D13	D12	D11	D10	D9	18	D7	D6	D5	D4	D3	D2	D1	D0
Два канала	BUF	OD	ХО Частота			ВЧ Мощность		Выбор канала							RXEN
0	0	0	0	1	0	0	0	0	0	0	1	1	1	0	0

по умолчанию

Таблица 10.

Старший бит должен быть загружен первым в конфигурационный регистр.

Конфигурационное слово по умолчанию: h8E08.1C20.2000.0000.00E7.0000.0000.E721.0F04.



## Конфигурация ShockBurst™

Битовый интервал [119:16] состоит из сегментов конфигурационного регистра предназначенного для работы с ShockBurst™ протоколом. Конфигурация ShockBurst выполняется и остается установленной в течение всего времени пока подано напряжение VDD. В течение работы необходимо менять только первый байт для канала частоты и RX/TX.

## PLL\_CTRL

PLL_CTRL		
D121	D120	ФАПЧ
0	0	Открыт TX/Закрит RX
0	1	Открыт TX/Открыт RX
1	0	Закрит TX/Закрит RX
1	1	Закрит TX/Открыт RX

Таблица 11. Установки ФАПЧ

Бит 121-120:

PLL\_CTRL: Установка управлением ФАПЧ. При закрытии ФАПЧ в TX будет отсутствовать девиация несущей частоты. Для нормального режима работы эти два бита должны быть нулевыми.

## DATAx\_W

DATA2 W							
119	118	117	116	115	114	113	112

DATA1 W							
111	110	109	108	107	106	105	104

Таблица 12. Число битов в данных.

Бит 119 – 112:

DATA2\_W: Длина данных ВЧ пакета для приемного канала 2.

Бит 111 – 104:

DATA1\_W: Длина данных ВЧ пакета для приемного канала 1.

ЗАМЕЧАНИЕ:

Полное число битов в ВЧ пакете режима ShockBurst™ не должна превышать 256! Отсюда, максимальная длина данных:

$$DATAx\_W(bits) = 256 - ADDR\_W - CRC$$

Где:

ADDR\_W: длина RX адреса установленного в конфигурационном слове B[23:18]

CRC: контрольная сумма, 8 или 16 битов установленных в конфигурационном слове B[17]

PRE: преамбула, 8 битов подставляемых автоматически

Чем короче длина адреса и CRC, тем длиннее можно сделать данные в каждом пакете.

**ADDRx**

ADDR2											
103	102	101	....	71	70	69	68	67	66	65	64

ADDR1											
63	62	61	....	31	30	29	28	27	26	25	24

Таблица 13. Адреса первого приемного канала и второго

Бит 103 – 64:

ADDR2: Адрес приемного канала 2, до 40 битов.

Бит 63 – 24: ADDR1

ADDR1: Адрес приемного канала 1, до 40 битов.

**ЗАМЕЧАНИЕ!**

Если используются не все биты в ADDR<sub>x</sub>, то неиспользуемые могут быть установлены в логический 0.

**ADDR\_W & CRC**

ADDR_W						CRC_L	CRC_EN
23	22	21	20	19	18	17	16

Таблица 14. Число битов, сохраненных для RX адреса + CRC установка

Бит 23 – 18:

ADDR\_W: Число принимаемых битов в пакете для RX адреса в режиме ShockBurst™.

**ЗАМЕЧАНИЕ:**

Максимальное число адресных битов 40 (5 байт). Более 40 битов в ADDR\_W не должно быть.

Бит 17:

CRC\_L: Длина CRC, которая будет вычислена nRF2401 в режиме ShockBurst™.

Логический 0: 8 bit CRC

Логическая 1: 16 bit CRC

Бит: 16:

CRC\_EN: Разрешение формирования CRC (TX) и проверку (RX).

Логический 0: CRC включено

Логическая 1: CRC выключено

**ЗАМЕЧАНИЕ:**

Для увеличения длины данных в пакете можно применить CRC = 8 битам, но тогда может повыситься вероятность ложного приема.



### Общая конфигурация

Эта часть конфигурационного слова, которая устанавливает параметры.

Режимы:

RX2_EN	CM	RFDR_SB	XO_F			RF_PWR	
15	14	13	12	11	10	9	8

Таблица 15. Установки ВЧ работы

Бит 15:

RX2\_EN (разрешение на прием по каналу 2):

Логический 0: Одноканальный режим приема

Логическая 1: Двухканальный режим приема

#### ЗАМЕЧАНИЕ:

В двухканальном режиме nRF2401 осуществляет прием данных по двух частотно разделенным каналам. Частота первого приемного канала устанавливается в конфигурационном слове с битами [7-1], частота второго приемного канала устанавливается автоматически на 8 МГц выше первого.

Бит 14 (CM):

Режимы ВЧ передачи:

Логический 0: nRF2401 работа в «прямом» режиме.

Логическая 1: nRF2401 работа в режиме ShockBurst™.

Бит 13 (RFDR\_SB):

Скорость передачи ВЧ пакета:

Логический 0: 250 kbps

Логическая 1: 1 Mbps

#### ЗАМЕЧАНИЕ:

При установленной скорости передачи 250 kbps вместо 1Mbps улучшится чувствительность приемного тракта на 10 дБ. Скорость передачи в 1Mbps требует кварцевого резонатора 16 МГц.

Бит 12-10:

XO\_F: Информировать nRF2401 о частоте примененного кварцевого резонатора:

XO Выбор частоты			
D12	D11	D10	Частота кварцевого резонатора, МГц
0	0	0	4
0	0	1	8
0	1	0	12
0	1	1	16
1	0	0	20

Таблица 16.





Бит 9-8:

RF\_PWR: Устанавливает в nRF2401 значение мощности выхода несущей частоты:

МОЩНОСТЬ ВЫХОДА		
D9	D8	P [дБм]
0	0	-20
0	1	-10
1	0	-5
1	1	0

Таблица 17.

### ВЧ каналы

RF_CH#							RXEN
7	6	5	4	3	2	1	0

Таблица 18.

Бит 7 – 1:

RF\_CH#: Устанавливает частоту канала nRF2401.

Частота канала **передачи** задается выражением:

$$Channel_{RF} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz}$$

RF\_CH #: может быть установлено в пределах от 2400MHz до 2527MHz.

Частота первого приемного канала задается выражением:

$$Channel_{RF} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz} \text{ (Receive at PIN\#8)}$$

RF\_CH #: может быть установлено в пределах от 2400MHz до 2527MHz.

### ЗАМЕЧАНИЕ:

Каналы, с частотой свыше 2483 МГц, могут использоваться только на определенных территориях (например: Япония)

Частота второго приемного канала определяется выражением:

$$Channel_{RF} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz} + 8\text{MHz} \text{ (Receive at PIN\#4)}$$

RF\_CH #: может быть установлено в пределах от 2400MHz до 2527MHz.

Бит 0:

Установка активного режима:

Логический 0: режим передачи

Логическая 1: режим приема



## ОПИСАНИЕ ПАКЕТА ПЕРЕДАЧИ ДАННЫХ

PRE-AMBLE	ADDRESS	PAYLOAD	CRC
-----------	---------	---------	-----

Рисунок 12.

Пакет для обоих режимов (ShockBurst™ и «прямого») состоит из 4-х частей:

<b>1. Преамбула</b>	<ul style="list-style-type: none"> <li>Преамбула необходима как в ShockBurst™ режиме так и в «прямом».</li> <li>Структура 8-ми битов преамбулы зависит от первого бита адреса</li> </ul> <table> <tr> <td><b>Преамбула</b></td><td><b>1-ый бит адреса</b></td></tr> <tr> <td>01010101</td><td>0</td></tr> <tr> <td>10101010</td><td>1</td></tr> </table> <ul style="list-style-type: none"> <li>Преамбула автоматически добавляется к пакету данных в режиме ShockBurst™, в «прямом» режиме должен формировать MCU</li> <li>В режиме ShockBurst™ преамбула автоматически удаляется из пакета при получении данных. В «прямом» режиме нет.</li> </ul>	<b>Преамбула</b>	<b>1-ый бит адреса</b>	01010101	0	10101010	1
<b>Преамбула</b>	<b>1-ый бит адреса</b>						
01010101	0						
10101010	1						
<b>2. Адрес</b>	<ul style="list-style-type: none"> <li>Адрес необходим в ShockBurst™ режиме<sup>1</sup>.</li> <li>От 8 до 40 битов</li> <li>В режиме ShockBurst™ адрес автоматически удаляется из пакета при получении данных. В «прямом» режиме нет.</li> </ul>						
<b>3. Данные</b>	<ul style="list-style-type: none"> <li>Данные передачи</li> <li>В режиме ShockBurst™ длина данных составляет 256 битов минус (адрес: от 8 до 40 бит + CRC: 8 или 16 бит)</li> <li>В «прямом» режиме максимальная длина пакета при скорости передачи в 1Mbps составляет 4000 бит (4 миллисекунды)</li> </ul>						
<b>4. CRC</b>	<ul style="list-style-type: none"> <li>CRC используется только в режиме ShockBurst™</li> <li>8 или 16 битов</li> <li>В режиме ShockBurst™ CRC автоматически удаляется из пакета при получении данных.</li> </ul>						

Таблица 19

<sup>1</sup> Предложения по использованию адресов в режиме ShockBurst™: Больше битов в адресе даст меньшее ложное обнаружение, которое в конце может дать более низкую потерю пакета данных.

А. Адрес, имеющий (5, 4, 3, или 2) одинаковых байт, применять не рекомендуются, потому что это приведет к снижению помехоустойчивости пакета.

Б. Так же к снижению помехоустойчивости приведет адрес, где уровень меняется только 1 раз (например: 000FFFFFFFF).

В «прямом» режиме все будет зависеть от программного обеспечения, используемого в MCU, но рекомендуется иметь те же самые ограничения на адрес.



## ВАЖНЫЕ ВРЕМЕННЫЕ ХАРАКТЕРИСТИКИ

ВРЕМЕННОЙ ПРОЦЕСС	МАКС.	МИН.	ОБОЗНАЧЕНИЕ
PWR_DWN → Конфигурационный режим	3 мс		Tpd2cfgm
PWR_DWN → Активный режим (RX/TX)	3 мс		Tpd2a
ST_BY → TX ShockBurst™ режим	195 мкс		Tsby2txSB
ST_BY → TX «прямой» режим	202 мкс		Tsby2txDM
ST_BY → RX режим	202 мкс		Tsby2rx
Минимальное время задержки от CS до данных		5 мкс	Tcs2data
Минимальное время задержки от CE до данных		5 мкс	Tce2data
Минимальное время задержки от DR1/2 до CLK		50 нс	Tdr2clk
Максимальное время задержки от CLK до данных	50 нс		Tclk2data
Задержка между фронтами		50 нс	Td
Время установки		500 нс	Ts
Время удержания		500 нс	Th
Задержка, чтобы закончить внутренние данные GFSK		1/скорость передачи	Tfd
Минимальное время удержания высокого уровня входа синхронизации		500 нс	Thmin
Установка данных в «прямом» режиме	50 нс		Tsdm
Минимальное время удержания высокого уровня синхронизации в ««прямом»» режиме		300 нс	Thdm
Минимальное время удержания низкого уровня синхронизации в ««прямом»» режиме		230 нс	Tldm
Время передачи пакета в «прямом» режиме	4 мс		ToaDM

Таблица 20.

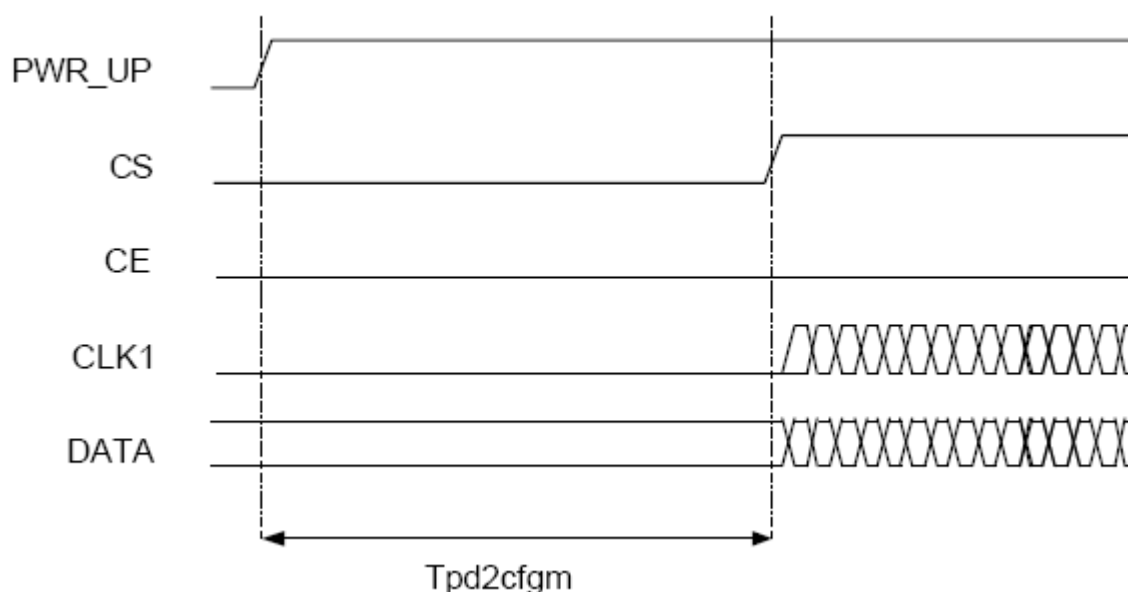


Рисунок 13. Временные диаграммы начала конфигурации с момента выхода из энергосберегающего режима (или подачи напряжения питания VDD)

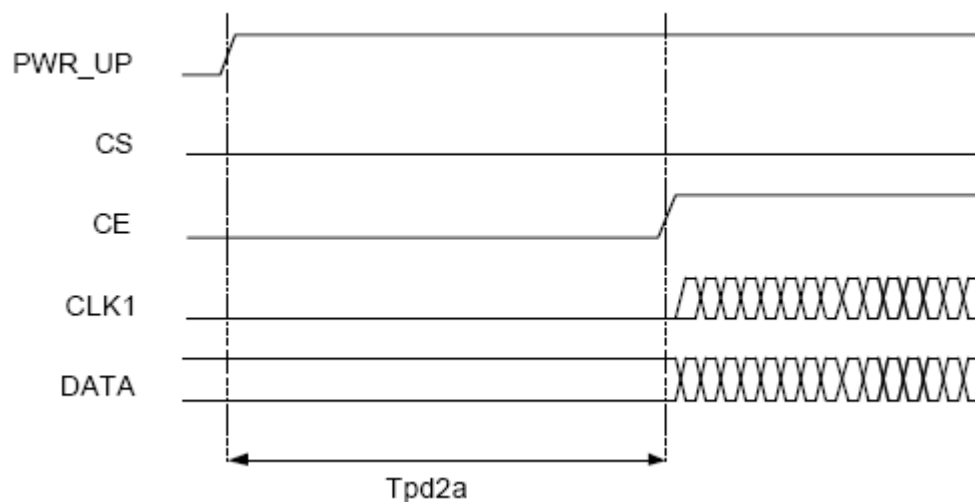


Рисунок 14. Временные диаграммы начала активного режима с момента выхода из энергосберегающего режима (или подачи напряжения питания VDD)

Обратите внимание, что после снятия VDD конфигурационное слово теряется, и перед тем как перевести устройство в один из активных режимов, его нужно сконфигурировать. Если устройство сконфигурировано, то можно переходить из режима пониженного потребления в желаемый активный режим напрямую.

**ЗАМЕЧАНИЕ:**

CE и CS не могут иметь высокий уровень одновременно, так как установка одного из них определяет в какой режим войдет устройство - в конфигурационный или активный.



## Временные характеристики конфигурационного режима

Когда, необходимо изменить один и более битов в конфигурационном слове, то это должно происходить следующим образом:

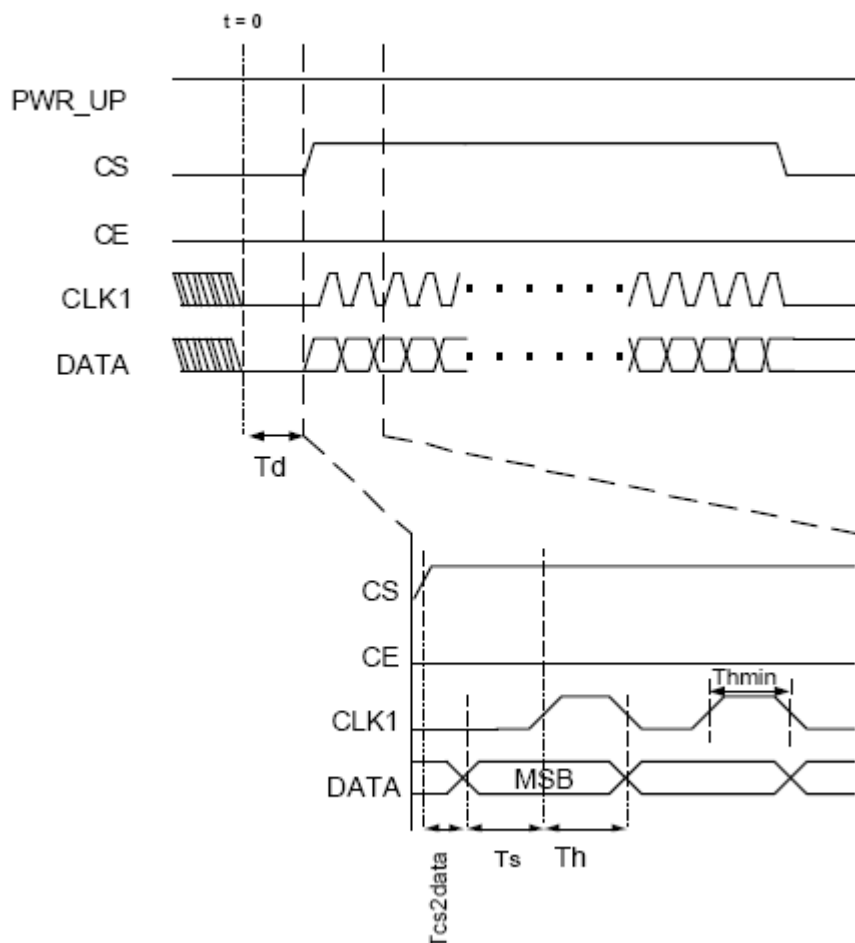


Рисунок 15.

Если конфигурационный режим происходит в не энергосберегающем режиме, то на CS может быть установлен высокий уровень по истечению временного интервала  $T_{pd2sby}$ , как показано на рисунке 13.



## Временные характеристики ShockBurst™ режима

### ShockBurst™ TX:

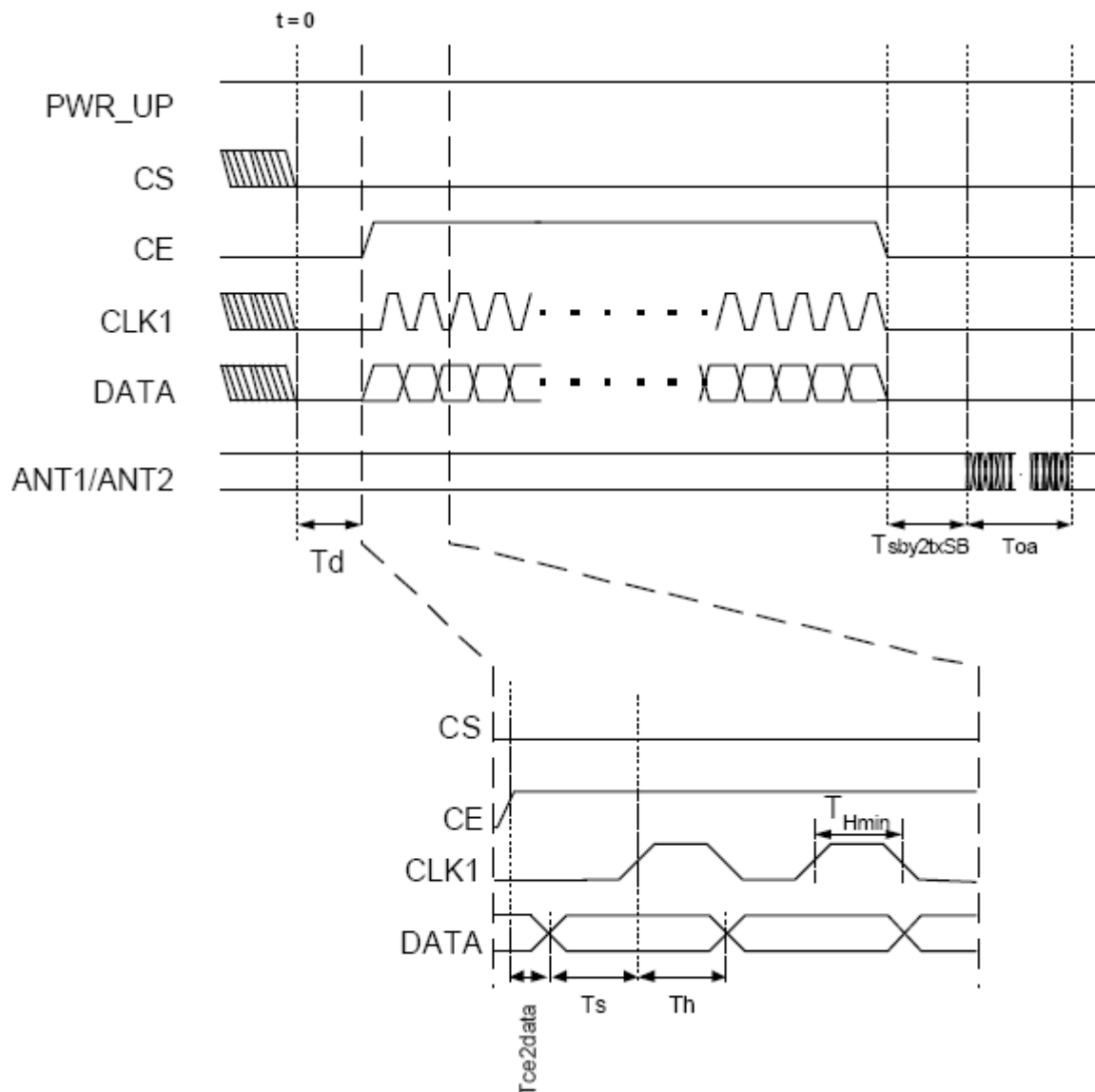


Рисунок 16.

Время передачи пакета  $T_{oa}$  формируется из длины пакета и скорости передачи, как показано в формуле:

$$T_{OA} = 1 / \text{datarate} \cdot (\# \text{ databits} + 1)$$



**ShockBurst™ RX:**

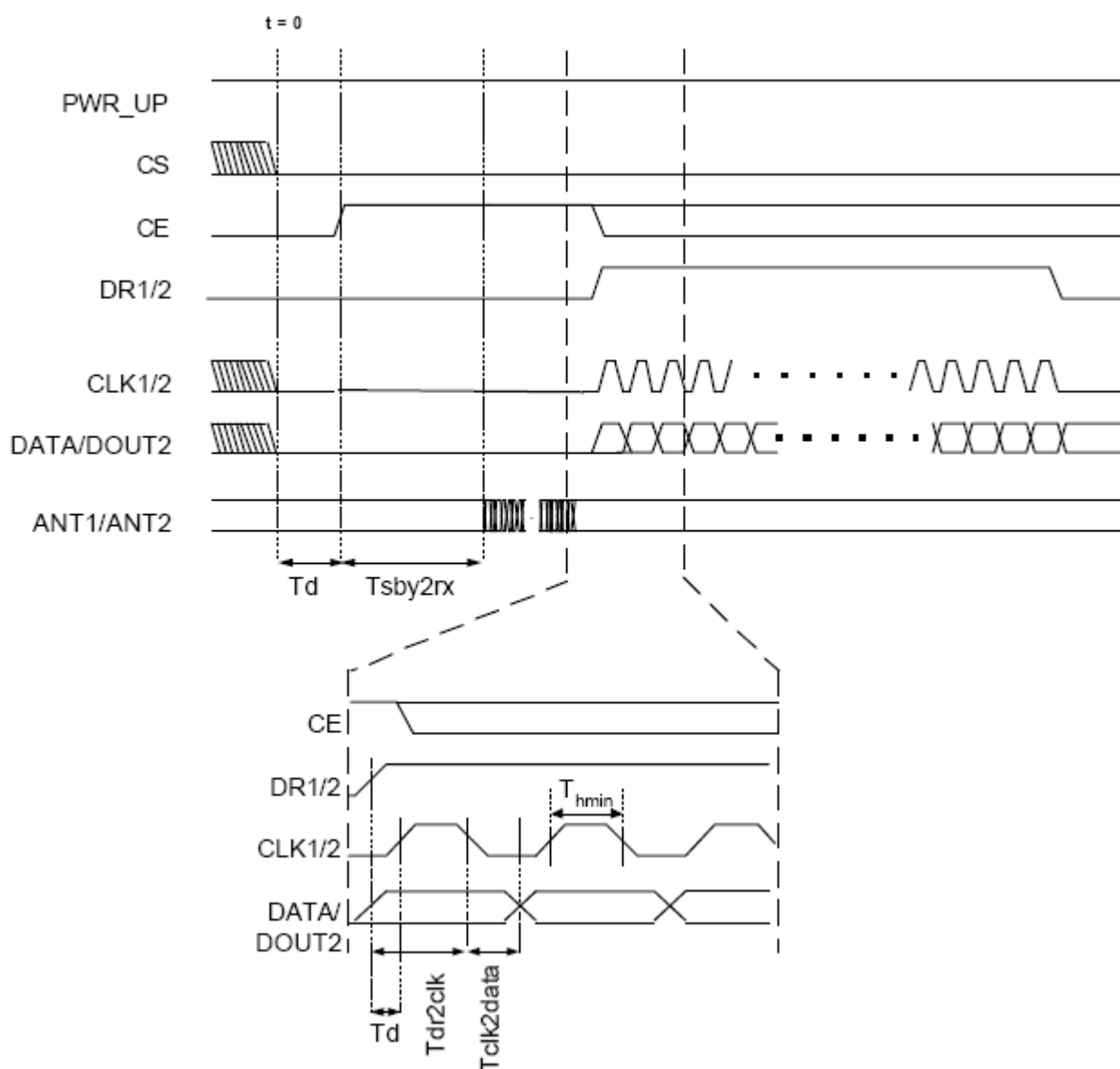


Рисунок 17.

Если во время загрузки данных удерживать высокий уровень на CE, то это приведет к повышению потребления тока (18mA), но позволит уменьшить время включения (200ms) когда DR1 опустится в ноль.



## Временные характеристики «Прямого» режима

### «Прямой» режим TX:

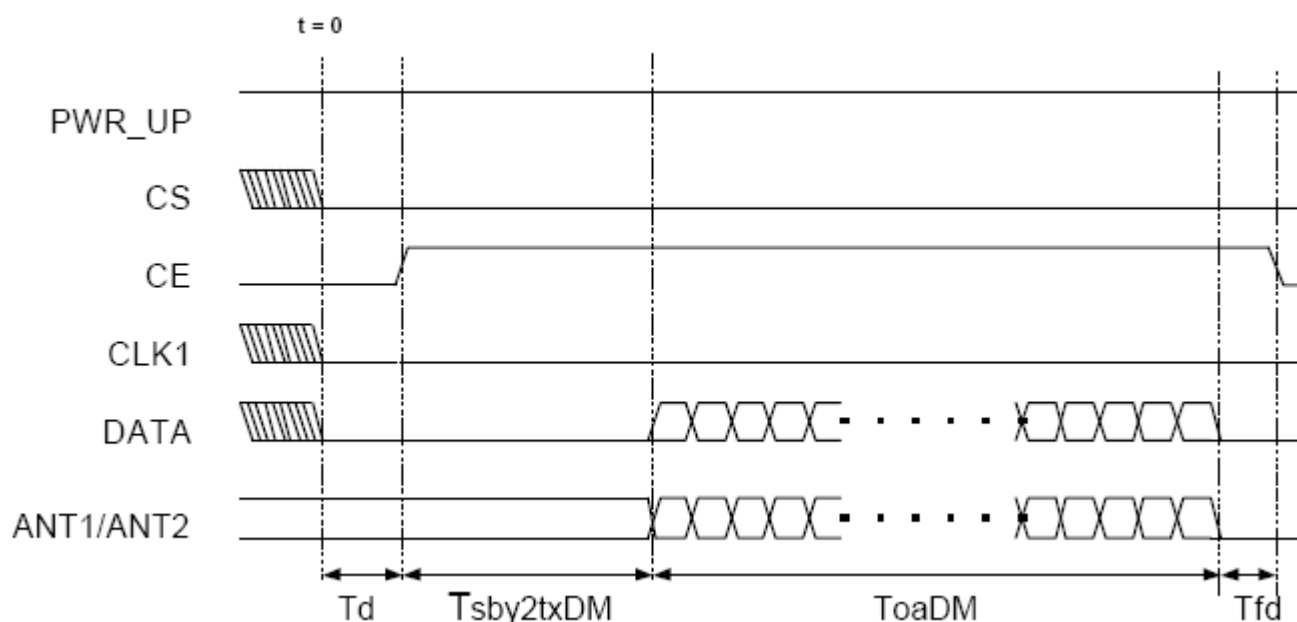


Рисунок 18

В «прямом» режиме для входных в nRF2401 данных не требуется сигнал синхронизации, поэтому сигнал CLK должен стабильно находиться всегда в нулевом уровне во время всей передачи данных.

Точная задержка  $T_{sby2txDM}$  описывается следующей формулой:

$$T_{sby2txDM} = 194\mu s + 1/F_{XO} \cdot 14 + 2.25\mu s$$

Максимальная длина пакета ( $T_{oaDM}$ ) во всем диапазоне напряжений и температур - 4ms. Это ограничено дрейфом частоты в передатчике и не зависит от скорости передачи данных и канала частоты.





**«Прямой» режим RX:**

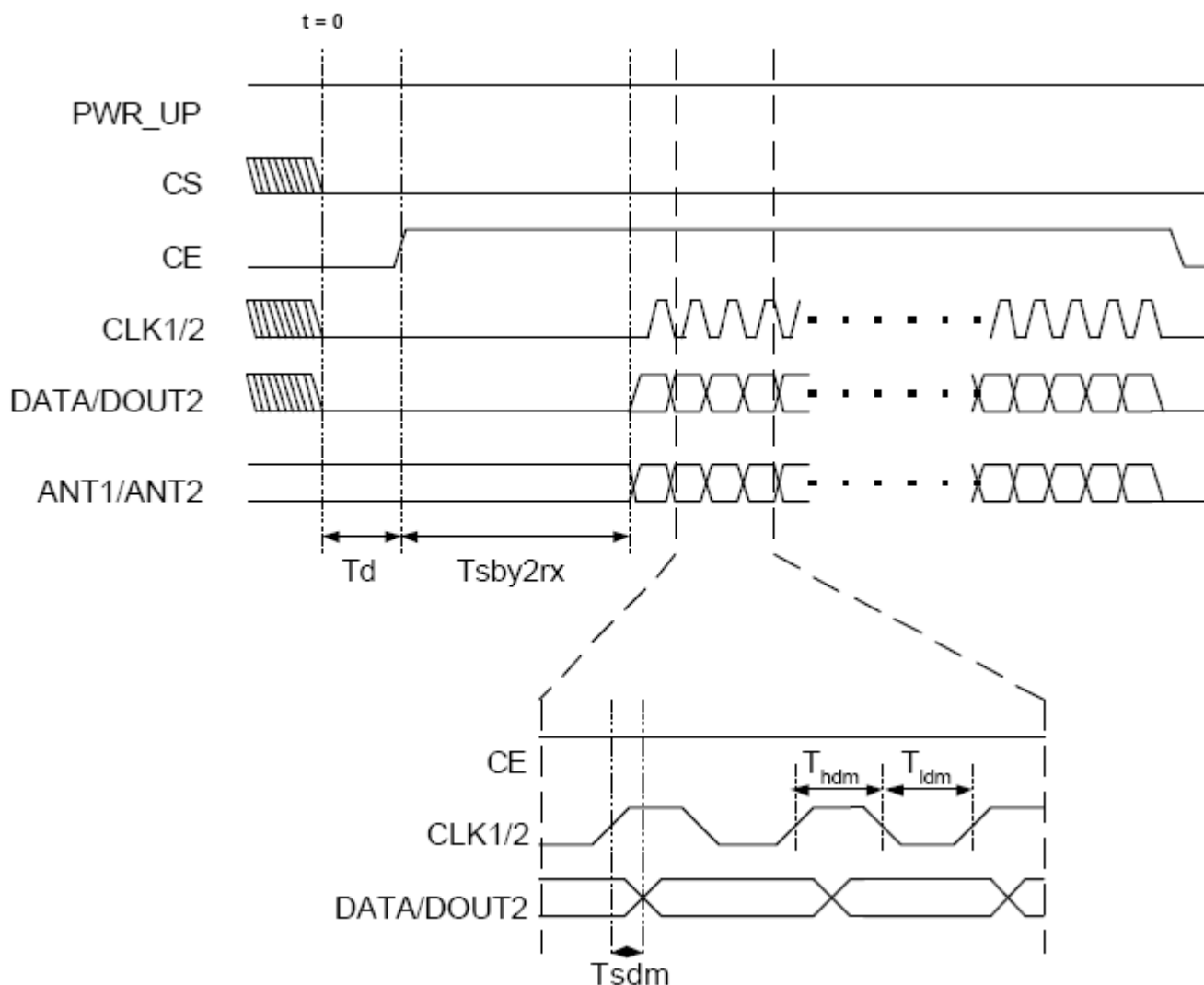


Рисунок 19.

$T_{sby2rx}$  характеризует задержку от положительного фронта сигнала CE до старта детектирования (демодулирования) приходящих данных



### РАДИОЧАСТОТНЫЕ ДАННЫЕ

Выходы “ANT1 и ANT2” являются дифференциальным выходом подключения антенны. Выходы должны иметь связь по постоянному току с VDD\_PA, через дроссельную катушку или через точку центра в дипольной антенне. Импеданс нагрузки, между выводами ANT1/ANT2 должен быть в диапазоне 200-700 Ом.

Оптимальный дифференциальный импеданс антенны для максимальной выходной мощности (0 дБм) рекомендуется:  $100\Omega + j175\Omega$

### Управление выходной мощностью несущей частоты

Биты для установки мощности в конфигурационном слове	Выходная мощность	Ток потребления от источника питания
11	0 дБм $\pm$ 3 дБ	13 мА
10	-5 дБм $\pm$ 3 дБ	10,5 мА
01	-10 дБм $\pm$ 3 дБ	9,4 мА
00	-20 дБм $\pm$ 3 дБ	8,8 мА

При условии: VDD = 3.0V, VSS = 0V, T<sub>A</sub> = 27°C, импеданс нагрузки антенного выхода =  $100\Omega + j175\Omega$ .

Таблица 21.

### Требования к кварцевому резонатору

Допуска на точность от начальной установки частоты, температурного ухода и долговременной работы.

Частота	C <sub>L</sub>	ESR	C <sub>0max</sub>	Допуск для
4 МГц	12 пФ	150 Ом	7 пФ	$\pm 30 \cdot 10^{-6}$
8 МГц	12 пФ	100 Ом	7 пФ	$\pm 30 \cdot 10^{-6}$
12 МГц	12 пФ	100 Ом	7 пФ	$\pm 30 \cdot 10^{-6}$
16 МГц	12 пФ	100 Ом	7 пФ	$\pm 30 \cdot 10^{-6}$
20 МГц	12 пФ	100 Ом	7 пФ	$\pm 30 \cdot 10^{-6}$

Таблица 22.

Чтобы достигнуть низкого потребления и быстрого запуска генератора, рекомендуется применять точные кварцевые резонаторы, имеющие маленькую емкость нагрузки. Допускается использовать кварцевые резонаторы с C<sub>L</sub> до 16 пФ. Наилучшее низкое значение, эквивалентной параллельной емкости резонатора, Co=1.5pF, но это может увеличить цену резонатора.



### Запуск кварцевого резонатора цепями микроконтроллера.

Если в качестве источника сигнала для входа XC1 передатчика используется микроконтроллер, то нужно соблюдать несколько правил.

#### Параметры кварцевого резонатора

Драйвер контроллера в nRF2401 имеет требуемую нагрузочную емкость  $C_L$ . Точность установки частоты  $\pm 30 \cdot 10^{-6}$  требуется для функционирования радиолинии.

#### Входная амплитуда по входу кварцевого резонатора и ток потребления

Входной сигнал не должен иметь амплитуд, превышающих напряжение питания схемы. Превышение напряжения приведет к возбуждению ESD структуры, и характеристики будут ниже, чем заявленные в техническом описании. Тестируя nRF2401 от внешнего источника не имеющего постоянной составляющей, может привести к тому, что входной сигнал окажется меньше значения логического нуля, такой режим не допустим.

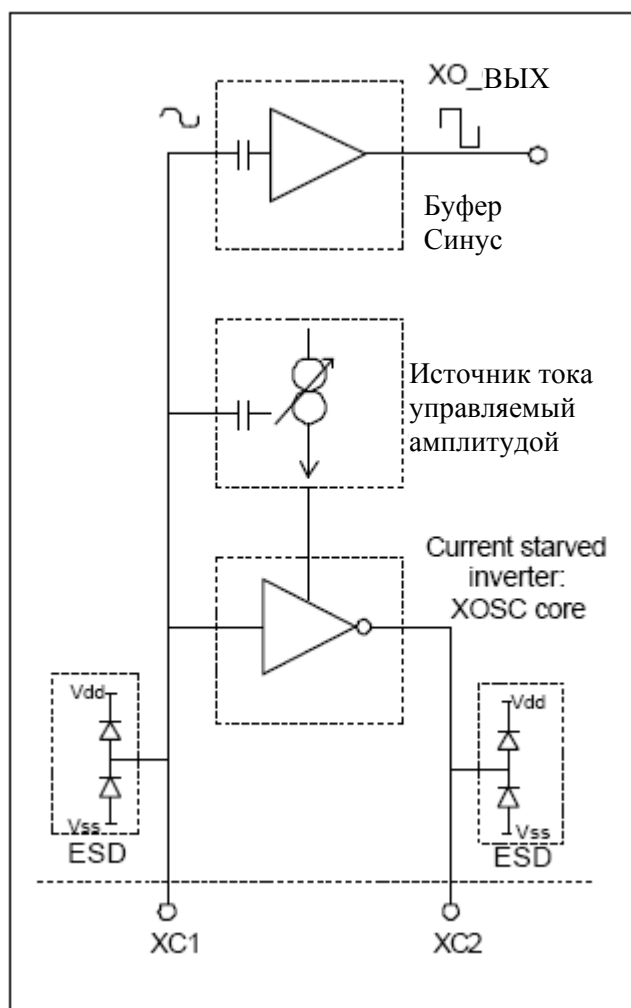


Рисунок 20. Принцип работы кварцевого генератора

Рекомендуется использовать блок постоянного тока перед выводом XC1 так, чтобы внутренние структуры ESD сами смещали напряжение XC1.

Амплитуда кварцевого генератора регулируется в nRF2401. Для достижения низкого тока потребления, а так же для наилучшего соотношения сигнал/шум, рекомендуется амплитуду входного сигнала свыше 0,4 Вольта (пиковое значение). Необходимая амплитуда входа не зависит от частоты.



Когда используется внешний источник, вывод ХС2 не используется, и может оставаться никуда не подключенным.

### Опорная частота MCU

В «прямом» режиме предъявляются требования к точности скорости передачи данных. Для детектирования приемных данных и восстановления синхронизации, скорость передачи должна быть в пределах  $\pm 200 \cdot 10^{-6}$ , учитывая, что данные "случайны", то есть статистическое вычисление, как часто преамбула как последовательность присутствует в данных. Синхронизация происходит таким образом, чтобы детектировать любую преамбулу, вне зависимости от того является она отдельной или входящей в поток данных

### Печатная плата и рекомендации по разводке

Для достижения правильной работы необходимо грамотно разработать печатную плату. Рекомендации по формированию топологии печатной платы для nRF2401 и внешних компонентов, могут быть загружены на сайте **[www.nordicsemi.no](http://www.nordicsemi.no)**.

Плата имеет два слоя, один из которых сплошная земля для достижения наилучших характеристик

Печатная плата должна иметь как минимум два слоя, где вторым слоем должна быть сплошная «земля». Такая конструкция печатной платы обеспечит оптимальную работу. Блокировочные конденсаторы должны быть подключены к выводам питания микросхемы настолько близко, насколько позволяет технология их монтажа. Все типы блокировочных конденсаторов должны быть предназначены в работе СВЧ схем (см. Таблица 23). Предпочтительно установить электролитический конденсатор поверхностного монтажа (например, 4.7мкФ тантал) параллельно с керамическим высокочастотным конденсатором. Цепи напряжения питания nRF905 должны быть отфильтрованы и развязаны от цепей любой цифровой схемы.

Длинных цепей питания на топологии печатной платы нужно избегать. Длина цепей подключения микросхемы к цепи «земли», включая блокировочные конденсаторы должна быть как можно короче. Контактные площадки VSS выводов микросхемы (верхний слой топологии печатной платы) должны соединяться с цепью «земля» (нижний слой топологии печатной платы) через металлизированные отверстия. Причем, металлизированные отверстия должны быть расположены к выводам VSS микросхемы на столько близко, насколько позволяет технология монтажа. Как минимум одно металлизированное отверстие должно использоваться для каждого вывода VSS микросхемы.

Цепи цифровой схемы не должны пролегать в топологии печатной платы как вблизи цепей питания микросхемы, так и рядом с корпусом микросхемы.



### ПРИМЕР ПРИМЕНЕНИЯ

подключение антенны с не дифференциальным 50 –Ом входом

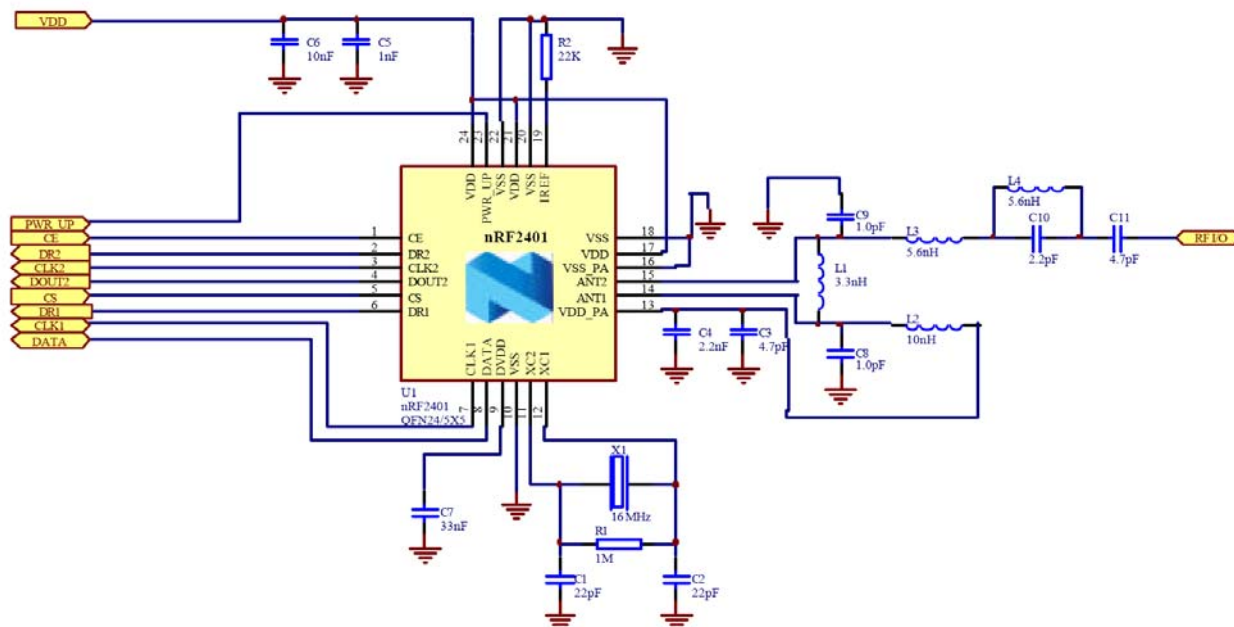


Рисунок 21.

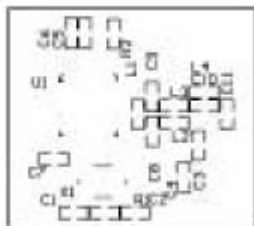
Компонент	Описание	Размер	Значение	Отклонение	Единицы
C1	NPO диэлектрик, 50 В	0603	22	±5%	пФ
C2	NPO диэлектрик, 50 В	0603	22	±5%	пФ
C3	NPO диэлектрик, 50 В	0603	4,7	±5%	пФ
C4	X7R диэлектрик, 50 В	0603	2,2	±10%	нФ
C5	X7R диэлектрик, 50 В	0603	1,0	±5%	нФ
C6	X7R диэлектрик, 50 В	0603	10	±10%	нФ
C7	X7R диэлектрик, 50 В	0603	33	±10%	нФ
C8	NPO диэлектрик, 50 В	0603	1	±0,1 пФ	пФ
C9	NPO диэлектрик, 50 В	0603	1	±0,1 пФ	пФ
C10	NPO диэлектрик, 50 В	0603	2,2	±0,25 пФ	пФ
C11	NPO диэлектрик, 50 В	0603	4,7	±0,25 пФ	пФ
L1	Индуктивность <sup>2)</sup>	0603	3,3	±5%	нГн
L2	Индуктивность <sup>2)</sup>	0603	10	±5%	нГн
L3	Индуктивность <sup>2)</sup>	0603	5,6	±5%	нГн
L4	Индуктивность <sup>2)</sup>	0603	5,6	±5%	нГн
R1	Резистор	0603	1	±5%	МОм
R2	Резистор	0603	22	±1%	кОм
U1	Приемопередатчик nRF2401	QFN24/5x5			
X1	Кварцевый резонатор C <sub>L</sub> = 12pF ESR<100 Ом	LxWxH = 4.0x2.5x0.8	16 <sup>1)</sup>	±30 * 10 <sup>-6</sup>	МГц

Таблица 23.



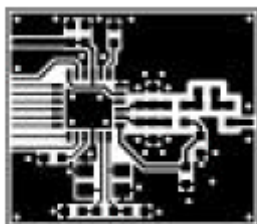
### ПРИМЕР ТОПОЛОГИИ.

На рисунке 22 показан пример топологии для схемы представленной на рисунке 21. Топология выполнена на двух стороннем фольгированном материале FR-4 толщиной 1,6 мм. Нижний слой представляет собой сплошной слой металлизации являющийся цепью «земля».

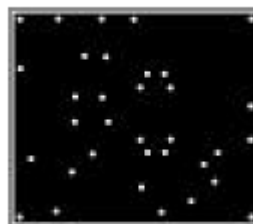


б) Нижний слой. Компоненты отсутствуют

а) Верхний слой. Слой нанесения шелкографии



с) Верхний слой. Слой проводников



д) Нижний слой. Слой проводников

Рисунок 22.