

## Diritti d'autore

Questo filmato è protetto dalle leggi sul copyright e dalle disposizioni dei trattati internazionali. Il titolo ed i copyright relativi al filmato (ivi inclusi, ma non limitatamente, ogni immagine, fotografia, animazione, video, audio, musica e testo) sono di proprietà dell'autore, prof. Luca Selmi, Università degli Studi di Modena e Reggio Emilia.

Il filmato può essere utilizzato dall'Università degli Studi di Modena e Reggio Emilia, per scopi istituzionali, non a fine di lucro. In tal caso non è richiesta alcuna autorizzazione.

Ogni altro utilizzo o riproduzione (ivi incluse, ma non limitatamente a, lo scaricare o creare copie su dispositivi locali, le riproduzioni su supporti magnetici, su reti di calcolatori e stampe) in toto o in parte è vietata, se non esplicitamente autorizzata per iscritto, a priori, da parte dell'autore. L'informazione contenuta in questo filmato è ritenuta essere accurata alla data della pubblicazione. Essa è fornita per scopi meramente didattici e non per essere utilizzata in progetti di impianti, prodotti, reti, ecc.

In ogni caso essa è soggetta a cambiamenti senza preavviso. L'autore non assume alcuna responsabilità per il contenuto di questo filmato (ivi incluse, ma non limitatamente, la correttezza, completezza, applicabilità, aggiornamento dell'informazione).

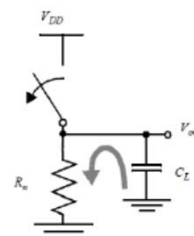
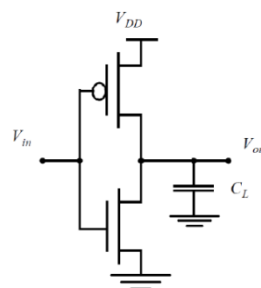
In ogni caso non può essere dichiarata conformità all'informazione contenuta in questo filmato. In ogni caso questa nota di copyright e il suo richiamo in calce non devono mai essere rimossi e devono essere riportati anche in utilizzi parziali.

(c) Luca Selmi - Univ. di Modena



## Comportamento dinamico dell'invertitore CMOS

- Assumiamo
  - Switch ideali ( $I_{OFF}=0$  A)
  - Tutti gli effetti reattivi sono riassunti in un'unica capacità di carico  $C_L$
  - Transizioni istantanee della tensione di ingresso
- L'equazione fondamentale da considerare è
  - $IC = -C \, dV_{out}/dt = I_{MOS}$
- Il transitorio della tensione  $V_{out}$  è costituito da due fasi
  - Transistore in regione di saturazione
  - Transistore in regione lineare
- Sostituiamo il transistor con un resistore equivalente di valore costante
- Le forme d'onda diventano quelle di semplici transistori RC (esponenziali)
- Il tempo per completare il transitorio è infinito

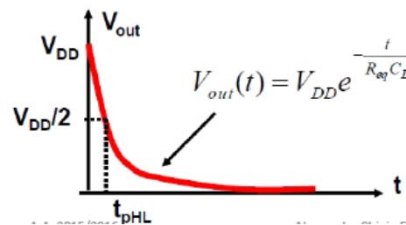


(c) Luca Selmi - Univ. di Modena



67

## Comportamento dinamico dell'invertitore CMOS



$$t_{0-50\%} = 0.69 R_{eq} C_L$$

$$t_{0-90\%} = 2.3 R_{eq} C_L$$

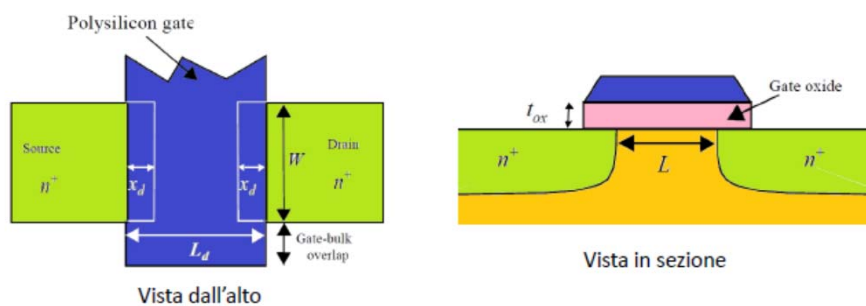
- Occorre calcolare Req e CL

(c) Luca Selmi - Univ. di Modena



68

## Capacità parassite del MOSFET: overlap



### Capacità di Overlap:

$$C_{GSO} = C_{GDO} = C_{ox} x_d W = C_o W$$

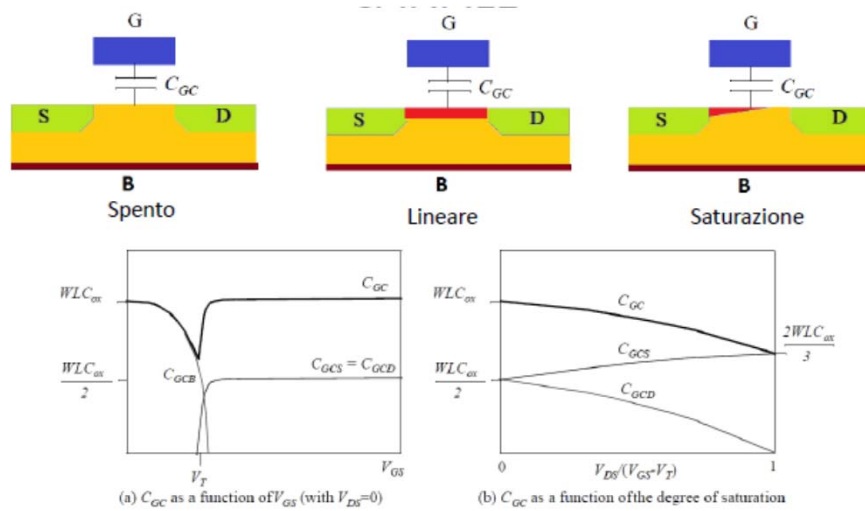
- La relazione Carica - Capacità per un semiconduttore è in generale di tipo non-lineare
- Le capacità non sono costanti al variare della tensione
- Si usa definire le «capacità differenziali», funzione della tensione applicata al condensatore, come  $C = dQ/dV$  (ad es.  $C_{gs0} = dQ_{gs0}/dV_{gs0}$ )
- Le capacità differenziali sono funzioni della tensione applicata

(c) Luca Selmi - Univ. di Modena



69

## Capacità parassite del MOSFET: canale

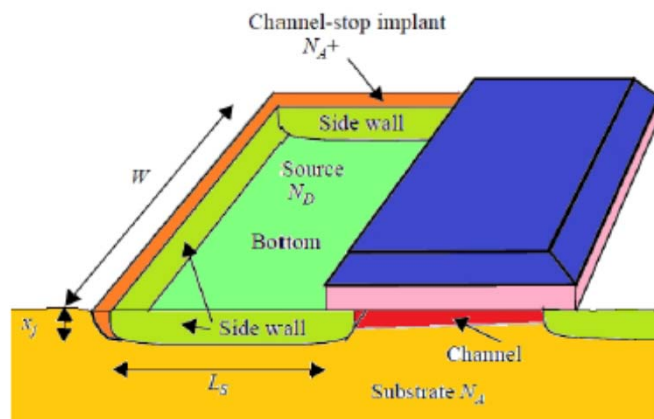


(c) Luca Selmi - Univ. di Modena



70

## Capacità parassite del MOS: source/drain



$$C_{diff} = C_{bottom} + C_{sw} = C_j \times AREA + C_{jsw} \times PERIMETER$$

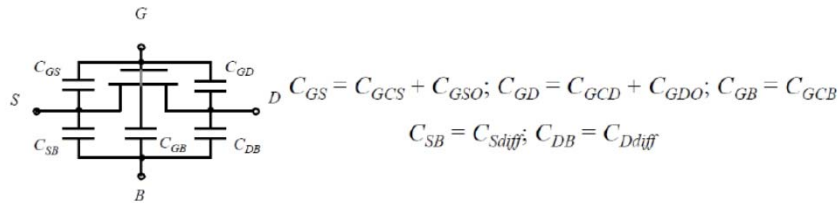
$$= C_j L_S W + C_{jsw} (2L_S + W)$$

(c) Luca Selmi - Univ. di Modena



71

## Modello capacitivo del MOSFET



Operation Region	$C_{GCB}$	$C_{GCS}$	$C_{GCD}$	$C_{GC}$	$C_G$
Cutoff	$C_{ox}WL$	0	0	$C_{ox}WL$	$C_{ox}WL + 2C_oW$
Resistive	0	$C_{ox}WL / 2$	$C_{ox}WL / 2$	$C_{ox}WL$	$C_{ox}WL + 2C_oW$
Saturation	0	$(2/3)C_{ox}WL$	0	$(2/3)C_{ox}WL$	$(2/3)C_{ox}WL + 2C_oW$

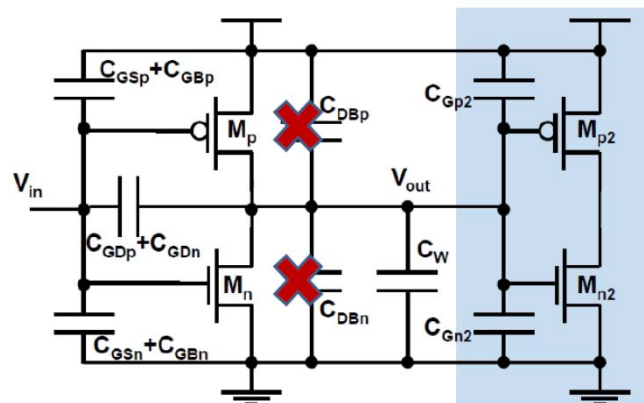
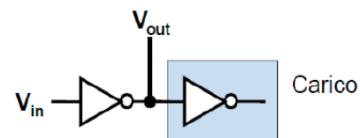
CSB e CDB possono spesso essere trascurate

(c) Luca Selmi - Univ. di Modena



72

## Condizioni di carico



(c) Luca Selmi - Univ. di Modena



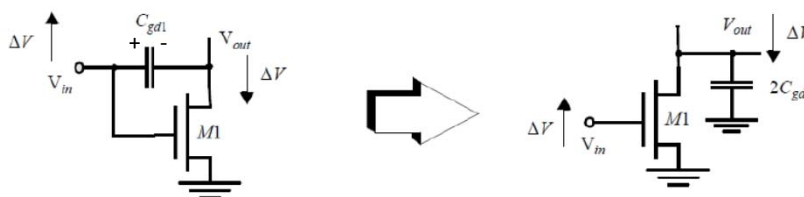
73

## Modello capacitivo del MOSFET

- Le capacità  $C_{GSn}+C_{GBn}$  e  $C_{GSp}+C_{GBp}$  non hanno influenza perché si suppone che il segnale in ingresso vari istantaneamente (ci pensa il generatore di segnale)
- Le capacità  $C_{DBn}$  e  $C_{DBp}$  sono capacità delle regioni diffuse di source/drain che sono spesso trascurabili nelle nuove tecnologie
- La capacità  $C_W$  è la capacità associata al metallo di interconnessione fra i due inverter. Per interconnessioni locali è trascurabile. Non altrettanto per interconnessioni globali
- Le capacità  $C_{Gn2}$  e  $C_{Gp2}$  contengono diversi contributi (gate/bulk, gate/drain, gate/source) ma possono essere approssimate con la sola capacità di ossido ( $C_{OX} * W * L$ )
- La capacità  $C_{GDn}+C_{GDp}$  è l'unica che non sia connessa direttamente fra il nodo d'uscita e la massa. Può essere trasformata in una capacità fra nodo d'uscita e massa applicando il teorema di Miller. Contiene solo il contributo di overlap perché il PMOS e o NMOS sono sempre prevalentemente in cutoff



## Effetto Miller



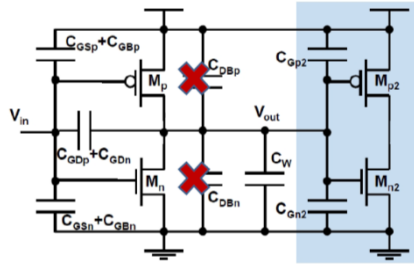
E' possibile dimostrare che se i terminali di un condensatore sono sottoposti a variazioni identiche ma di segno opposto, il suo effetto può essere rappresentato con una capacità connessa al nodo di uscita di valore doppio

$$VC = V_{in} - V_{out} \quad QC = C_{gd1} * VC$$

$$QC = C_{gd1} * VC$$

- A fronte di una variazione  $dV_{in}=DV$  abbiamo  $dV_{out}=-DV$  quindi  $dVC=2 * DV$
- La carica  $QC$  cambia di una quantità pari a  $dQC= C(V) * dVC = C_{gd1} * 2 DV$
- Dal morsetto negativo del condensatore esce una corrente  $IC= C dVC/dt$
- Nel morsetto positivo entra la medesima corrente  $IC$
- Questo equivale ad avere una capacità collegata tra uscita e massa (oppure tra ingresso e massa) di valore  $2C(V)$

## Calcolo di CL



$$C_{Gn} = C_{GSn} + C_{GBn} \quad ; \quad C_{Gp} = C_{GSp} + C_{GBp}$$

Capacità	Valore
CGDp	Co Wp
CGDn	Co Wn
CGp2	Cox Wp Lp
CGn2	Cox Wn Ln

$$CL = 2 * C_{gdp} + 2 * C_{gdn} + C_{DBn} + C_{DBp} + C_{Gp2} + C_{Gn2} + C_W$$

(c) Luca Selmi - Univ. di Modena



76

## Calcolo di Req

- Per calcolare il tempo di propagazione  $t_{pHL}$  facciamo l'ipotesi che l'ingresso commuti istantaneamente da 0 a VDD.
- In tale caso il PMOS si spegne istantaneamente mentre lo NMOS si accende istantaneamente.
- La corrente inizierà a scorrere attraverso lo NMOS e andrà a scaricare la capacità CL fino a 0 V , cioè  $IC = CL \, dV_{out}/dt$ , dove la derivata è negativa e la corrente uscente dal condensatore.
- Per calcolare Req dobbiamo tenere conto che, in realtà, corrente del MOS varia al variare della tensione di uscita.
- Tipicamente si calcola quindi una resistenza media, integrando il valore della resistenza offerta ( $V/I$ ) al variare della tensione e dividendo per il range di tensioni di interesse.

$$R_{eq} = \frac{1}{V_2 - V_1} \int_{V_1}^{V_2} \frac{V}{I(V)} dV$$

- Chiaramente Req non dipende solo dal transistor ma anche dalle forme d'onda e dai criteri adottati per definire l'intervallo utile di tensioni

(c) Luca Selmi - Univ. di Modena



77

## Calcolo di Req (per poi calcolare tpHL)

A causa della *velocity-saturation* il MOS si trova a lavorare, durante tutta la commutazione (ossia per **Vout che varia da VDD a VDD/2**), in regione di **saturazione**.

La  $I_{DSATn}$  è infatti tipicamente più piccola di  $V_{DD}/2$ .

Possiamo quindi calcolare:

$$R_{eq} = \frac{1}{V_{DD}/2 - V_{DD}} \int_{V_{DD}}^{V_{DD}/2} \frac{V}{I_{DSATn}(1 + \lambda V)} dV \approx \frac{1}{1+x} \approx 1-x$$

$$\approx -\frac{2}{I_{DSATn} V_{DD}} \int_{V_{DD}}^{V_{DD}/2} V(1 - \lambda V) dV$$

$$R_{eqn} = \frac{3}{4} \frac{V_{DD}}{I_{DSATn}} \left( 1 - \frac{7}{9} \lambda V_{DD} \right)$$

(c) Luca Selmi - Univ. di Modena



78

## Calcolo di Req (al fine di calcolare tpLH)

- Per calcolare il tempo di propagazione tpLH ragioniamo in maniera complementare, ovvero facciamo l'ipotesi che l'ingresso commuti istantaneamente da VDD a 0V.
- Lo NMOS si spegne istantaneamente mentre il PMOS si accende istantaneamente
- La corrente che inizierà a scorrere attraverso il PMOS e caricherà la capacità CL fino a VDD.
- L'equazione fondamentale è  

$$I_{SDp} = C_L dV_{out} / dt$$
- In maniera analoga a quella vista per l'NMOS si trova:

$$R_{eqp} = \frac{3}{4} \frac{V_{DD}}{I_{DSATp}} \left( 1 - \frac{7}{9} |\lambda_p| V_{DD} \right)$$

- Dove  $\lambda_p < 0$   $I_{DSATp} > 0$  in modo tale che  $R_{eqp} > 0$

(c) Luca Selmi - Univ. di Modena



79

## Calcolo di $t_{pHL}$ , $t_{pLH}$ e $t_p$

- Avendo assimilato il transitorio alla carica di un condensatore di capacità costante attraverso una resistenza di valore costante, e ricordando che i transitori di propagazione sono definiti al 50% dell'escursione del segnale abbiamo
- $t_{pHL} = \ln(2) * R_{eqn} * C_L$  dove  $\ln(2) = 0.69$
- $t_{pLH} = \ln(2) * R_{eqp} * C_L$
- Per quanto possibile è utile avere  $t_{pHL} = t_{pLH}$

$$t_p = \frac{(t_{pHL} + t_{pLH})}{2} = 0.69 C_L \frac{R_{eqn} + R_{eqp}}{2}$$

$$t_{pHL} \approx 0.69 C_L \frac{3}{4} \frac{V_{DD}}{I_{DSATn}} \left(1 - \frac{7}{9} \lambda_n V_{DD}\right) \approx 0.52 \frac{C_L V_{DD}}{k'_n a_n V_{DSATn} (V_{DD} - V_{Tn} - V_{DSATn}/2)} \left(1 - \frac{7}{9} \lambda_n V_{DD}\right)$$

(c) Luca Selmi - Univ. di Modena



80

## Opzioni per ridurre il tempo di propagazione

### Aumento della tensione di alimentazione

- In realtà non è praticamente possibile agire su questo parametro perché è fissato da motivazioni tecnologiche e di processo.
- Potendo farlo, però,  $t_p$  diminuirebbe perché diminuirebbe la resistenza equivalente (per via della parte dipendente da  $\lambda n$ )
- In realtà  $V_{DD}$  è andata calando nel tempo per ragioni di consumo di potenza complessivo dei sistemi → occorre compensare la conseguente perdita di prestazioni

### Riduzione della $C_L$

- Il che significa ridurre al minimo le dimensioni dei transistor e del carico

### Aumento di $W_n$ e ( $W_p$ ), ovvero $a_n$ e $a_p$

- Questa è una soluzione solo parziale ed entro certi limiti inefficace perché, a parità di carico, l'aumento delle dimensioni comporta l'aumento delle capacità parassite e quindi l'aumento di  $C_L$  (effetto di self-loading, l'inverter carica sé stesso)
- Occorre definire strategie di ottimizzazione in grado di minimizzare il ritardo (*logical effort*)

(c) Luca Selmi - Univ. di Modena



81



## Consumo di potenza dell'invertitore CMOS

Come tutti i circuiti elettronici, anche l'inverter CMOS durante il suo funzionamento consuma potenza elettrica. Quali sono le componenti di consumo che lo caratterizzano?

### **Pst, Potenza statica:**

è quella dissipata quando l'inverter ha ingresso costante, in condizioni di stabilità

### **Pdyn, Potenza dinamica dovuta a CL:**

è la potenza consumata in commutazione, dovuta al fatto che in corrispondenza di una variazione d'ingresso deve avvenire una variazione dell'uscita che comporta la carica e la scarica di CL

### **Psc, Potenza dinamica dovuta a correnti di corto-circuito:**

è la potenza che si dissipa in commutazione quando, temporaneamente, si creano percorsi conduttivi diretti fra alimentazione e massa

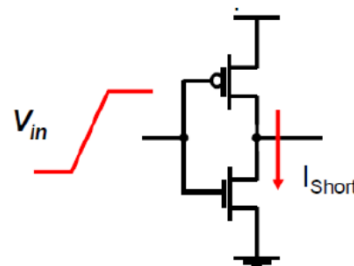
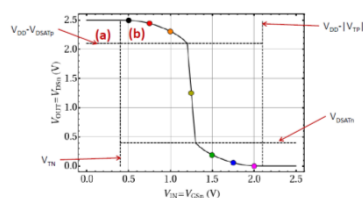
(c) Luca Selmi - Univ. di Modena



82

## Potenza dinamica di corto circuito

- L'ipotesi che la tensione di ingresso vari istantaneamente non è molto realistica. In realtà l'ingresso non potrà mai variare istantaneamente fra 0 e VDD (o VDD e 0) ma assumerà tutti i valori intermedi.
- Mentre l'ingresso compie la sua commutazione, in un certo range di tensioni sia il PMOS che lo NMOS sono accesi e si stabilisce quindi un cortocircuito (temporaneo) fra alimentazione e massa.
- Questo avviene quando l'ingresso è:  $V_{tn} < V_{in} < V_{DD} - |V_{tp}|$



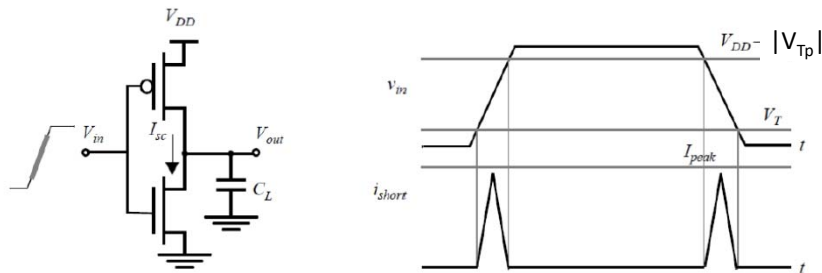
(c) Luca Selmi - Univ. di Modena



83

## Potenza dinamica di corto circuito

Al variare della tensione di ingresso può quindi capitare che entrambi i MOSFET siano contemporaneamente accesi, dando origine ad una corrente di cortocircuito ( $I_{short}$ ) che porta ad una dissipazione di energia



$$E_{sc} = V_{DD} I_{peak} (t_r + t_f) / 2$$

$$P_{sc} = E_{sc} f = f V_{DD} I_{peak} (t_r + t_f) / 2$$

(c) Luca Selmi - Univ. di Modena



84

## Potenza statica

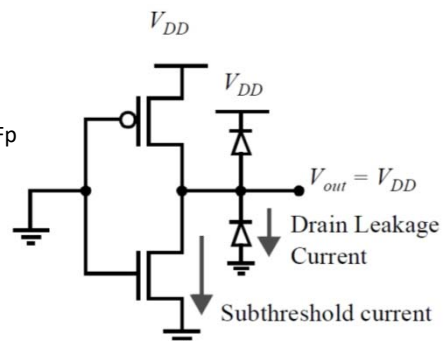
La dissipazione di potenza statica ha origine sostanzialmente da due fenomeni:

- Le correnti di leakage drain-body dei diodi ( $I_{dleak}$ )
- Le correnti di sottosoglia dei MOS ( $I_{subth}$ )

$$I_{leak} = I_{subth} + I_{dleak}$$

$$I_{subth} = I_{OFFn} \text{ oppure } I_{subth} = I_{OFFp}$$

$$I_{dleak}$$



(c) Luca Selmi - Univ. di Modena



85

## Consumo di potenza

- La potenza dissipata totale ( $P_{0-1}=1$ ) è quindi data dalla somma di tre contributi:
- $P = P_{st} + P_{dyn} + P_{sc} =$   

$$I_{leak} V_{DD} + [C_L V_{DD}^2 + V_{DD} I_{peak} (t_r + t_f)/2] f$$
- In genere, il contributo dominante è rappresentato da  $P_{dyn}$

(c) Luca Selmi - Univ. di Modena



86

## Prodotto potenza-ritardo (PDP)

Trascurando quindi i contributi di statica e di cortocircuito si ha che:

$$PDP = P_{dyn} t_p = C_L V_{DD}^2 f_{max} t_p = C_L V_{DD}^2 (1/2 t_p) t_p = C_L V_{DD}^2 / 2$$

Il termine PDP dipende solo da alimentazione e  $C_L$  che vanno quindi minimizzate contemporaneamente.

Il PDP è una misura dell'energia mediamente consumata per una transizione.

Come figura di merito ha però un difetto: mediando l'energia sul tempo di elaborazione può essere resa bassa semplicemente riducendo la frequenza di operazione, ossia impiegando più tempo per fare la stessa operazione (a scapito delle prestazioni effettive).

(c) Luca Selmi - Univ. di Modena



87

## Consumo di potenza EDP

Una figura di merito più efficace del PDP nel valutare la bontà di una tecnologia è rappresentata dal prodotto energia/ritardo (Energy Delay Product) . Risulta essere più significativa perché lo EDP misura infatti l'energia spesa a parità di prestazioni (a parità di velocità di funzionamento).

Si può facilmente ricavare l'EDP di un inverter CMOS dal suo PDP moltiplicando ulteriormente per il tempo di propagazione:

$$\text{EDP} = \text{PDP } t_p = C_L V_{DD}^2 / 2 t_p$$

Si vede ora che, all'aumentare della tensione di alimentazione aumentano le prestazioni (diminuisce  $t_p$ ) ma aumenta anche l'energia dissipata (quadraticamente).

Al contrario, il PDP migliora indefinitamente al diminuire della  $V_{DD}$  (ovviamente a scapito delle velocità).

## Considerazioni finali

La dissipazione di potenza statica è praticamente nulla

La dissipazione di potenza dinamica è proporzionale al quadrato della tensione di alimentazione ed alla frequenza di commutazione

In commutazione ci possono essere cortocircuiti (direct path) temporanei fra le linee di alimentazione e massa

Il PDP dipende solo da  $V_{DD}$  e da  $C_L$

Lo EDP dipende da  $V_{DD}$  e da  $C_L$  e dal tempo di propagazione