

RA FS 18 Repetitionsserie: Teil MIPS

Qiyang Hu, Givi Meishvili, Adrian Wälchli, Mauro Kiener

2 MIPS

2.1 Grosse Konstanten

Warum ist es nicht möglich, mit dem 32-Bit MIPS-Instruction Set eine Konstante der Länge 32 Bit mit genau einem Maschinenbefehl zu laden?

2.2 Jump

Erklären Sie den Unterschied zwischen dem Befehl `jal` und dem Befehl `j`.

2.3 MIPS ISA

Schreiben Sie den folgenden C-Programmausschnitt in Assembler um:

```
/* ...something... */
array[4] += 1638410; // Datentyp des Arrays: int
/* ...something... */
```

Nehmen Sie an, dass sich die Startadresse des Arrays im Register `$s1` befindet und dass es sich um eine 32-Bit Architektur handelt.

2.4 MIPS Multiplikation

Schreiben Sie den folgenden C-Programmausschnitt in Assembler um, verwenden Sie dabei ausschliesslich Additionsbefehle und (bedingte und unbedingte) Verzweigungen.

Nehmen Sie an, `i` stehe in Register `$s2` und `j` in Register `$s1` und dass `i` und `j` positive Ganzzahlwerte enthalten.

```
/* ...something... */
i *= j;
/* ...a bit more of something ...*/
```

2.5 \$at Register

Wozu gibt es das Register `$at`, welches für den Assembler reserviert ist?

2.6 Noch mehr grosse Konstanten

Um einen festen 32bit Wert in ein Register zu laden, braucht es die beiden Befehle `lui` und `ori`. Kann man anstelle von `ori` auch `addi` verwenden? Begründen Sie Ihre Antwort!

2.7 Singlecycle vs. Multicycle

Erläutern Sie die Unterschiede zwischen Singlecycle und Multicycle Datapath Approach.

2.8 Sprünge

Weshalb ersetzt der Assembler in einigen Fällen den Befehl

```
1 beq $s0, $s1, L1
   durch die Befehlssequenz
1 bne $s0, $s1, L2
2 j L1
3 L2:
```

2.9 Schleifen

Gegeben sei folgende for-Schleife (i ist ein Integer und a ist ein Integerarray):

```
1 for ( $i = 0$ ;  $i < 3$ ;  $i += 1$ ) { $a[i] = 0$ }
```

- (a) Wie lautet der Assemblercode, der vom Compiler erzeugt wird? Nehmen Sie an die Adresse vom Array a sei im Register $\$s0$ abgespeichert. Der Assemblercode muss die Schleife mithilfe eines Sprungbefehls implementieren.
- (b) Welcher Befehl aus dem Assemblercode der vorherigen Teilaufgabe wird vom Compiler in den Delay-slot gelegt, wenn der Code auf einer Pipeline-Architektur laufen soll?

2.10 Jump Register

Wie muss man die MIPS Single-Cycle Architektur aus der Vorlesung erweitern, damit der `jr` Befehl unterstützt wird?

2.11 Page mode

Beschreiben Sie wie ein DRAM im Page Mode arbeitet.