

4주차 예비보고서

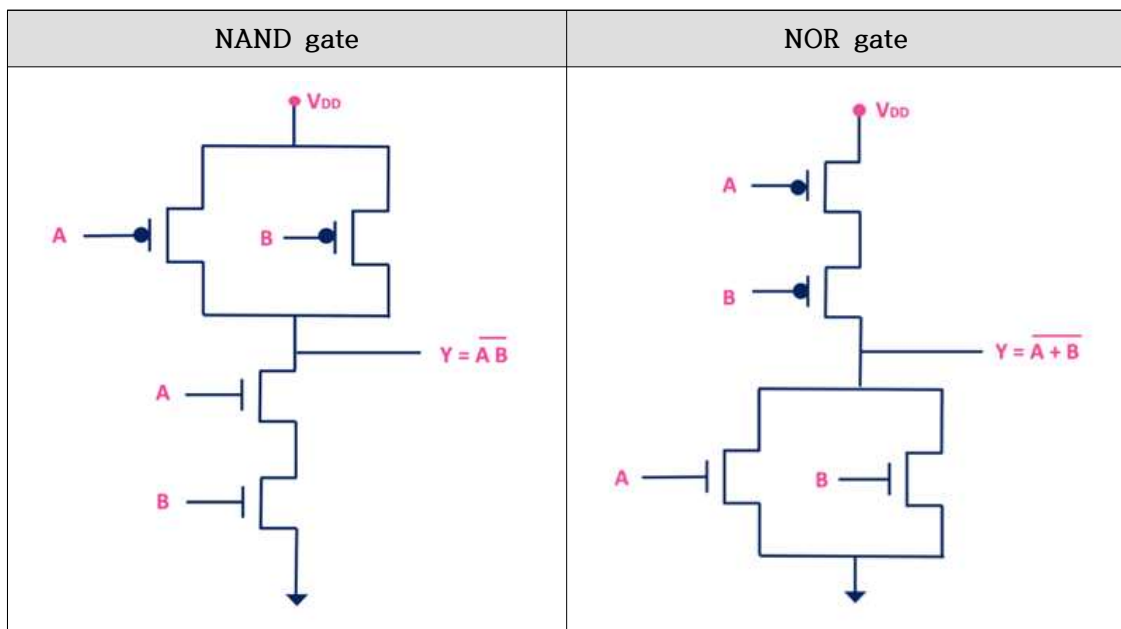
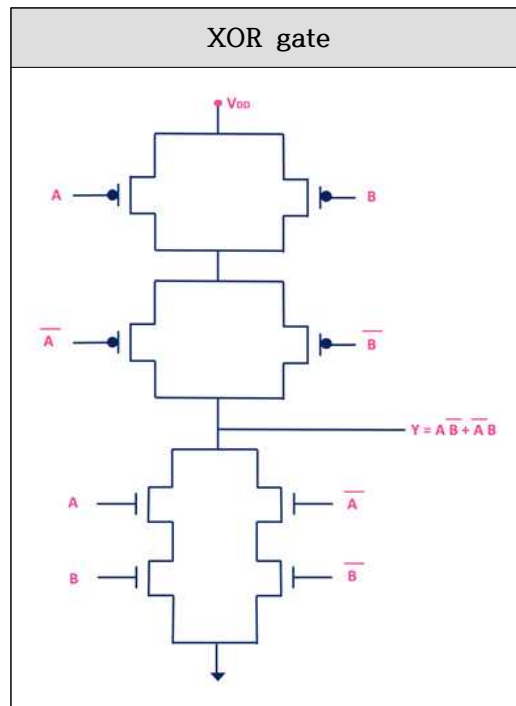
전공: 신문방송학과

학년: 4학년

학번: 20191150

이름: 전현길

1. 논리게이트 NAND/NOR/XOR의 구조를 Transistor-Level로 그리시오.



2. NAND/NOR/XOR Logic의 특성을 조사하시오.

NAND 게이트는 부정-논리곱을 구현하는 디지털 논리 게이트로, 두 개 이상의 입력 신호를 받고 모든 신호가 high(1)일 때 low(0)를 출력하고 그 외엔 high(1)를 출력한다. Boolean 식으로는 $F = \overline{AB}$ 로 표현할 수 있으며, 진리표, 논리기호는 위의 그림과 같다.

NOR 게이트는 부정-논리합을 구현하는 디지털 논리 게이트로, 두 개 이상의 입력 신호를 받고 신호 중 하나라도 high면 low를 출력하고 그 외엔 high를 출력한다. Boolean 식으로는 $F = \overline{A+B}$ 로 표현할 수 있으며, 진리표, 논리기호는 위의 그림과 같다.

어떤 디지털 회로라도 NAND 게이트 또는 NOR 게이트로 모두 치환해서 표현할 수 있으며, NAND/NOR 게이트는 AND/OR 게이트보다 트랜지스터를 적게 사용한다. 이 때문에 논리회로 설계에서는 AND, OR 게이트 설계보다 NAND, NOR 게이트가 선호된다.

XOR 게이트는 A, B가 서로 다른 값일 때 high를 출력하고, 그렇지 않을 때 low를 출력한다. Boolean 식으로는 $F = \overline{A}B + A\overline{B}$ 로 표현할 수 있다.

3. 기본 논리게이트(AND/OR/NOT)와 변환 관계를 조사하시오(NAND, NOR).

NAND, NOR은 NOT-AND, NOT-OR의 축약어로서, AND/OR 게이트에 NOT 게이트를 추가하면 간단히 NAND/NOR 게이트로 변환할 수 있다.

단, transistor-level 구현에서 AND/OR 게이트는 일반적으로 NAND/NOR 게이트에 inverter를 추가하여 구현되기 때문에, inverter를 추가하는 대신 오히려 빼서 NAND/NOR 게이트를 구현할 수 있다.

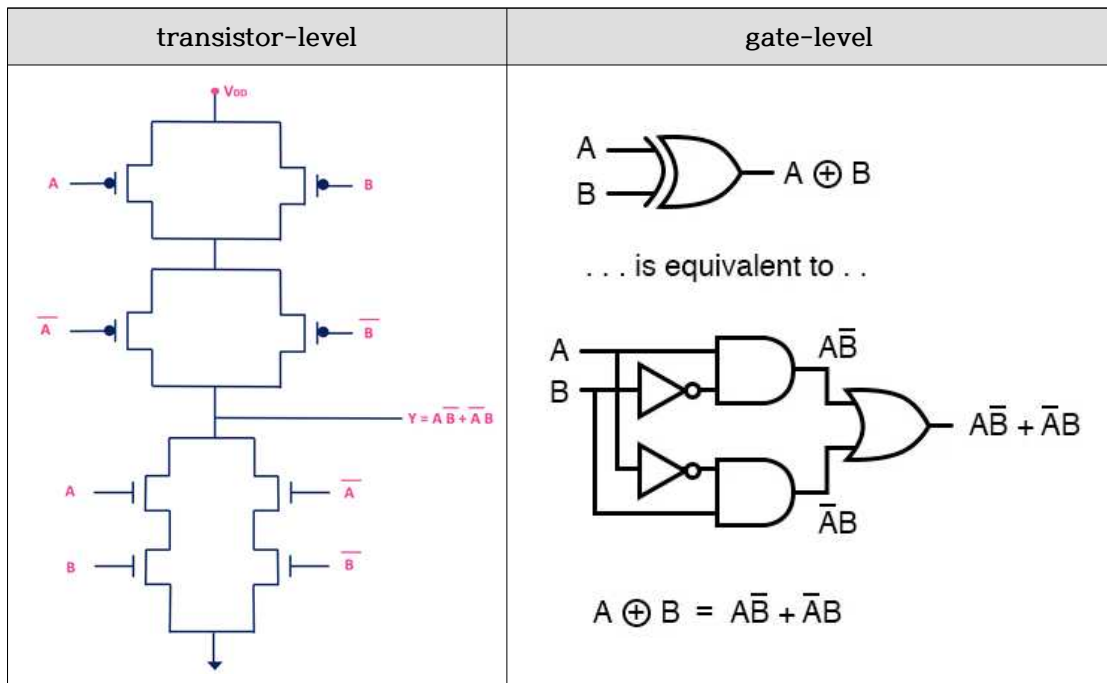
4. AND-OR-INVERT logic의 응용

input				out
A	B	C	D	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

AND-OR-INVERT logic은 AND, OR, NOT 게이트를 결합한 논리 함수이다. 4-input AOI가 대표적이며, Boolean 논리식으로 $F = \overline{AB + CD}$ 로 표현할 수 있다. 즉, AB, CD 중 하나라도 high라면 low이고, 그렇지 않다면 high이다. 진리표는 왼쪽과 같다.

AND-OR-INVERT 논리 게이트는 AND, OR, NOT 기능을 별도로 구현한 경우보다 트랜지스터 수를 줄일 수 있어 비용, 지연, 회로 면적을 줄일 수 있다는 장점이 있다. 예를 들어, 2-1 AOI 게이트가 6개의 트랜지스터만으로 논리식을 구현하는 것에 비해, NAND, NOR, NOT 게이트를 각각 따로 사용하면 같은 논리식을 구현하기 위해 2-input NAND gate(4 transistor), inverter(2 transistor), 2-input NOR gate(4 transistor)로 10개의 트랜지스터가 필요하다.

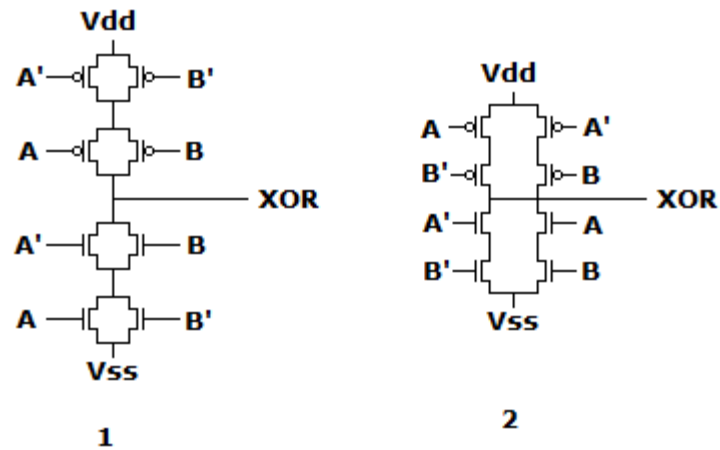
5. XOR logic의 구현 방법



다양한 구현 방법이 존재하지만, transistor-level에서는 8개의 트랜지스터로 구현할 수 있다. PMOS에서 A와 B 병렬 연결과 \overline{A} 와 \overline{B} 병렬 연결을 직렬 연

결하고, NMOS에서 A와 B 직렬 연결과, \bar{A} 와 \bar{B} 직렬 연결을 병렬 연결해 구현된다. gate-level에서는 NOT gate 2개, AND gate 2개, OR gate 1개로 표현할 수 있다.

6. 기타 이론



XOR gate를 구현하는 방법은 한 가지가 아니다. PMOS와 NMOS gate를 모두 병렬 연결하거나 직렬 연결해도 구현할 수 있다. CMOS 회로의 원리를 생각하면, 각 회로가 5에서 살펴보았던 XOR transistor-level 구현과 정확히 동일하게 동작한다는 것을 알 수 있다.