

9주차 예비보고서

전공: 신문방송학과

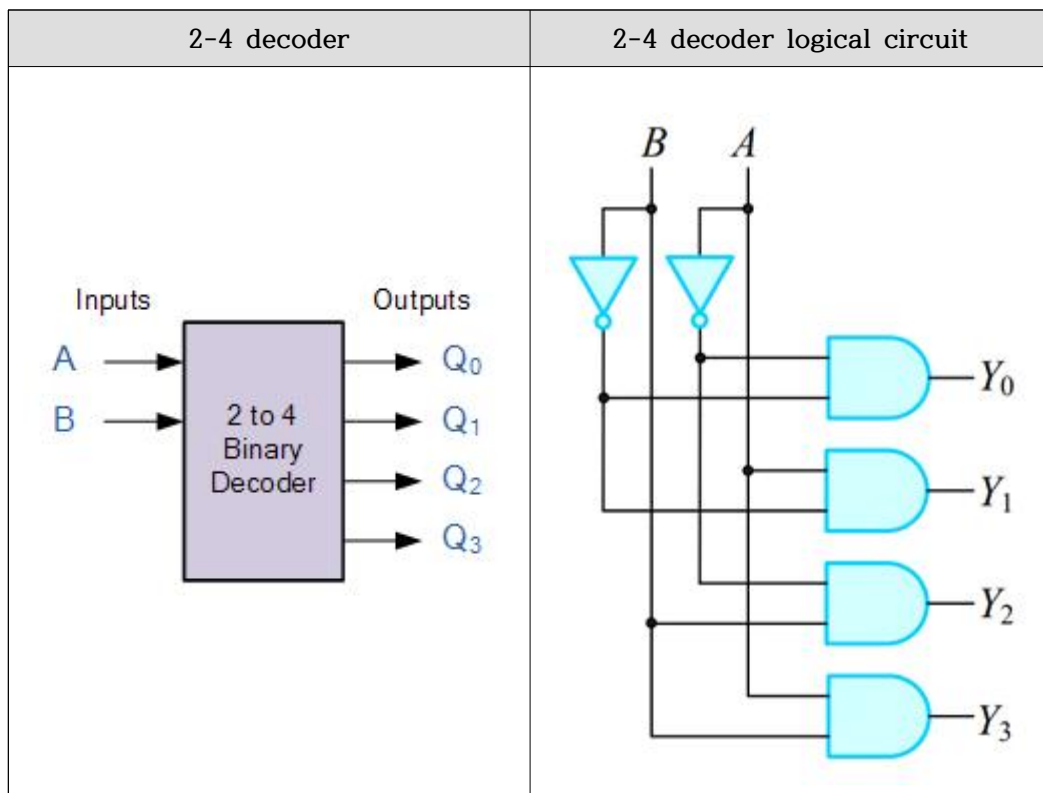
학년: 4학년

학번: 20191150

이름: 전현길

1. Decoder에 대해 조사하시오.

encoder와 decoder는 서로 다른 부호 체계를 가진 데이터를 변환해 주는 목적으로 사용되는 회로이다. decoder는 부호화(encoding)된 데이터를 변환 및 복호화하는 작업을 수행한다. 논리적으로 보았을 때 encoder와 decoder는 동전의 양면 같은 관계라고 할 수 있다.

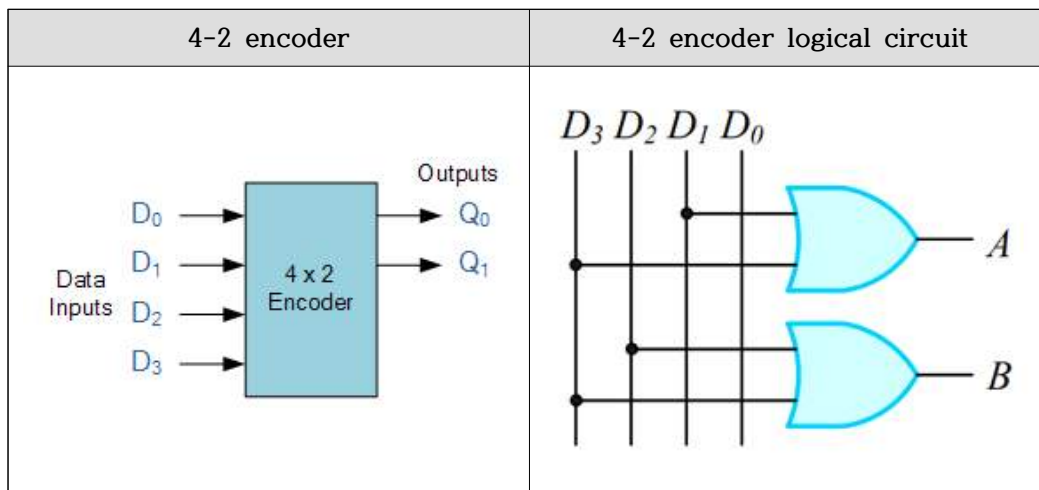


전자회로에서 decoder는 n -bit의 입력과 2^n 개의 출력으로 구성되며, n 개의 bit 입력에 따라 2^n 개의 출력 중 하나를 활성화시키는 방식으로 동작한다.

2. Encoder에 대해 조사하시오.

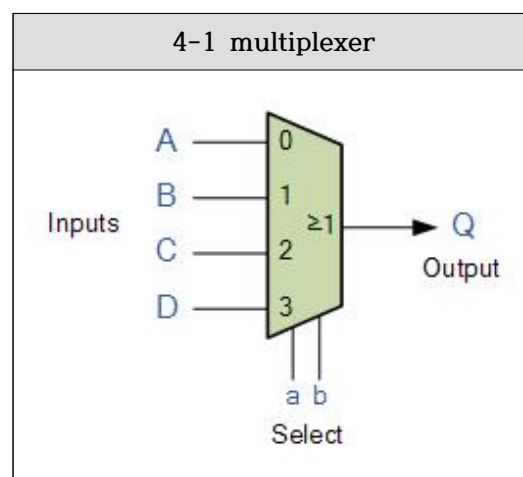
encoder는 decoder의 반대로, 특정한 데이터를 다른 부호 체계로 변환 및 암호화하는 작업을 수행한다. 전자회로에서 encoder는 2^n -bit의 입력과 n 개의 출력으로 구성되며, 2^n -bit의 입력을 바탕으로 n 개의 출력 중 하나를 활성화시

키는 방식으로 동작한다.

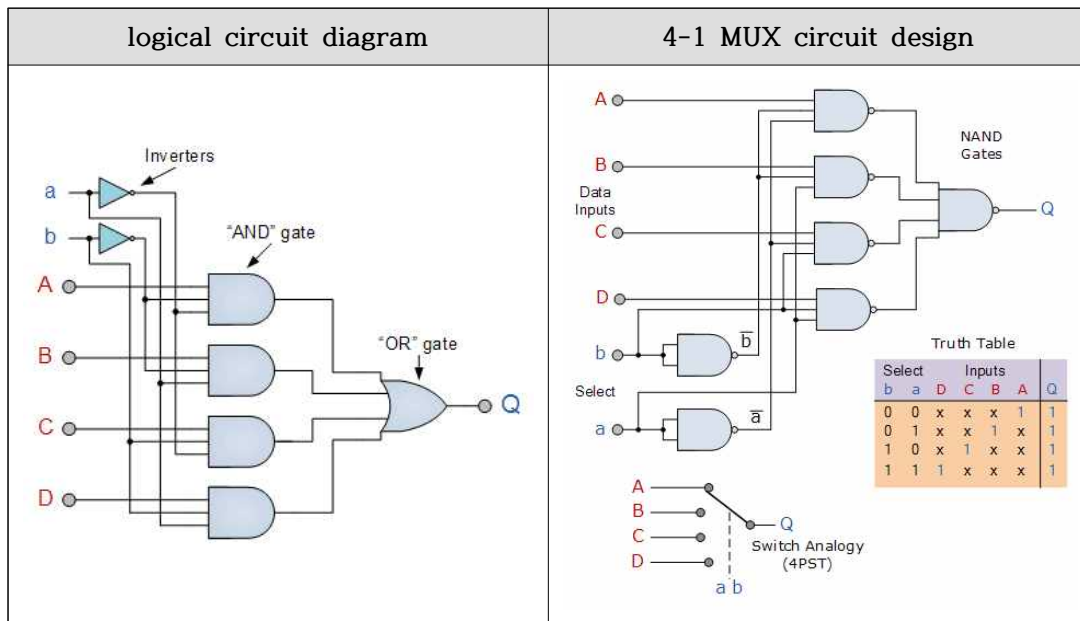


3. MUX(multiplexer)에 대해 조사하시오.

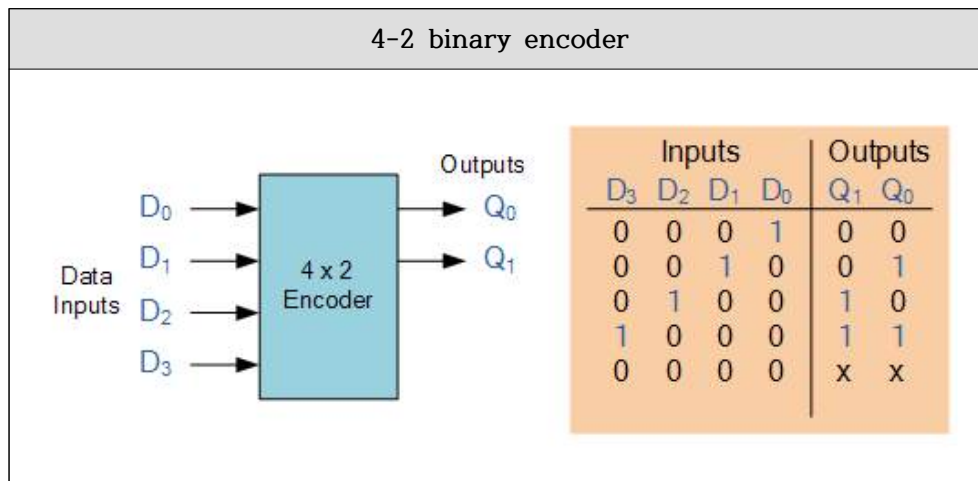
multiplexer란 여러 입력 라인 중 하나를 선택해 출력하도록 설계된 combi national logic circuit으로, 데이터 선택 회로(data selector)라고도 불린다. 반대로 한 입력을 받고 입력에 따라 여러 출력선 중 하나를 선택해 출력하는 회로는 deMux(demultiplexer)이다.



위와 같은 4-1 multiplexer의 경우 A, B, C, D 입력을 받고, 선택 회로인 a, b의 값(00, 01, 10, 11)에 따라 입력 중 하나를 선택해 출력하는 방식으로 동작한다. 아래 그림의왼쪽은 4-1 multiplexer를 logic gate로 구성한 회로이 며, 오른쪽은 NAND gate로 구성한 회로이다.



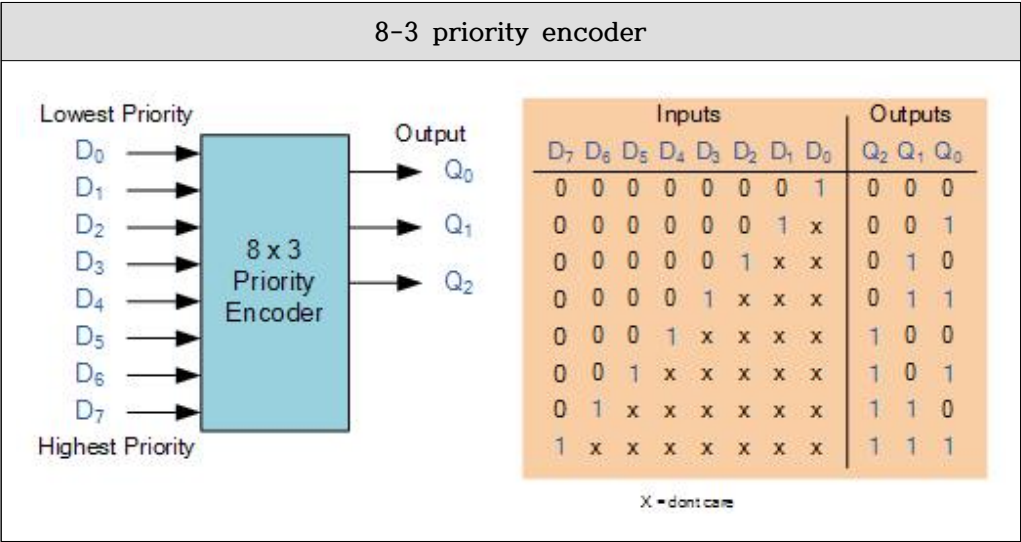
4. Priority Encoder에 대해 조사하시오.



일반적인 binary encoder는 입력 bit가 동시에 '1'인 경우가 있을 경우, 잘못된 출력 코드를 생성할 수 있다. 예를 들어 아래의 4-2 binary encoder의 입력 D₁, D₂를 동시에 '1'로 만들었을 때, 결과 출력은 '01'도, '10'도 아닌 '11'이 나타나게 된다. 이유는 D₁, D₃과 D₂, D₃이 각각 Q₀, Q₁에 OR gate로 연결되어 있기 때문이다. 뿐만 아니라, 모든 입력 bit가 '0'일 때에도 D₀이 '1'이고 나머지가 '0'일 때와 동일하게 '00'이 출력되는 문제(=출력이 겹치는 문제)도 발생한다.

priority encoder는 이러한 binary encoder의 문제점을 개선하기 위해, 각

데이터 입력에 대해 우선순위를 할당한다. 우선 순위가 높은 입력이 주어지면, 우선 순위가 낮은 입력은 무시되기 때문에 출력 결과를 쉽게 예측할 수 있다.

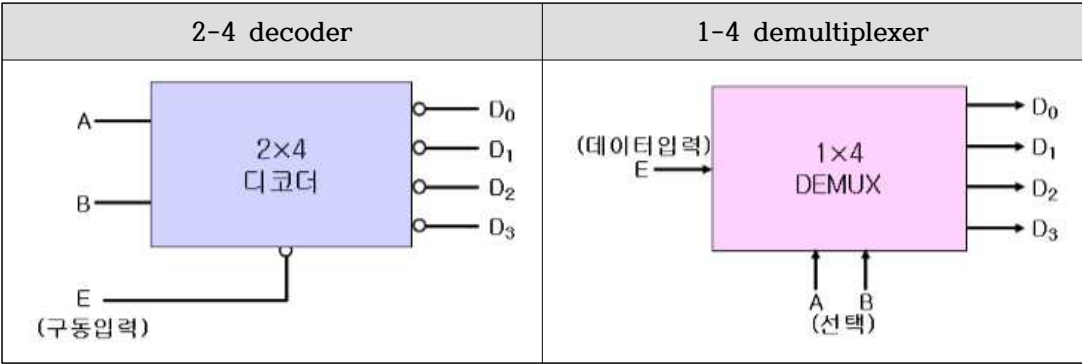


위의 우선 순위 인코더의 경우 D₇이 가장 우선순위가 높은 입력 bit, D₀이 가장 우선순위가 낮은 입력 bit라고 볼 수 있다.

5. DeMux와 Decoder의 차이를 설명하시오.

deMux(demultiplexer)는 한 입력을 받고 입력에 따라 여러 출력선 중 하나를 선택해 출력하는 회로로, data distributor(데이터 분배 회로)라고도 불린다. demultiplexer와 decoder는 구조적으로 유사하므로, decoder에 EN(Enable) 입력이 추가된다면 demultiplexer와 동일하게 사용할 수 있다.

아래는 2-4 decoder와 1-4 demultiplexer의 구조를 나타낸 다이어그램으로, 두 회로의 구조가 실질적으로 동일한 모습을 볼 수 있다.



먼저, decoder와 demultiplexer는 회로의 사용 목적에서 차이가 발생한다. demultiplexer는 데이터 입력 라인, 선택 라인, 출력 라인을 가지며, 선택 라인의 값(00, 01, 10, 11)에 따라 어떤 출력 라인으로 데이터를 전송할지 결정한다. 즉 demultiplexer에서 중요한 것은 어떤 출력 라인으로 데이터가 전송되는지이며, decoder에서 중요한 것은 어떤 출력 라인이 활성화되는지이다.

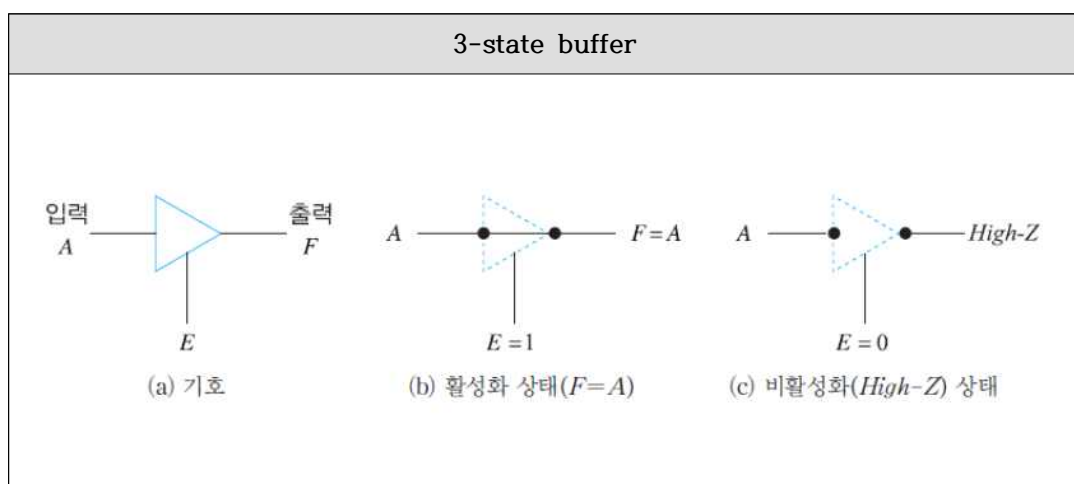
즉 회로의 의미를 logical level에서 보았을 때, deMux의 경우 출력 라인으로 전송된 데이터가 무엇인지를 고려하지만, decoder의 경우 출력 라인이 활성화되었는지만을 고려한다.

또한, 각 입력의 의미에서도 차이가 발생한다. deMux의 경우 EN 입력이 입력된 데이터를 의미하지만, 2-4 encoder의 경우 구동 여부를 의미한다. 또한 A, B 입력 역시 deMux에서는 선택 라인을 의미하지만, decoder에서는 입력 데이터를 의미하게 된다.

6. 기타 이론

3상 버퍼(tri-state buffer)는 3가지 출력을 가질 수 있는 buffer로, '0'과 '1', 그리고 'Z(high-impedence)'의 3가지 상태를 갖는다. 3상 버퍼의 활성화 신호인 E가 활성화되면($E = 1$) '0' 또는 '1'의 출력을 가지며, E가 비활성화되면($E = 0$) 'Z' 상태를 갖는다.

3상 버퍼와 decoder를 이용해 멀티플렉서를 구성할 수 있다. 4개의 입력 데이터 A_0, A_1, A_2, A_3 를 병렬로 연결하고, 각 라인에 3상 버퍼를 연결한 뒤 2-4 decoder의 출력 라인(=선택 신호)과 각 3상 버퍼의 활성화 신호(=E) 라인을 연결하면 간단히 4-1 multiplexer를 구현할 수 있다.



4-1 multiplexer with 2-4 decoder

