

**Problema 1 (50 min, 4 pto)**

En el esquema de la figura adjunta se muestra el esquema físico de un circuito digital, donde A, B, C, D y S son entradas, Out es salida y Z1 y Z2 son señales intermedias.

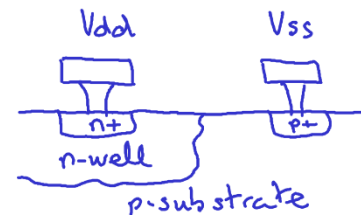
- Enumere las capas que tienen los contactos de las líneas Vdd y Vss y explique para qué sirven
- Obtenga el esquema de transistores del layout de la figura
- Obtenga la función lógica de las señales intermedias Z1 y Z2, y de la salida Out
- Dibuje el esquema de puertas del circuito
- Obtenga la vista en alzado de los cortes XX' e YY'

a) Layers (Vdd)

- Metal 1 → Vdd
- Contact
- Diff-n
- N-well
- P-substrate

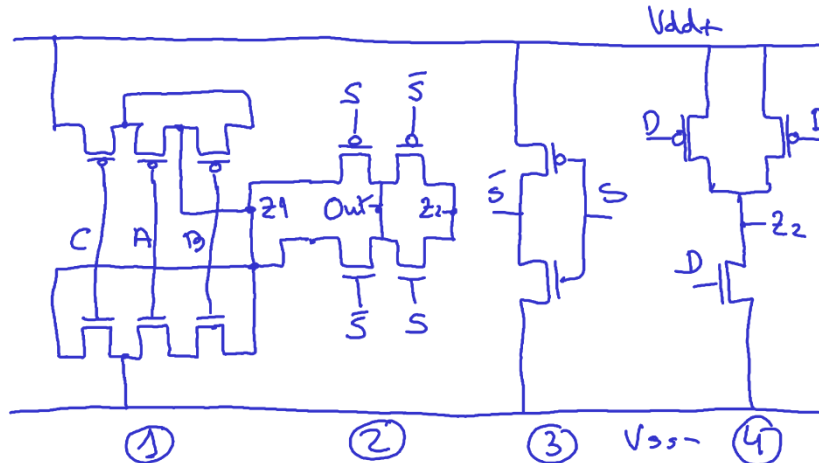
Layers (Vss)

- Metal 1 → Vss
- Contact
- Diff-P
- P-substrate



Their purpose is to connect the n-well to Vdd and the p-substrate to Vss (ground).

b)

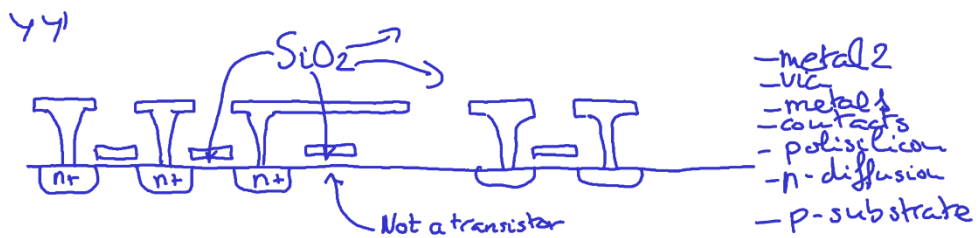
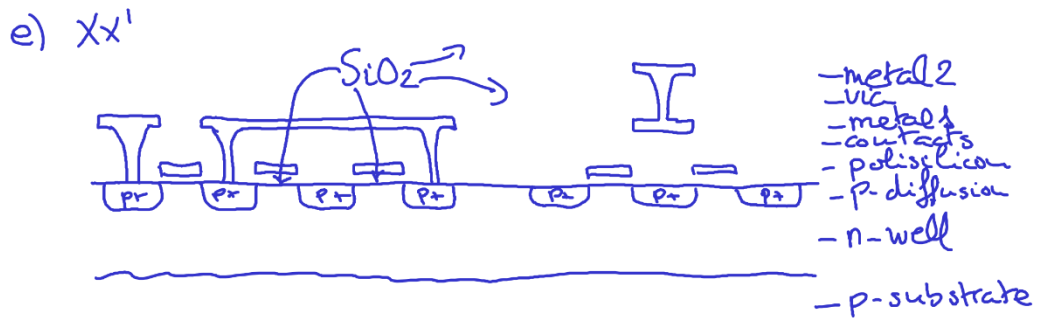
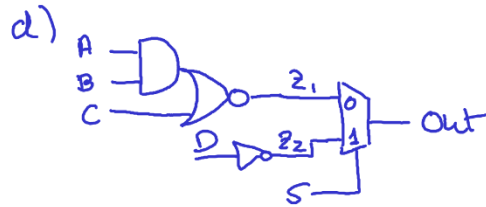


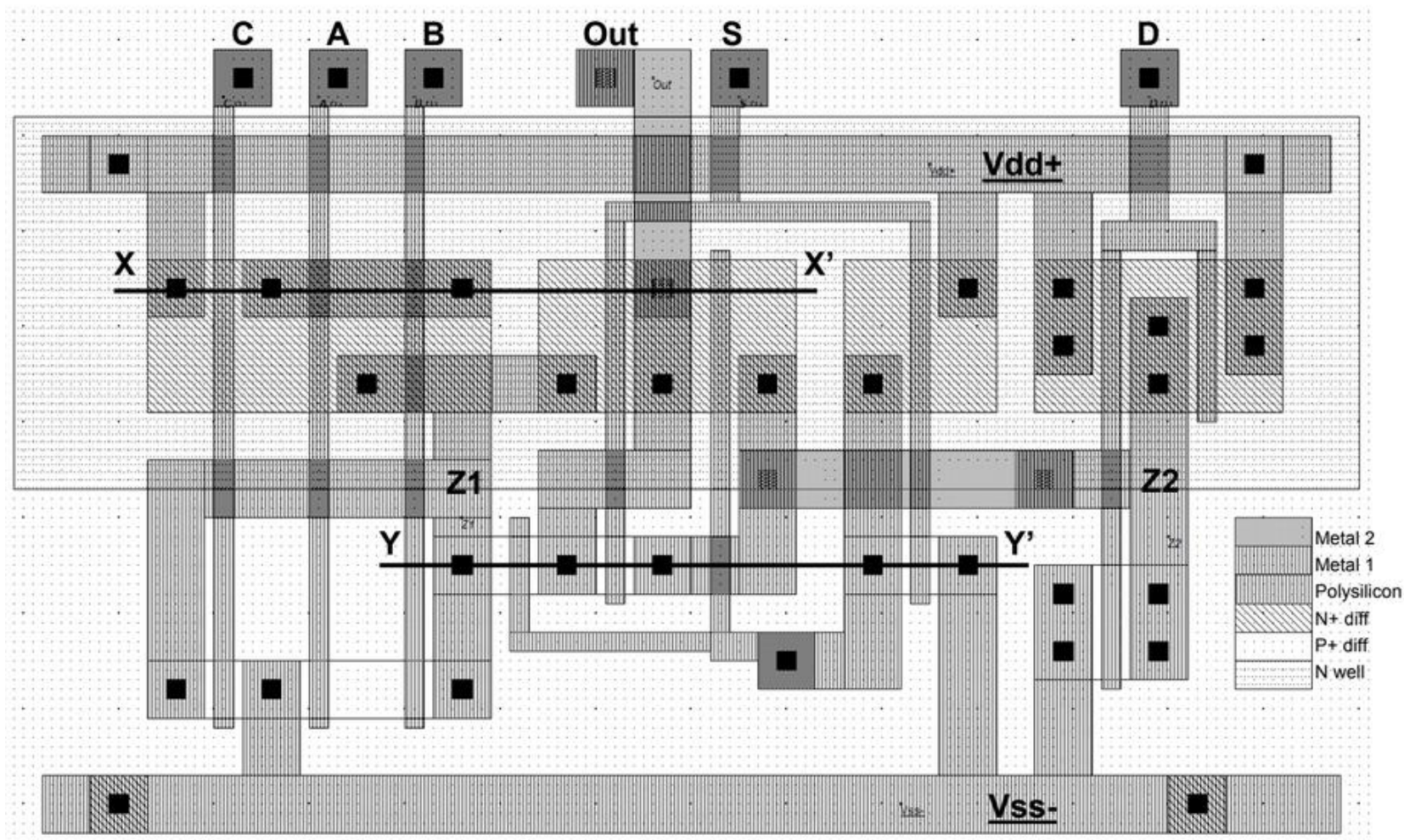
c) ①  $Z_1 = \overline{AB+C}$  (And-Or-Inverted, AOI gate)

② Multiplexer:  $Out = S \cdot Z_2 + \bar{S} \cdot Z_1$

③ Inverter:  $\bar{S}$

④ Double sized inverter: 2 p-transistors in parallel and 1 double size n-transistor. (equivalent to 2 transistors)  $Z_2 \Rightarrow \overline{D}$

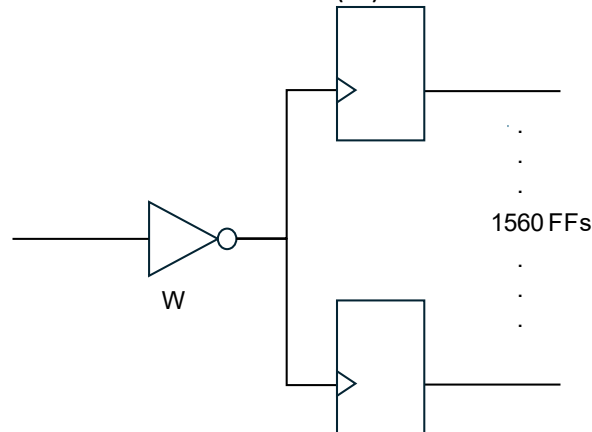




**Problema 2 (30 min, 3 pto)**

Un circuito digital tiene una entrada de reloj que va a 1560 biestables (FFs). Se supone una carga para cada FF equivalente a la de un inversor de tamaño mínimo.

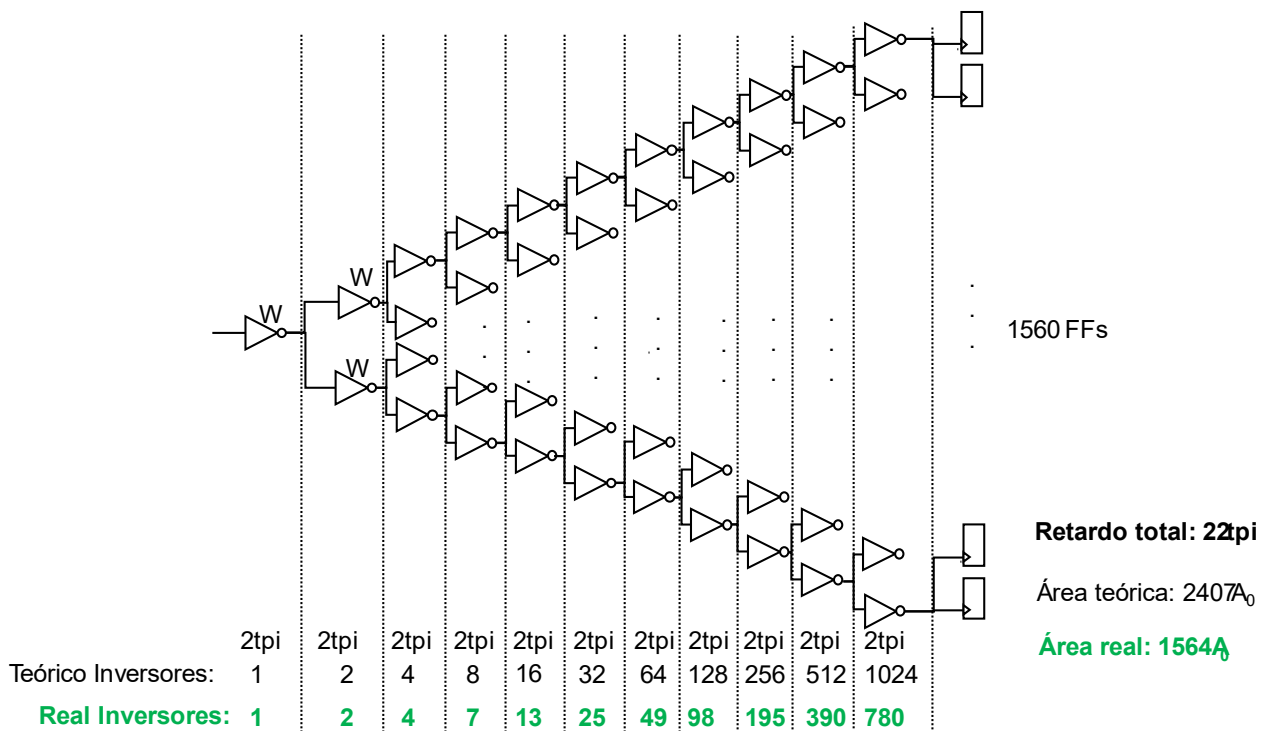
- a) Calcular el retraso de un árbol de una sola etapa, como el de la figura, en función del retardo ( $t_{pi}$ ) y del área ( $A_0$ ) del inversor de tamaño mínimo ( $W$ ).



$$tp = 1560t_{pi}$$

- b) Calcular el retraso y el área de un árbol donde el máximo *fanout* sea 2.

**Con un árbol de fanout 2, se necesitan  $\log_2 1560 \approx 11$**



c) Se quiere sustituir el inversor de la figura por una cadena de inversores de tamaño creciente. Indique el número de inversores necesarios, el retardo obtenido y el área incrementada

Asumo  $\alpha = 2,7$

$$n = \ln(1560) / \ln(2,7) \approx 7,4 \rightarrow 8$$

Recalculo  $\alpha$

$$\alpha = \sqrt[8]{1560} = 2,5$$

Recalculo n

$$n = \ln(1560) / \ln(2,5) \approx 8$$

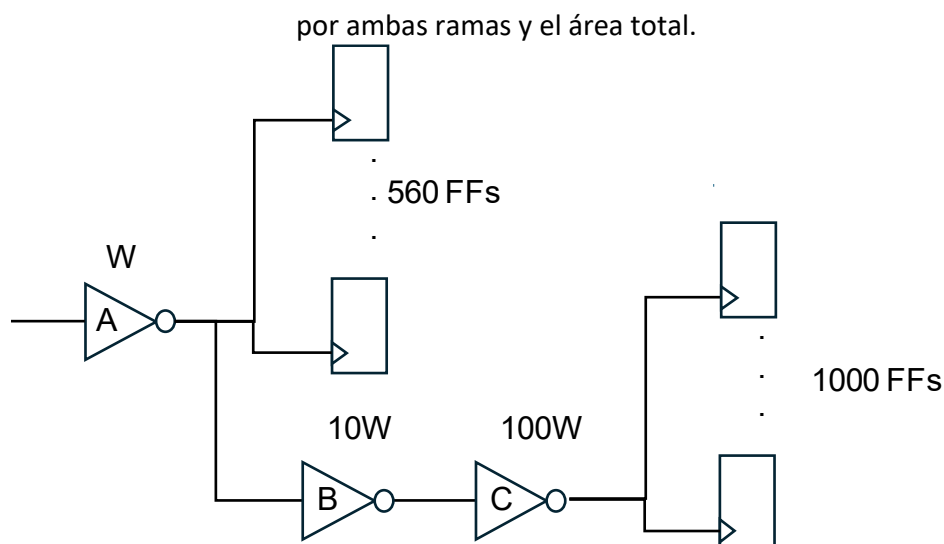
Con estos valores, calculo  $t_p = n \cdot \alpha \cdot t_{pi} = 20 t_{pi}$

Y el área final

$$A = \frac{\alpha^n - 1}{\alpha - 1} A_0 \approx 1017 A_0$$

d) Se modifica el circuito tal y como se muestra en la figura 2.

- Indique cuánto tarda en conmutar el inversor A
- Indique el retardo de la línea de reloj desde la salida del inversor A a la salida del inversor C
- Proponga una solución para incluir una pareja de inversores de tamaño  $\beta W$  y  $\phi W$  en la rama de los 560 FFs, tanto para reducir el retardo del inversor A como para equilibrar el retardo por las dos ramas del nuevo circuito. Indique el retardo resultante



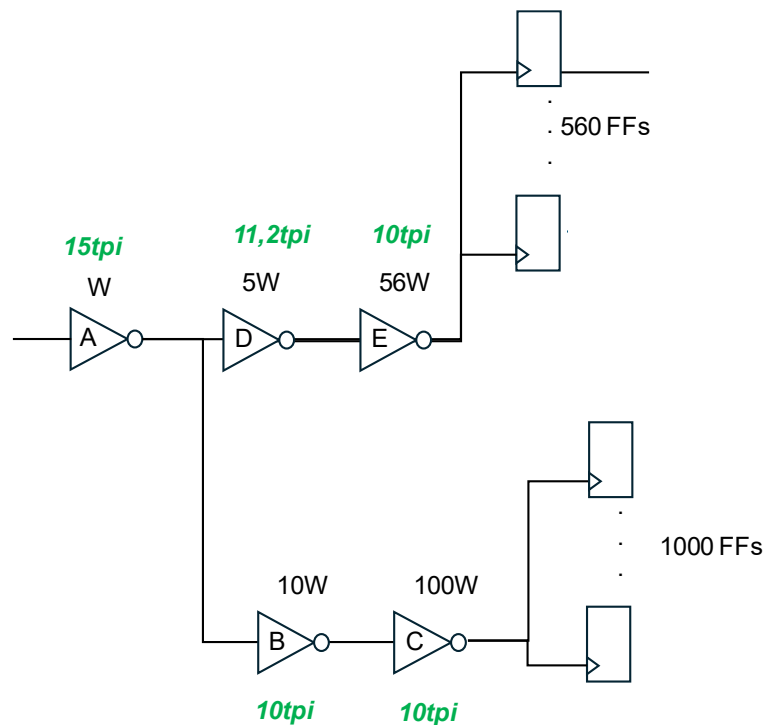
- $t_{pA} = 560 t_{pi} + 10 t_{pi} = 570 t_{pi}$
- $t_{pB} = 10 t_{pi}$ ;  $t_{pC} = 10 t_{pi}$ ;  $t_{p(B+C)} = 20 t_{pi}$
- La línea de reloj desde tarda en llegar  $570 t_{pi}$  a los biestables de la rama de arriba y  $590 t_{pi}$  a los biestables de la rama de abajo.

Si se incluyen dos inversores de tamaño  $5W$  y  $56W$  en la rama de arriba, se modifican todos los retardos:

La línea de reloj, por la rama de arriba tarda  $(15+11,2+10) t_{pi} = 36,2 t_{pi}$  y por la rama de abajo tarda  $(15+10+10) t_{pi} = 35 t_{pi}$

El área total será  $(1+5+56+10+100) A_0 = 172 A_0$





Esta solución no es única, también valdría 6W-56W y variaciones en estos dos valores que hagan que el retardo desde la entrada de D hasta la salida de E sean aproximadamente 10 tpi.

También se puede calcular la solución (para el tamaño de D =  $\beta$  y para el tamaño de E =  $\phi$ ) con la ecuación:

$$20tpi = \frac{\phi}{\beta} tpi + \frac{560}{\phi} tpi$$

Si se toma  $\beta = 10$ , resulta un valor de  $\phi = 34$  o  $\phi = 167$ . En el primer caso el inversor D tardaría 3.4tpi y el inversor E tardaría 16.7tpi. En el segundo caso el inversor D tardaría 16.7tpi y el inversor E tardaría 3.4tpi.

Se escoge la primera solución por ocupar menos área (10W+34W = 44W).

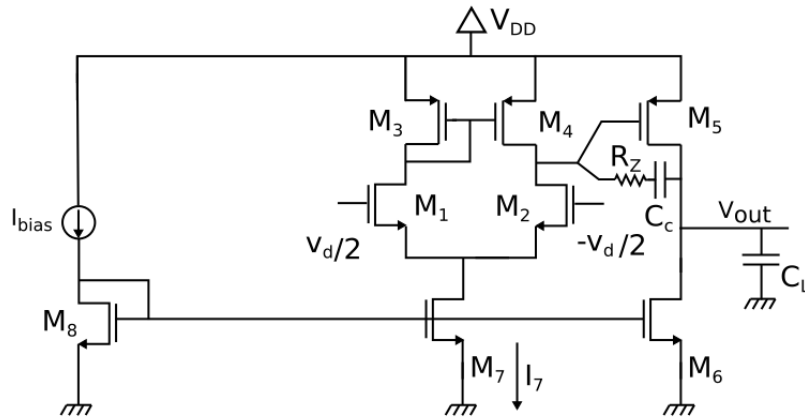
El área total sería 44W de la rama de arriba y 110W de la rama de abajo.

El retardo total de la señal de reloj por la rama de arriba desde la entrada al inversor A hasta los biestables sería 14.4tpi+20.1tpi = 34.5tpi.

El retardo total de la señal de reloj por la rama de abajo desde la entrada al inversor A hasta los biestables sería 14.4tpi+20tpi = 34.4tpi.

**Problema 3 (30 min, 2.5 pto)**

Se pretende diseñar un amplificador operacional como el mostrado en la figura, con entrada diferencial y salida single-ended.



Las especificaciones que debe cumplir el diseño se muestran a continuación:

- **Potencia disipada máxima de 120  $\mu\text{W}$**  (se incluyen las tres ramas del diseño y se asume que las tres ramas consumen lo mismo).  $V_{DD} = 1\text{ V}$ .
- a) Defina la corriente  $I_{bias}$  asumiendo que los transistores  $M_6$ ,  $M_7$  y  $M_8$  son iguales (0,5 pts).
- **Tensiones de salida mínima y máxima de 0.8 V y 0.2 V**, respectivamente.
- b) Use la especificación anterior para diseñar la relación de aspecto  $W/L$  de  $M_5$  y  $M_6$  (0,5 pts).
- **Producto ganancia por ancho de banda mayor o igual que 100 MHz.**
- c) Use la especificación anterior para diseñar la relación de aspecto  $W/L$  de  $M_1$  y  $M_2$  (0,5 pts).  
d) Calcule la ganancia del amplificador operacional ( $V_{out}/V_d$ ) (0,5 pts).  
e) Justifique el punto de operación del transistor  $M_8$  (0,5 pts).

Datos y ecuaciones:

$$\mu_P C_{ox} = 45 \mu\text{A}/\text{V}^2 \quad \lambda_P = 0.3 \text{ V}^{-1} \quad V_{thp} = -0.3 \text{ V}$$

$$\mu_N C_{ox} = 90 \mu\text{A}/\text{V}^2 \quad \lambda_N = 0.6 \text{ V}^{-1} \quad V_{thn} = 0.3 \text{ V}$$

$$C_L = 1 \text{ pF}, C_c = 0.5 \text{ pF}, L = 200 \text{ nm (para todos los transistores)}$$

$$GBW = \frac{g_{m1}}{2\pi C_C}$$

a)  $P_{max} = V_{DD} \cdot I_T \Rightarrow I_T = \frac{P_{max}}{V_{DD}} = \frac{120 \mu W}{1V} = 120 \mu A.$   
 $I_{bias} = \frac{120 \mu A}{3} = 40 \mu A.$   $I_{bias} = 40 \mu A$

b)  $M6 \Rightarrow I_{DS} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right)_6 V_{DS,sat}^2 ; V_{DS,sat} = 0.2V$   
 $\Rightarrow \left(\frac{W}{L}\right)_6 = \frac{2 \cdot 40 \mu A \leftarrow I_{bias}}{\mu_n C_{ox} V_{DS,sat}^2} = \frac{2 \cdot 40}{90 \cdot 0.2^2} = 22.2 \approx 23$   $\left(\frac{W}{L}\right)_6 = 23$

$M5 \Rightarrow I_{DS} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right)_5 V_{DS,sat}^2 ; V_{DS,sat} = 1V - 0.8V = 0.2V.$   
 $\Rightarrow \left(\frac{W}{L}\right)_5 = \frac{2 \cdot 40}{45 \cdot 0.2^2} = 44.44 \approx 45$   $\left(\frac{W}{L}\right)_5 = 45$

c)  $GBW = \frac{g_{m1}}{2\pi C_{c1}} \Rightarrow g_{m1} = GBW \cdot 2\pi C_{c1} = 100 \cdot 10^6 \cdot 2\pi \cdot 0.5 \cdot 10^{-12} = 314.16 \mu A/V$   
 $g_{m1} = \sqrt{2 \mu_n C_{ox} \left(\frac{W}{L}\right)_1 I_{D1}} \leftarrow I_{D1} = I_{bias}/2$   
 $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = \frac{g_{m1}^2}{2 \mu_n C_{ox} I_{bias}/2} = \frac{(314.16)^2}{2 \cdot 90 \cdot 20/2} = 86.55 \approx 87$   
 $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = 87$

d)  $|A_v| = g_{m1} (r_{o1} || r_{o4}) \cdot g_{m5} (r_{o5} || r_{o6})$

$g_{m1} = 314.16 \mu A/V$

$r_{o1} = \frac{1}{\lambda_n I_{bias}/2} = \frac{1}{0.6 \cdot 40/2 \mu A} = 83.33 k\Omega$

$r_{o4} = \frac{1}{\lambda_p I_{bias}/2} = \frac{1}{0.3 \cdot 40/2 \mu A} = 166.67 k\Omega$

$r_{o1} || r_{o4} = 55.55 k\Omega$

$g_{m5} = \sqrt{2 \mu_n C_{ox} \left(\frac{W}{L}\right)_5 I_{bias}} = \sqrt{2 \cdot 45 \cdot 45 \cdot 40} = 402.5 \mu A/V.$

$r_{o5} = \frac{1}{\lambda_p I_{bias}} = \frac{1}{0.3 \cdot 40 \cdot 10^{-6}} = 83.33 k\Omega$

$r_{o6} = \frac{1}{\lambda_n I_{bias}} = \frac{1}{0.6 \cdot 40 \cdot 10^{-6}} = 41.6 k\Omega.$

$r_{o5} || r_{o6} = 27.7 k\Omega.$

$|A_v| = 194.6 V/V.$

e)  $I_{DS} = I_{bias} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right)_8 (V_{GS} - V_{th})^2$

$V_{GS} = V_{th} + \sqrt{\frac{2 I_{DS}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_8}} = 0.3 + \sqrt{\frac{2 \cdot 40}{90 \cdot 23}} = 0.49V > V_{th} \quad \checkmark$

$V_{DS} = V_{GS} \Rightarrow V_{DS} > V_{GS} - V_{th} \quad \checkmark$

Saturation.