

Statusrapport Thesis

Raphael Frey, Noah Hüsser

3. Mai 2017

1 Ausgangslage

Beim Testen des Ergebnisses des Vorgängerprojekts konnten wir dessen IP Cores nicht erfolgreich in das Red Pitaya Projekt einbinden. Beim Erforschen der Ursache und Debuggen sind wir in der Folge auf einige unangenehme Tatsachen gestossen:

- FPGA Codebase ist vonseiten des Red Pitaya-Projekts stark im Umbruch.
- Es existieren momentan zwei Branches: Ein alter, der gemäss Herstellerangaben keine Updates mehr erhält, und ein neuer, welcher gemäss Herstellerangaben “still under heavy development and not stable” ist.
- In der Dokumentation, soweit sie denn überhaupt vorhanden ist, ist oft nicht klar, ob sie jetzt für die neue oder die alte Codebase gilt.
- Neben der Codebase selbst ist auch die Dokumentation der Toolchain auf Seiten des FPGA nicht besonders gut.
- Die Dokumentation und Codebase des Linux-Teils des Pitaya-Projekts ist aber einigermaßen passabel.

Es stellt sich also die Grundsatzfrage:

- Versuchen wir, das Projekt mit der alten FPGA-Codebase zum Laufen zu bringen, wobei etwaige Bugs und fehlende Features von uns entweder durch Fixes oder Workarounds gehandhabt werden müssten, oder
- setzen wir auf die neue Codebase, mit dem Vorbehalt, obwohl diese gemäss Herstellerangaben noch gar nicht reif ist,
- oder beschreiten wir einen dritten Weg?