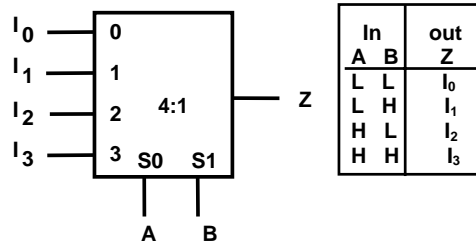


Universidade Federal de Pernambuco
Sistema Digitais
2ª Chamada – 2º semestre de 2002

1. Implementar um gerador de paridade par para um vetor de 4 bits a partir de portas OR-Exclusivo. (1,0)
2. Implementar um multiplexador 16:1 a partir de multiplexadores 4:1. (2,0)



3. Implementar a função $Z = ((T=[0]. A < B) + (T=[1]. A > B) + (T=[2]. A = B))$. Considere que A e B são números positivos e negativos (complemento a 2) representados por vetores de 4 bits (sinal+módulo). T é um vetor de seleção de funções. (2,5)
4. Um laboratório de pesquisa possui 2 portas de entrada/saída, uma porta de emergência, e um sensor de fumaça/fogo. Quando as duas portas estiverem fechadas e o sinal de alarme desligado, um sinal de “laboratório em uso” deve ser ativado. Se o sensor for ativado a porta de emergência e as duas outras portas devem ser abertas e um sinal de alarme deve ser ativado. Implemente o sistema de aviso e alarme deste laboratório a partir de portas lógicas. (2,0)
5. Assuma que A e B possuem 4 bits. Implemente um sistema que compute $Z = \text{Max}(A, B)$. Z é um vetor. A e B são números positivos e negativos (complemento a 2) representados por vetores de 4 bits (sinal+módulo). (2,5)