Universidade Federal de Pernambuco Departamento de Informática Circuitos Digitais

1°. Exercício Escolar - 1°. semestre de 1998

- 1. a) Provar através das regras de chaveamento que (A+B+AB)(A+B)AB=0. (1,0)
 b) Implementar uma porta NAND de três entradas a partir de NANDs de duas entradas. (0,5)
 c) Implementar um gerador de paridade par para um vetor de 4 bits. (1,0)
- 1. Implementar um somador BCD para dois digitos decimais. (2,5)
- 2. Implementar a função Z= |A-B|. Considere que os números A e B possuem quatro bits (4bits + 1 bit de sinal) e que estamos usando aritmética complemento a 2. (2,0)
- 3. a) Implementar um decodificador16->1 utilizando decodificadores 2->1 e 4->1. Desenhe o esquema resultante. (Conseidere o esquena abaixos)

 (1,5)
 - b) Implemente a função Z = ab+ab+abc utilizando o menor multiplexador possível sem utilização de portas lógicas auxiliares. (1,0)
 - c) Implementar a função do item b acima utilizando um demultiplexador (utilize o menor demultiplexador possível).
 (1,0)

Boa sorte!