

Universidade Federal de Pernambuco
Centro de Informática

1º exercício de Sistemas Digitais/Circuitos Digitais

Recife, 13 de Agosto de 2002

1. Resolva:
 - a. Implemente uma porta NAND de três entradas a partir de portas NAND de 2 entradas apenas. (0,5)
 - b. Prove que $(\overline{A+B})(A+B).AB=0$. (0,5)
2. Sejam A e B e C três vetores que representam números positivos e negativos (complemento a 2) de 4 bits cada (bit de sinal + módulo). Implemente a função $Z = \text{MAX}(A,B,C)$. Implementar o circuito que gera a função Z. Circuitos auxiliares, tais como, multiplexadores ou decodificadores podem ser considerados como macro funções, ou seja, não precisam ser implementadas. (2,5)
3. Implementar um decodificar 4 -> 16 a partir de decodificadores 2:4. O decodificador 2:4 tem sua funcionalidade descrita na figura abaixo: (2,0)
Obs: G2, G1 são controle de entrada
 - a. A e B são entradas do decodificador
 - b. Y0, Y1, Y2, Y3, Y4 são saídas habilitadas em nível lógico '0'(zero)
 - c. G2, G1 são controle de entrada

G2	G1	A	B	Y0	Y1	Y2	Y3
1	X	X	X	1	1	1	1
X	0	X	X	1	1	1	1
0	1	0	0	0	1	1	1
0	1	0	1	1	0	1	1
0	1	1	0	1	1	0	1
0	1	1	1	1	1	1	0

4. Implementar um somador BCD de dois dígitos (A+B). Mostre o esquemático e descreva seu funcionamento. (2,0)
5. Implementar a função abaixo $f(a,b,c) = \Sigma m_0 + m_1 + m_4 + m_6$
 - a. Com o menor multiplexador possível sem lógica externa (1,5)
 - b. Implemente a função do item a. com o menor decodificador possível (1,0)

Boa sorte.