

PROGRAMA DE
INICIACIÓN
TECNOLÓGICA
PIT 2025

Diseño y fabricación de PCBs

segunda sesión

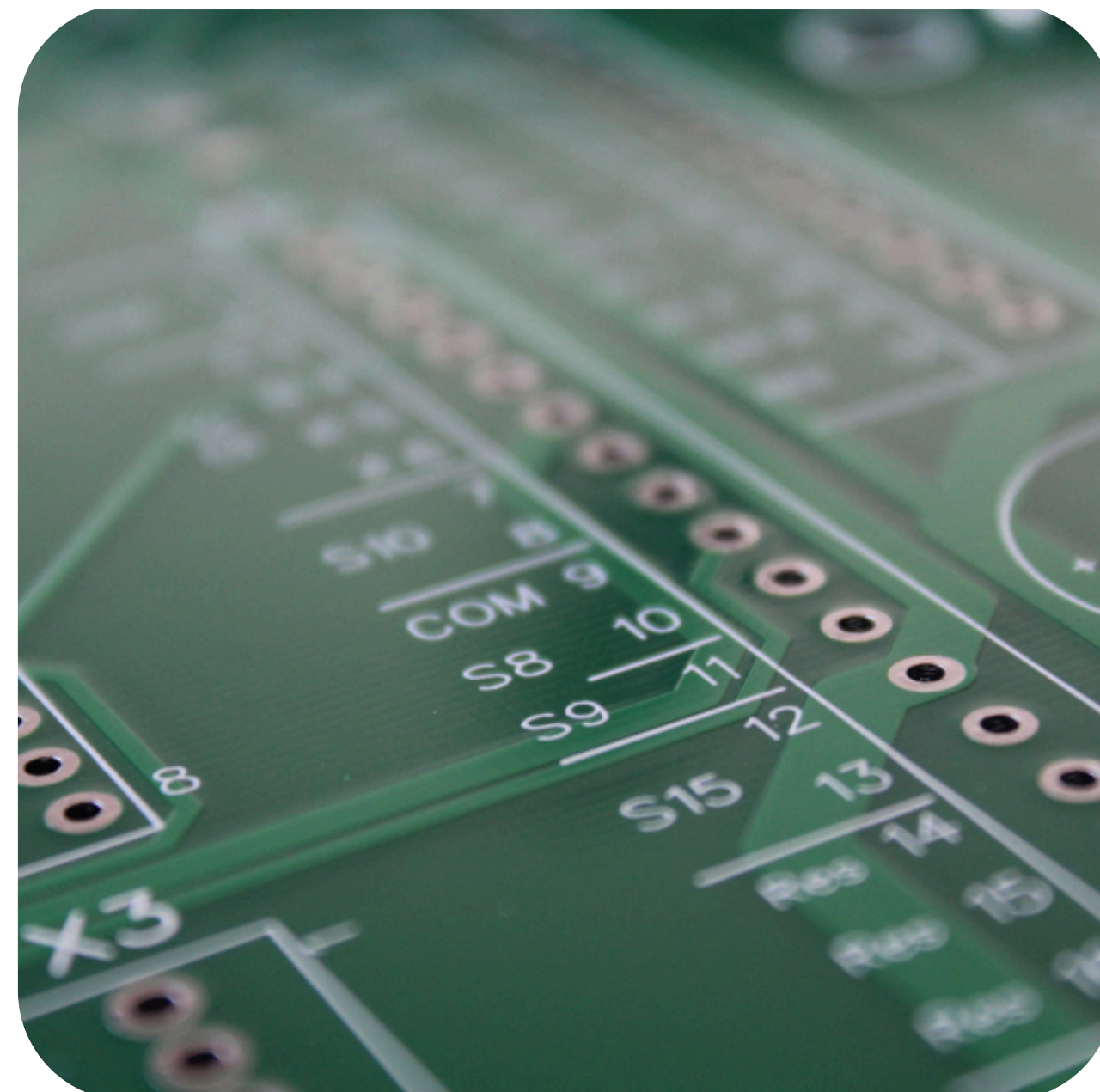
Docente: Kewin Rougelly Cuadros Claro

SESIÓN

- Prototipado rápido: Importancia y métodos.
- Simulación: Verificación del funcionamiento del circuito.
- Ruteo: Técnicas y consideraciones para un buen diseño
- Proyecto 1: Diseño de un circuito simple
- Normas IPC: Reglas de diseño para garantizar la calidad y fiabilidad.

01

En este curso aprenderás desde cero cómo diseñar y fabricar tus propias placas de circuito impreso (PCB). Conocerás las herramientas y técnicas necesarias para realizar tus proyectos electrónicos



timer 555



NE555
SA555 - SE555

General-purpose single bipolar timers

Features

- Low turn-off time
- Maximum operating frequency greater than 500 kHz
- Timing from microseconds to hours
- Operates in both astable and monostable modes
- Output can source or sink up to 200 mA
- Adjustable duty cycle
- TTL compatible
- Temperature stability of 0.005% per °C

Description

The NE555, SA555, and SE555 monolithic timing circuits are highly stable controllers capable of producing accurate time delays or oscillation. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and the duty cycle are both accurately controlled with two external resistors and one capacitor.

The circuit may be triggered and reset on falling waveforms, and the output structure can source or sink up to 200 mA.

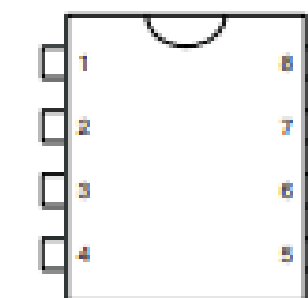


N
DIP8
(Plastic package)



D
SO8
(Plastic micropackage)

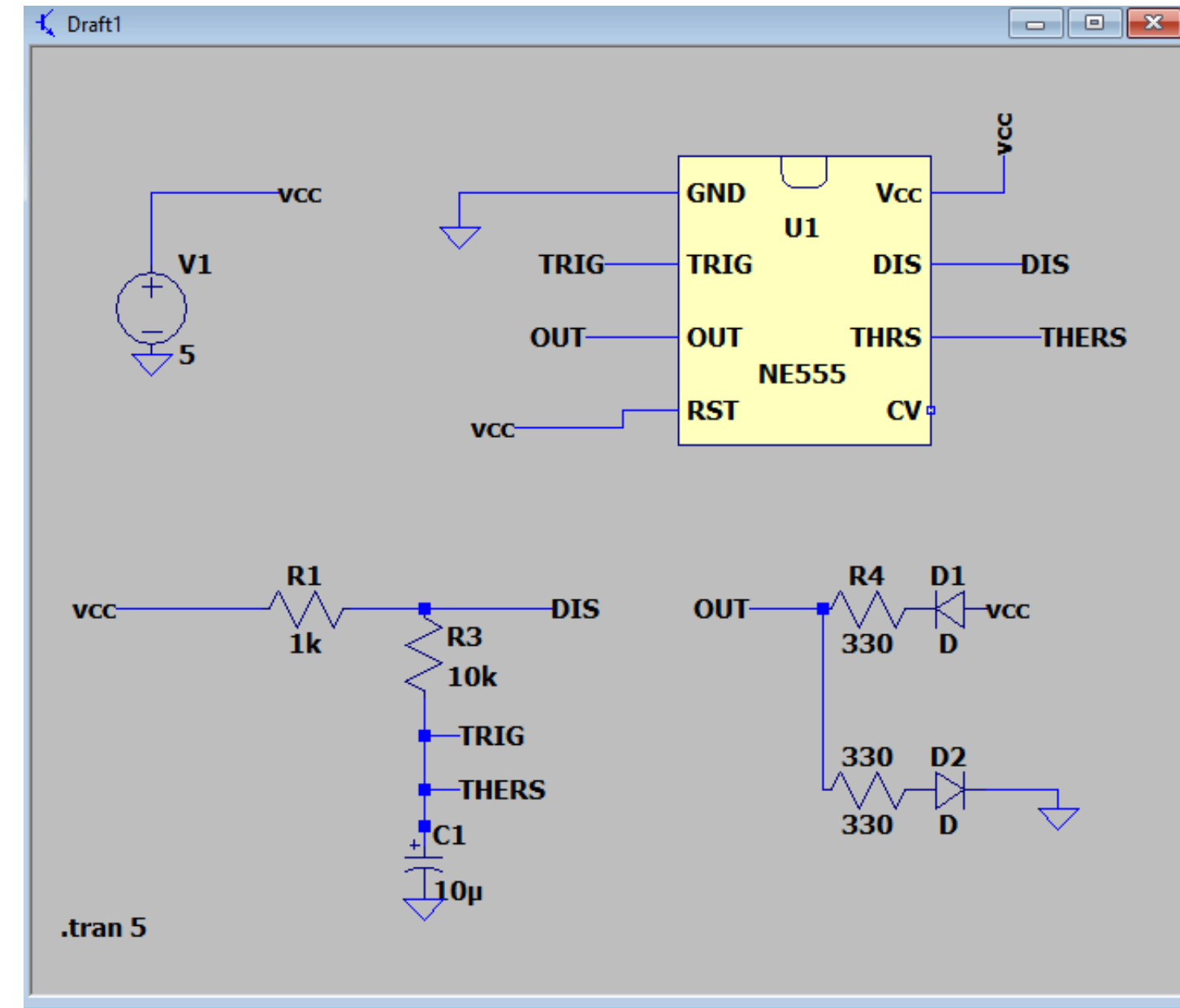
Pin connections
(top view)



- | | |
|-------------|---------------------|
| 1 - GND | 5 - Control voltage |
| 2 - Trigger | 6 - Threshold |
| 3 - Output | 7 - Discharge |
| 4 - Reset | 8 - V_{CC} |

02

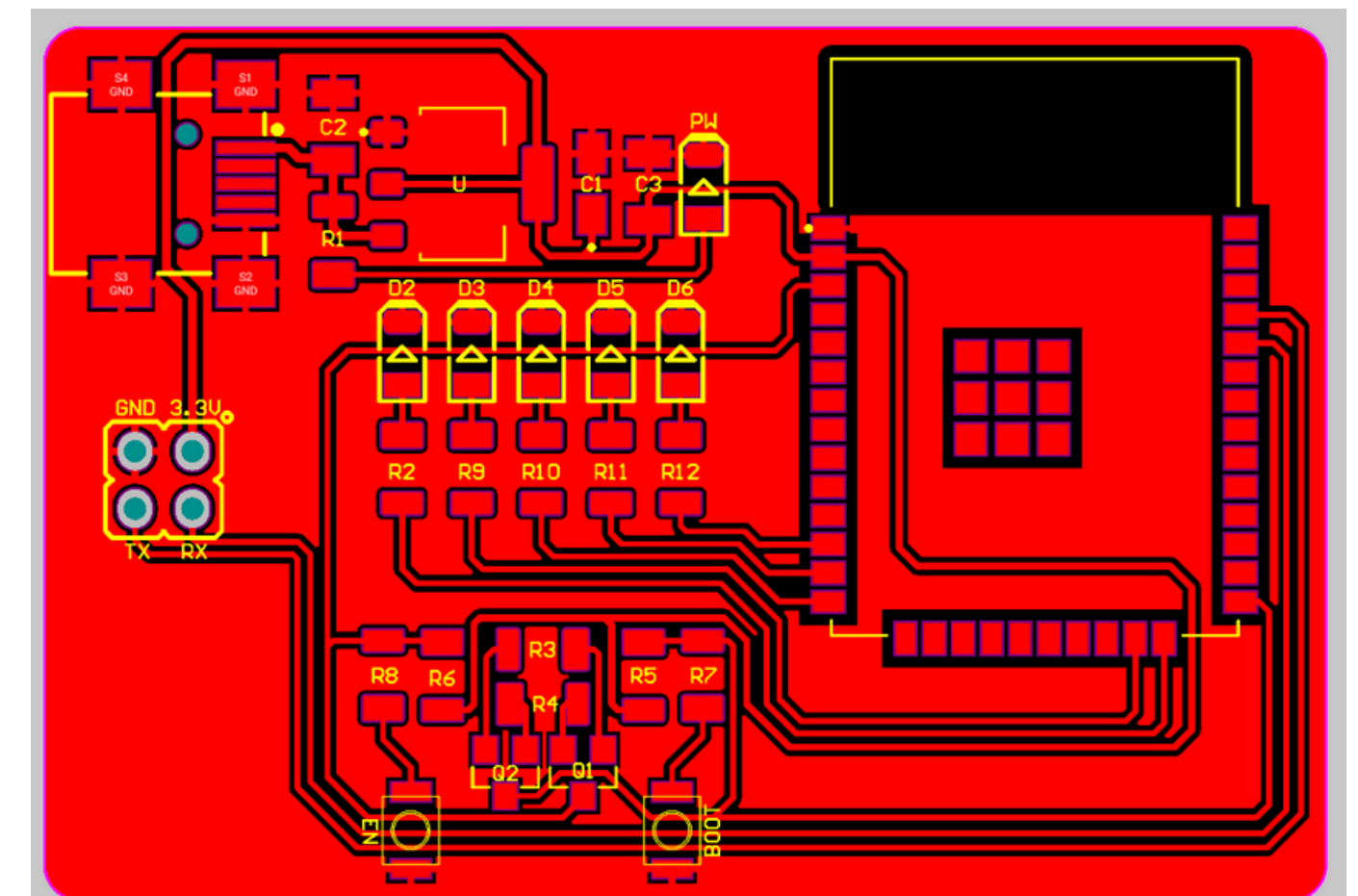
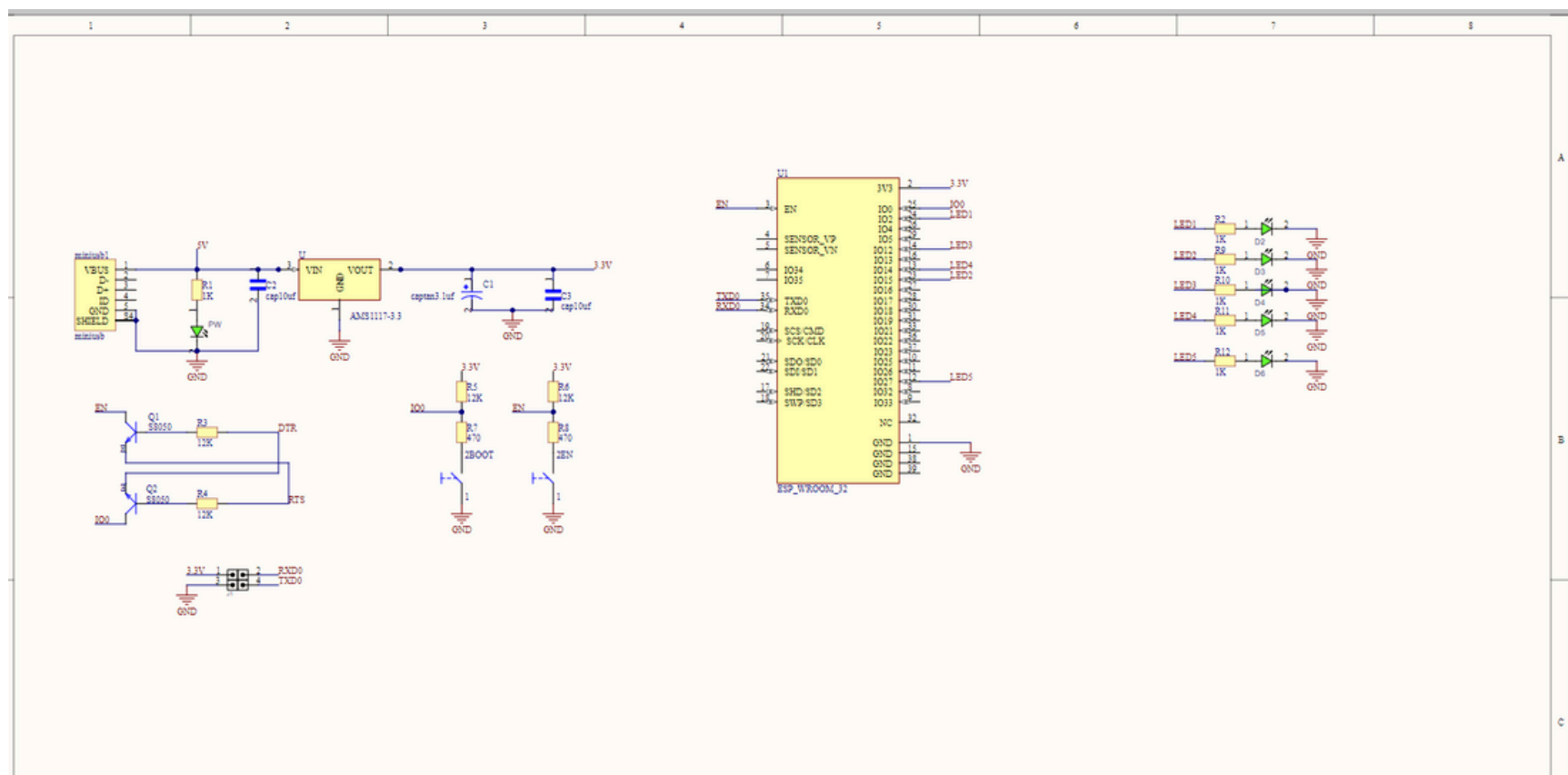
El modo astable del temporizador 555 se utiliza para generar una señal de onda cuadrada de frecuencia y ciclo de trabajo ajustables. En este modo, el circuito no tiene estados estables (de ahí el término "astable") y cambia continuamente entre dos estados: alto y bajo, generando oscilaciones.



03

DISEÑO PCB

pasamos del diseño esquemático al diseño pcb



04

Software para diseño

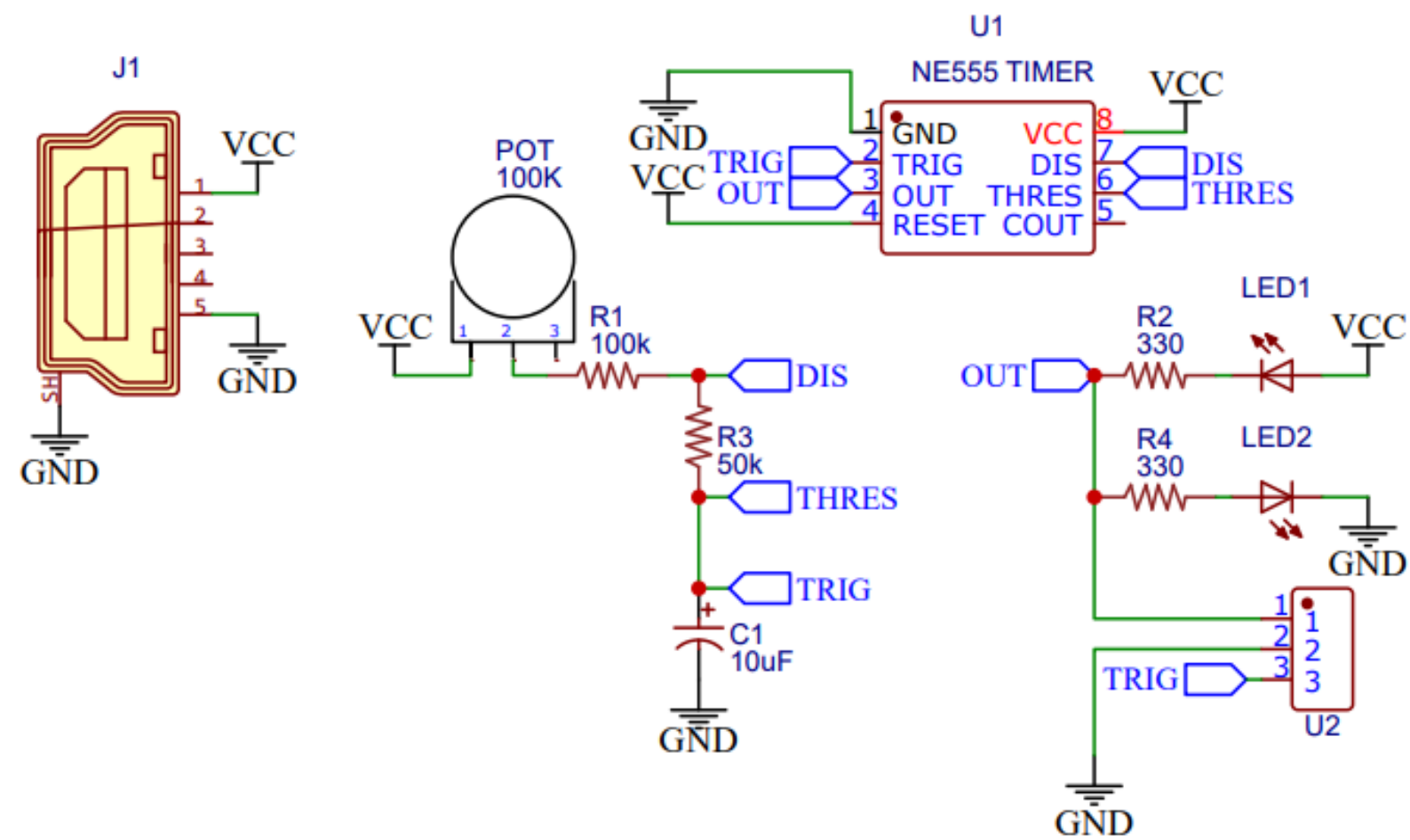
Método de film fotosensible



Easy EDA

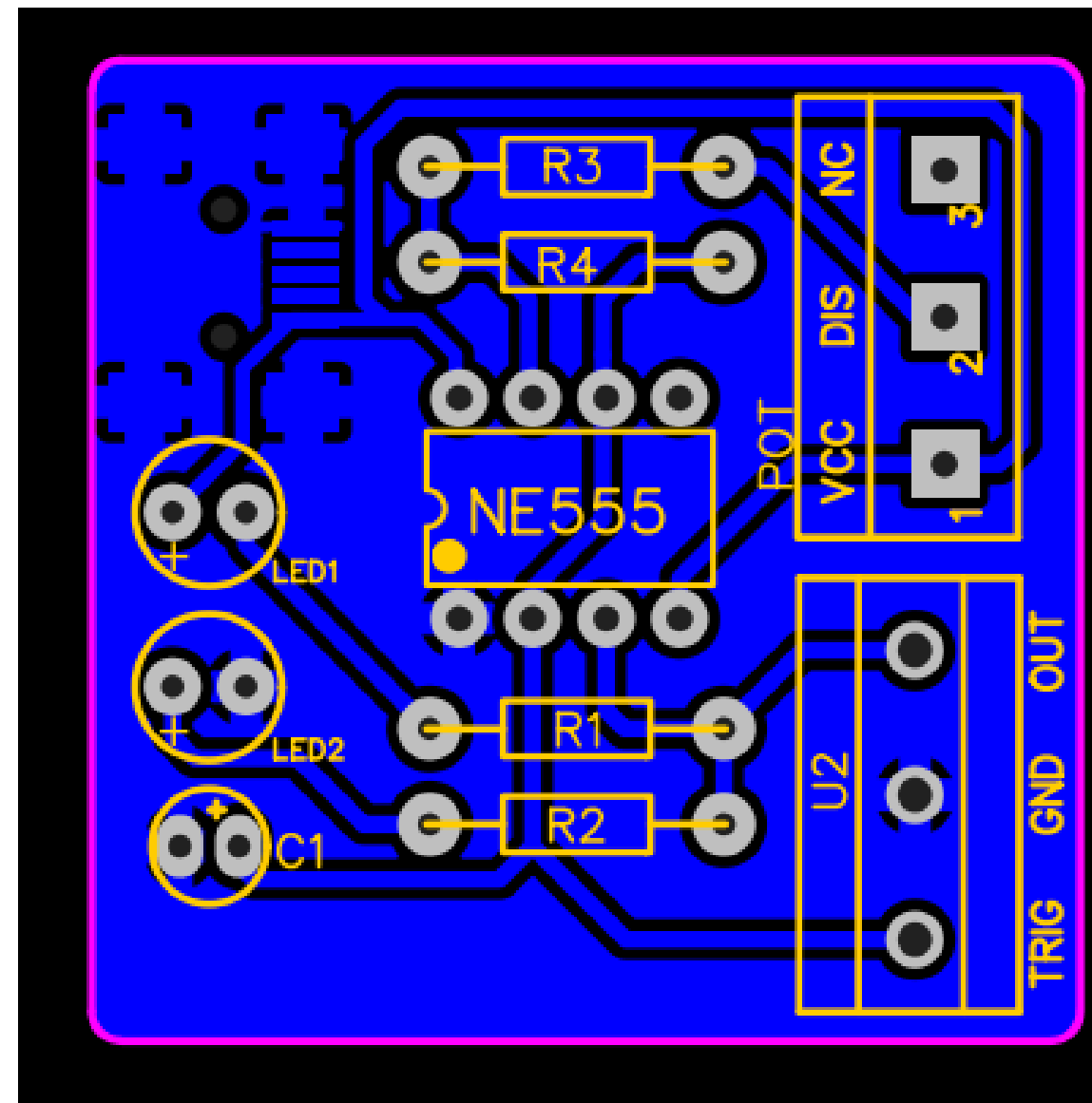
07

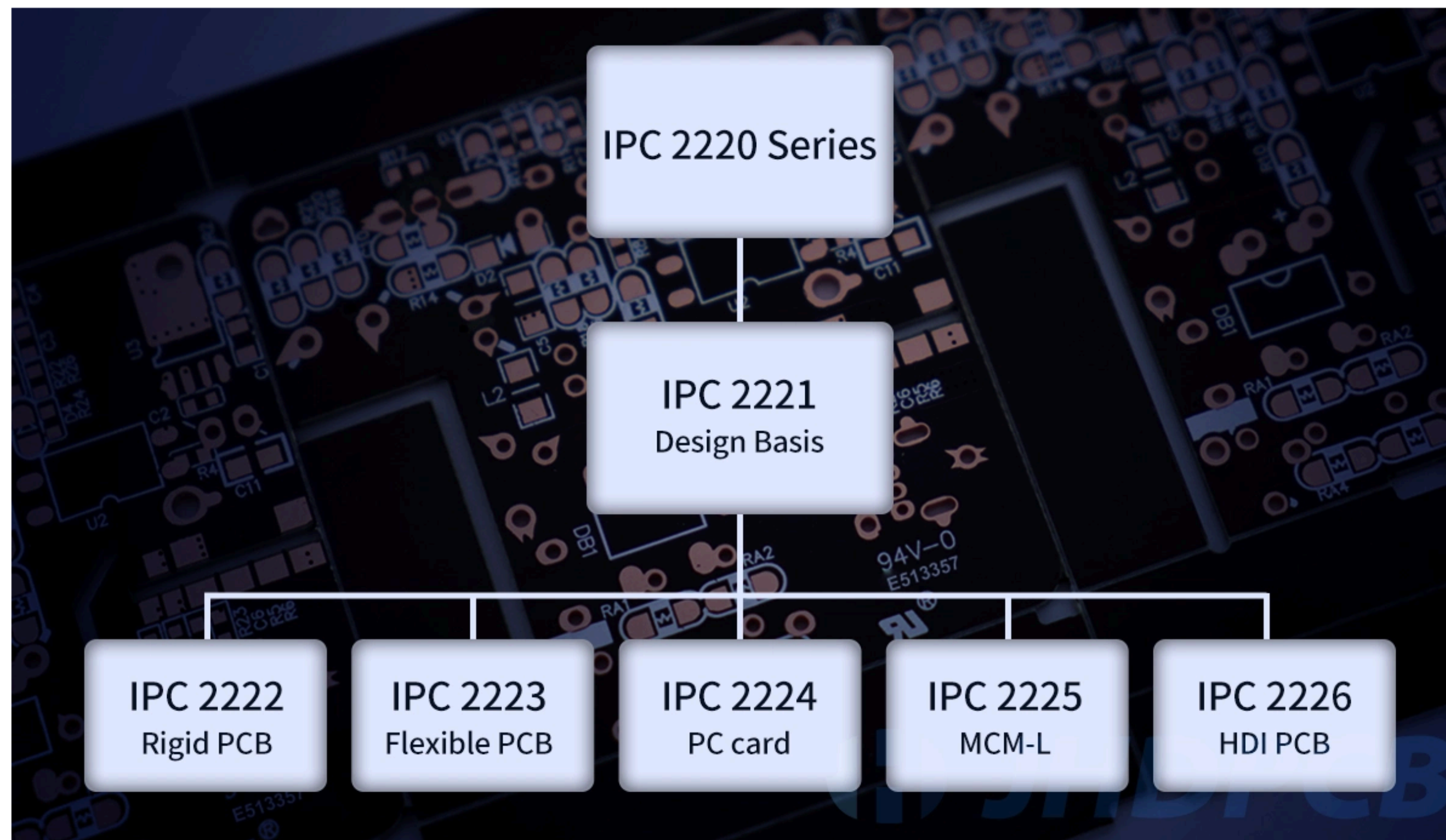
actividad



07

actividad





Clasificación de PCBs según IPC

Clase 1: Productos de bajo costo y uso general.

Clase 2: Productos electrónicos estándar.

Clase 3: Productos de alta confiabilidad (aeroespacial, médico, etc.).

ancho de pista

FÓRMULA

Primero, calcular el área:

$$A = \left(\frac{I}{K \times T_{\text{Rise}}^b} \right)^{\frac{1}{c}}$$

Luego, calcula el ancho:

$$W = \frac{A}{t \times 1.378}$$

Para capas internas IPC-2221:

$$k = 0,024, b = 0,44, c = 0,725$$

Para capas externas IPC-2221:

$$k = 0,048, b = 0,44, c = 0,725$$

donde k, b y c son constantes resultantes del ajuste de curvas a las curvas IPC-2221.

Valores comunes:

Espesor: 1 oz

Ambiente: 25 °C

Aumento de temperatura: 10 °C

IPC-2221:

Esta norma proporciona pautas para el diseño de PCB, incluido el espaciado de las trazas. Las PCB se clasifican en tres categorías según sus usos previstos: Clase 1 (para productos electrónicos generales), Clase 2 (para productos electrónicos de servicio dedicado) y Clase 3 (para productos electrónicos de alta confiabilidad).

Para las PCB de clase 2 y 3, la norma recomienda un espaciado mínimo entre pistas de 0,25 mm (10 milésimas de pulgada) para baja tensión y de 0,5 mm (20 milésimas de pulgada) para alta tensión. Estos valores representan el espaciado mínimo entre pistas de la PCB, también conocido como espaciado mínimo entre pistas de la PCB, necesario para garantizar un funcionamiento seguro y evitar averías.

Para las PCB de clase 3, la norma también especifica las distancias mínimas de fuga y de aislamiento entre conductores para evitar fugas eléctricas, con valores que van desde 0,1 mm (4 mil) a 2 mm (80 mil) según el voltaje de funcionamiento.

The table below provides the optimum spacing and line width based on copper thickness.

Start copper	Minimum capability in mils (outer layers)		Minimum capability in mils (inner layers)	
	Line width	Spacing between conductor	Line width	Spacing between conductor
5 microns	2	3	2	2
9 microns	3	3	2.5	2.5
1/2 oz.	4	4	3	2.25
1 oz.	6	6	4	4.24
2 oz.	8	8	6	6.25
3 oz.	12	12	7	8
4 oz.	14	14	8	10

Según el voltaje:

el espaciado mínimo entre las pistas se determina según la diferencia de voltaje entre ellas. Es necesario aumentar el espaciado entre las pistas en el caso de pistas de alto voltaje para evitar fallas eléctricas y arcos eléctricos. La siguiente tabla proporciona reglas de diseño comunes basadas en el voltaje entre pistas:

Voltaje de traza a traza	Espaciado mínimo
< 50 V	2x ancho de traza
50-150 V	Ancho de trazado 3x-4x
150-300 V	Ancho de trazado 5x-8x
>300 V	Ancho de trazado 10x+

Basado en la prevención de diafonía:

La diafonía se refiere a la interferencia no deseada entre trazas adyacentes. Para minimizar el acoplamiento de ruido, se recomienda el espaciado de trazas de PCB, es decir, se recomiendan espaciamientos más grandes para trazas digitales o analógicas de alta velocidad. Esto se debe a que las señales de alta velocidad pueden crear interferencia electromagnética (EMI) y diafonía, lo que puede causar degradación de la señal o incluso pérdida de datos. Aumentar la distancia entre estas trazas puede reducir los efectos de la EMI y la diafonía al aumentar el aislamiento entre ellas. Los requisitos de espaciado varían según el tipo de traza

Tipo de señal	Espaciado
Señales digitales > 50 MHz	>4x ancho de traza
Rastros de RF/microondas	>5x ancho de traza
Señales analógicas sensibles	>3x ancho de traza