



دانشکده مهندسی کامپیوتر

آز سیستم دیجیتال

نیم سال تابستان ۰۲-۰۱

مدرس: دکتر انصاری

سپنتا رحمانی زاده

۹۸۱۱۰۰۴۹

عطا رحیم زاده

۹۸۱۷۰۸۰۵

عماد زین اوقلی

۹۸۱۰۳۲۶۷

۱ آزمایش اول

در این آزمایش شماتیک دو مدار ترکیبی برای تشخیص بخش پذیری بر ۳ و ۱۱ یک عدد BCD چهاررقمی را طراحی کردیم.

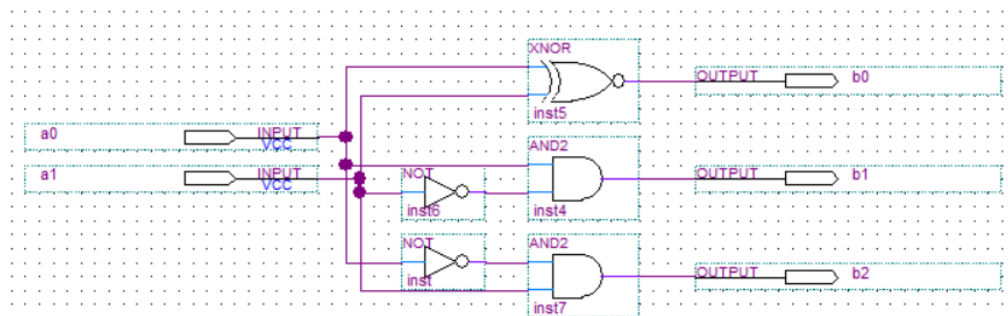
۱.۱ بخش پذیری بر ۳

برای تعیین بخش پذیری ماژول های زیر را درست کردیم.

۱.۱.۱ ماژول base3

در این ماژول باقی مانده یک عدد دوییتی بر ۳ را محاسبه می کنیم.

$$\begin{cases} b_0 &= a_0 \odot a_1 = \overline{(a_0 \oplus a_1)} \\ b_1 &= a_0 \cdot \overline{a_1} \\ b_2 &= \overline{a_0} \cdot a_1 \end{cases}$$

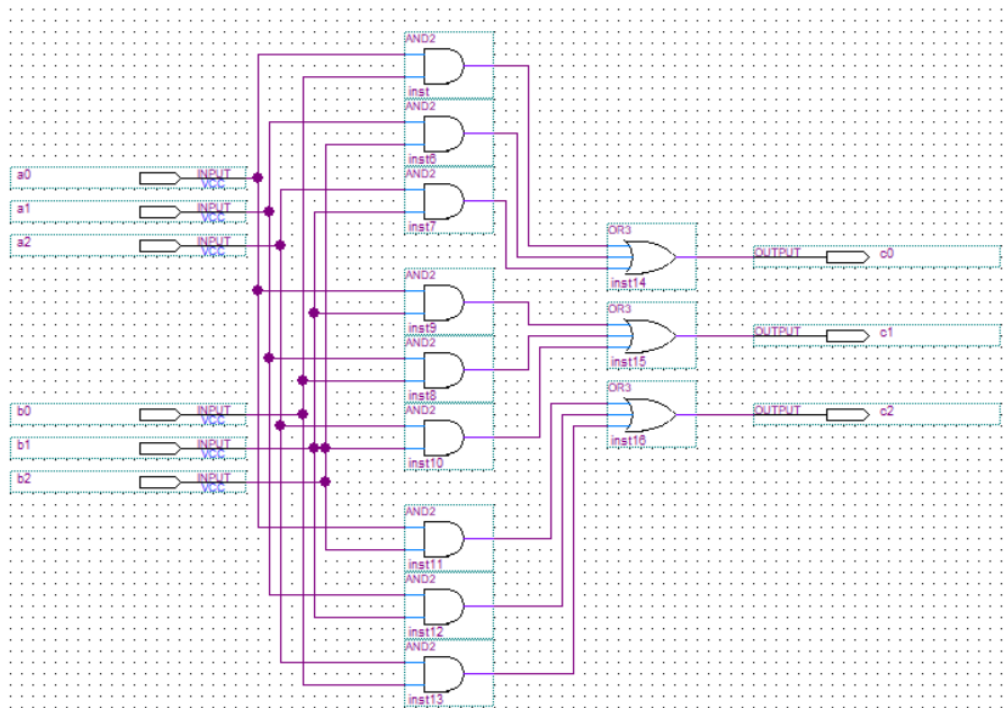


شکل ۱: شماتیک ماژول base3

۲.۱.۱ ماژول div3

در این ماژول جمع دو عدد در مبنای ۳ محاسبه می شود.

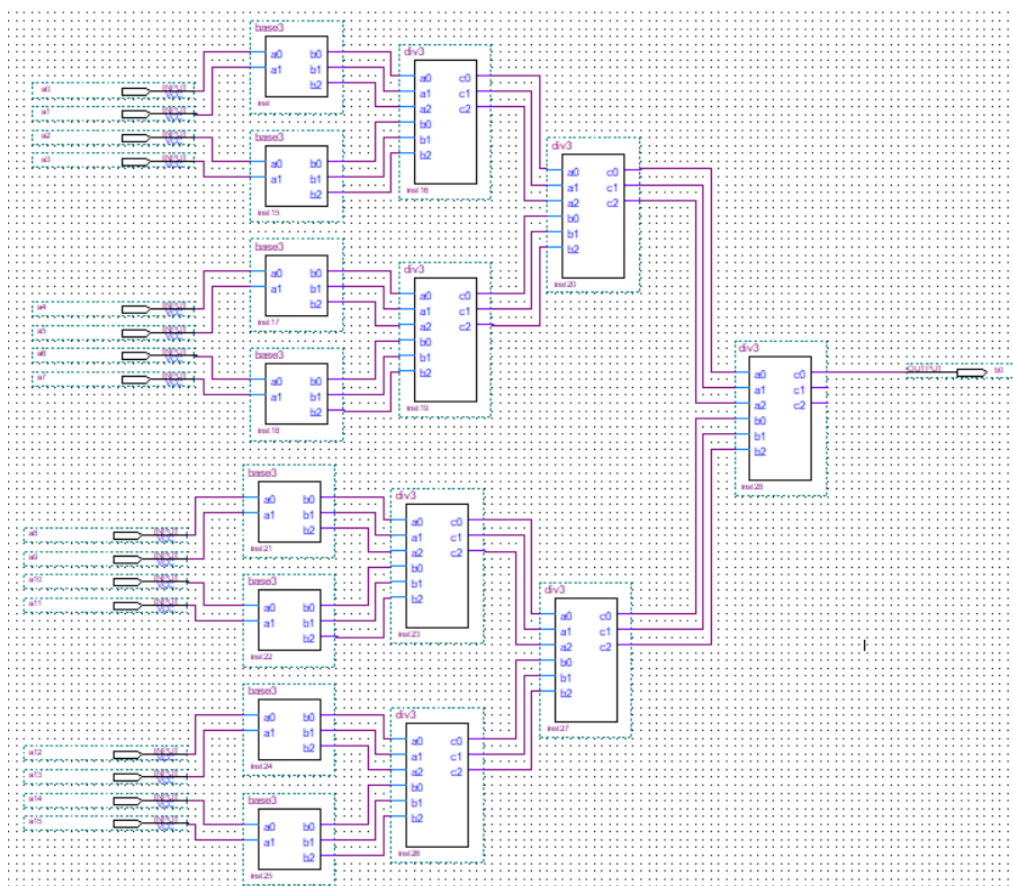
$$\begin{cases} c_0 &= a_0 \cdot b_0 + a_1 b_2 + a_2 b_1 \\ c_1 &= a_0 \cdot b_1 + a_1 b_0 + a_2 b_2 \\ c_2 &= a_0 \cdot b_2 + a_1 b_1 + a_2 b_0 \end{cases}$$



شکل ۲: شماتیک ماژول div3

۳.۱.۱ ماژول اصلی

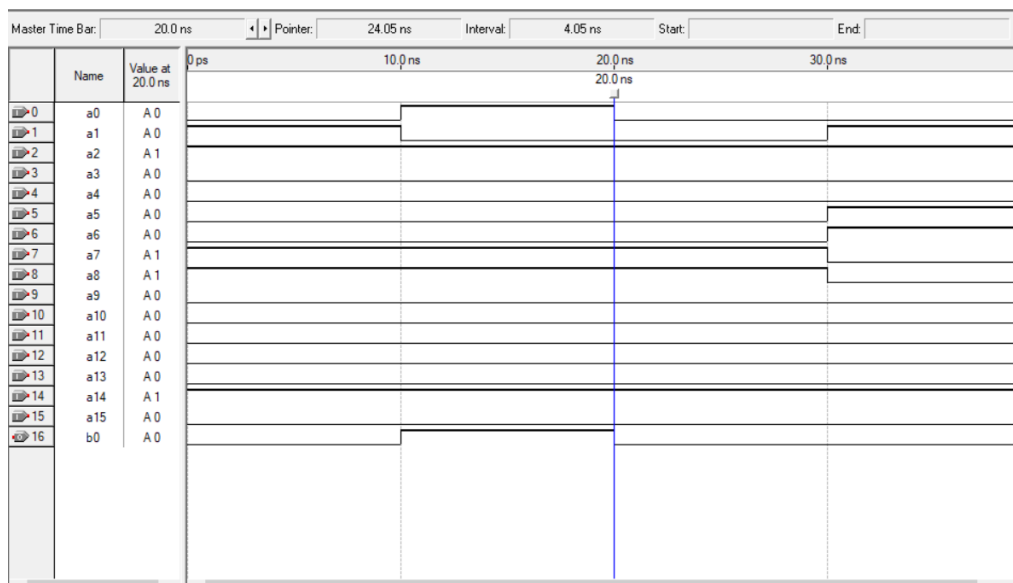
ابتدا برای هر دو بیت ورودی با ماژول base3 نمایش مبنای ۳ آن را بدست می‌آوریم. سپس با استفاده از ماژول div3 این اعداد را با هم جمع می‌کنیم.



شکل ۳: شماتیک ماژول اصلی بخش پذیری بر ۳

۴.۱.۱ آزمون مدار

برای ورودی ۴۰۳۶، ۴۱۸۴، ۴۱۸۵، ۴۱۸۶ خروجی ۰، ۱، ۰، ۰ را بدست آوردیم.



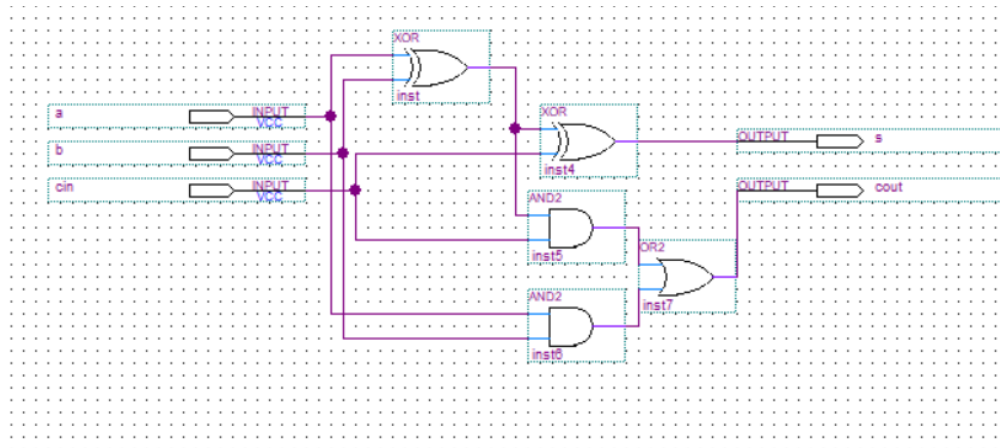
شکل ۴: Waveform آزمون مدار

۲.۱ بخش پذیری بر ۱۱

ماژول‌ها زیر را طراحی کردیم.

۱.۲.۱ ماژول fa

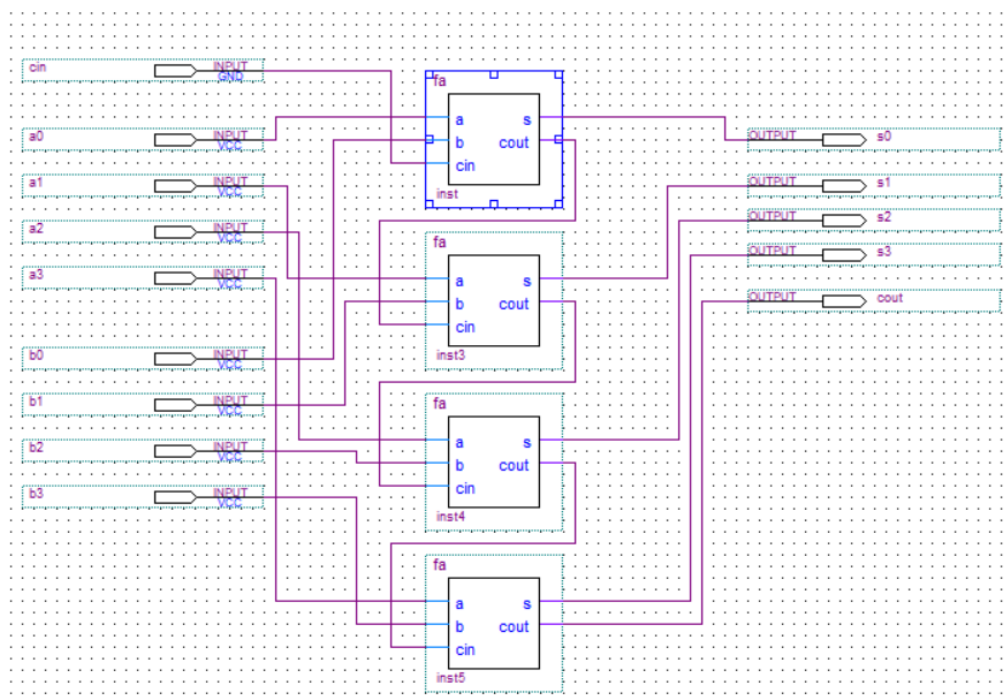
مدار یک جمع‌کننده کامل تک بیتی است.



شکل ۵: شماتیک مدار fa

۲.۲.۱ ماژول sum4

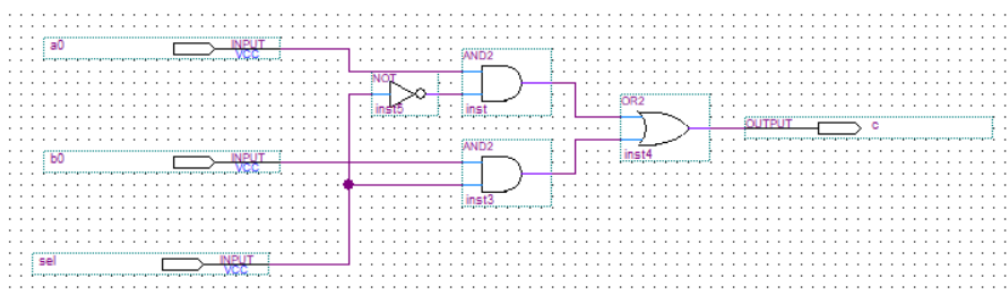
مدار یک جمع‌کننده کامل ۴ بیتی است.



شکل ۶: شماتیک مدار sum4

۳.۱ ماژول mux1

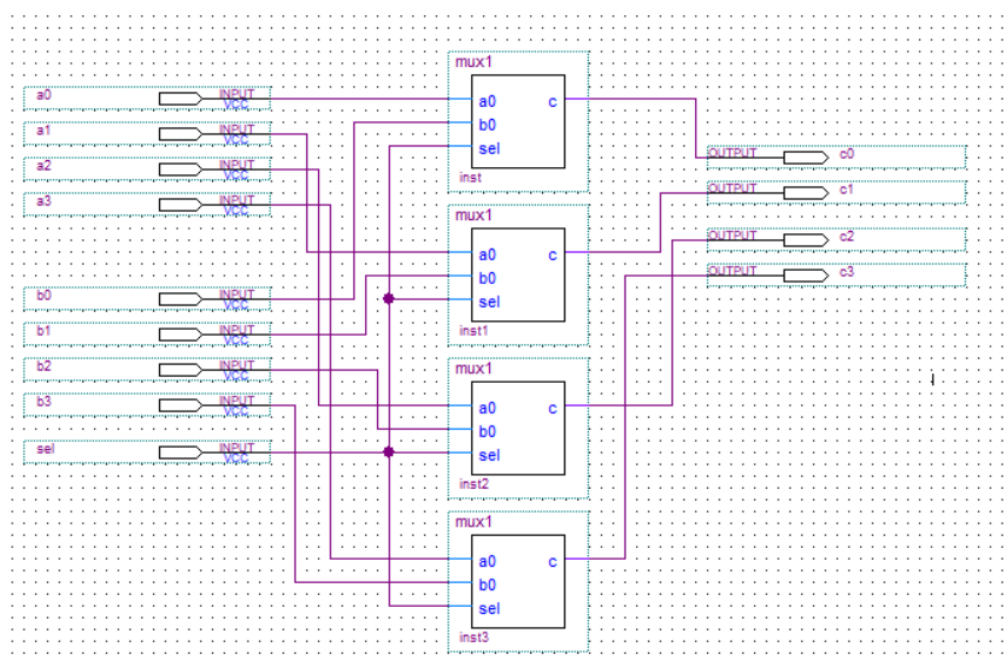
مدار یک مولتی پلکسر تک بیتی است.



شکل ۷: شماتیک مدار mux1

۴.۱ ماژول mux4

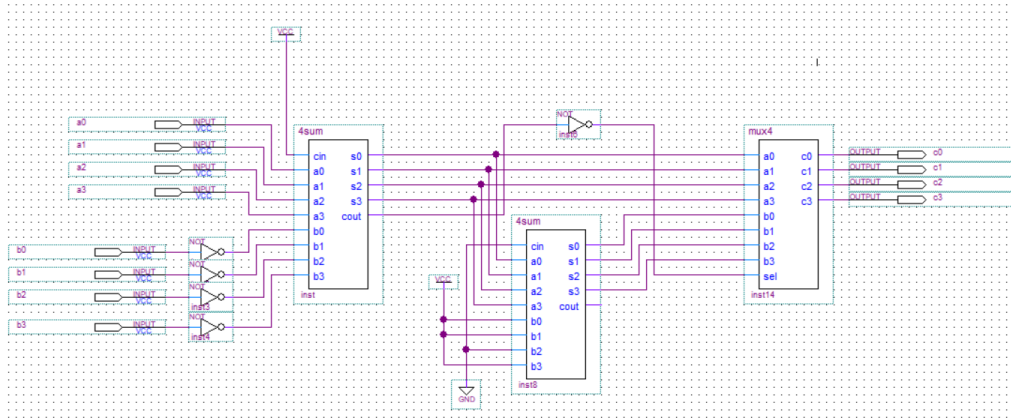
مدار یک مولتی پلکسر چهار بیتی است.



شکل ۸: شماتیک مدار mux4

۵.۱ ماژول diff11

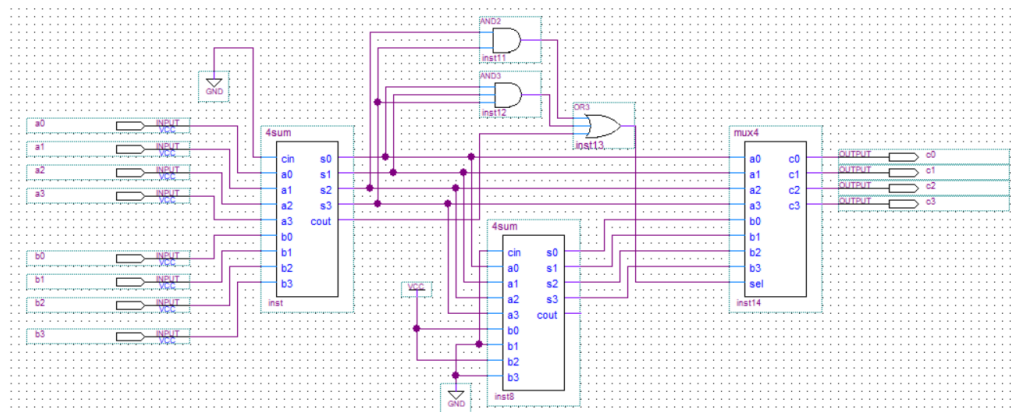
در این ماژول دو عدد باینری $0 \leq a, b \leq 10$ به عنوان ورودی دریافت می‌کنیم. سپس $a - b$ را حساب می‌کنیم. در صورتی که جواب منفی باشد، آن را با ۱۱ جمع می‌زنیم و خروجی می‌دهیم. در غیر این صورت، همان پاسخ تفریق را خروجی می‌دهیم.



شکل ۹: شماتیک مدار diff11

۶.۱ ماژول sum11

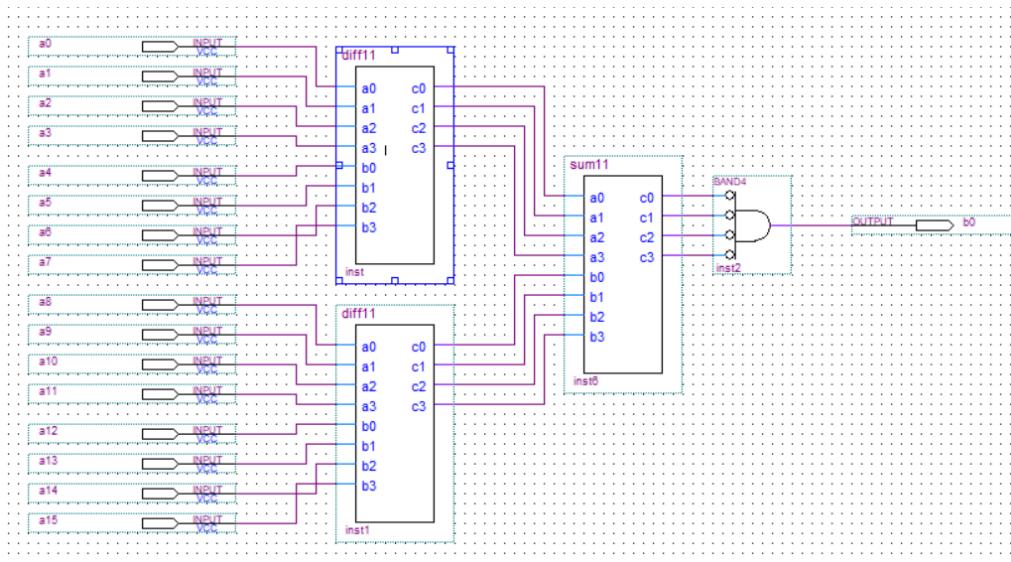
در این ماژول دو عدد باینری $0 \leq a, b \leq 10$ به عنوان ورودی دریافت می‌کنیم. سپس $a + b$ را حساب می‌کنیم. در صورتی که جواب بیشتر از ۱۱ باشد، از آن ۱۱ را کم می‌کنیم و خروجی می‌دهیم. در غیر این صورت، همان پاسخ جمع را خروجی می‌دهیم.



شکل ۱۰: شماتیک مدار sum11

۷.۱ ماژول اصلی

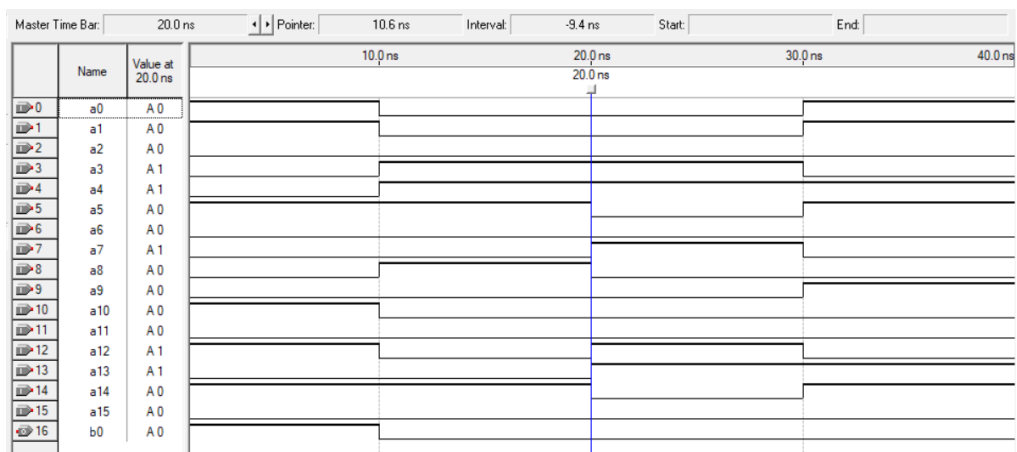
برای این مدار رقم دوم را از رقم اول و رقم چهارم را از رقم سوم کم کردیم. سپس باقی‌مانده آن را بر ۱۱ حساب کردیم. این دو باقی‌مانده را با هم جمع کردیم و باقی‌مانده بر ۱۱ را حساب کردیم. در نهایت، بررسی می‌کنیم که باقی‌مانده صفر باشد.



شکل ۱۱: شماتیک مدار مازول اصلی بخش پذیری بر ۱۱

۱.۷.۱ آزمون مدار

برای ورودی ۶۲۳۳، ۳۰۹۸، ۱۴۳۸، ۵۴۲۳ خروجی ۰، ۰، ۰، ۱ را بدست آوردیم.



شکل ۱۲: Waveform آزمون مدار