

MI PDS - Problema 2 - Implementação da conversão analógico digital

Alyson Dantas, Gabriel Sá, Lucas Cardoso, Marcelo Mota
Universidade Estadual de Feira de Santana

Abstract—This document describes the study of analog to digital converters, pulse code modulation and successive approximation for the curriculum component TEC513 - MI - DIGITAL SIGNAL PROCESSING, of the Computer Engineering course at the State University of Feira de Santana.

Index Terms—ADC0804, conversor, analógico, digital, aproximação, sucessiva, PCM

I. INTRODUÇÃO

A presidência da Sigma DeltaInc., através da diretoria de P&D, solicitou a implementação de um módulo que realiza a amostragem de um sinal triangular analógico e periódico de 5Vpp (0-5V), de quantização com erro máximo de 1% do valor desse sinal pico a pico e sua codificação para um sistema binário de N bits.

Para esse projeto, alguns requisitos foram impostos: a implementação prática da conversão A/D deverá ser realizada utilizando um conversor ADC0804, ADC0808 ou similar, a análise aprofundada da técnica do conversor precisará ser realizada sob os conceitos de amostragem, quantização e codificação, a validação precisará ser feita utilizando geradores de funções arbitrárias com ondas triangulares e quadradas e LEDs precisarão ser utilizados juntamente com demais componentes necessárias para indicar em tempo real os códigos binários a medida que a onda triangular evolui no tempo (forma crescente e decrescente).

II. METODOLOGIA

Inicialmente, foram levantados os principais conceitos sob os quais seriam trabalhados. Foram eles: amostragem, quantização e codificação. A amostragem de sinais é o processo de transformar um sinal contínuo no tempo em um sinal discreto no tempo, de forma que, essas amostras possam representar o sinal original sem perda de informação [2]. A quantização é o processo de definir níveis de tensão onde cada amostra coletada a partir do sinal de entrada será substituída pelo nível de tensão mais próximo. Assim, no processo de codificação é realizado a associação de cada nível de tensão a uma palavra digital de 2^N -bits, sendo N o número de bits de codificação. O erro de quantização consiste na diferença entre o sinal analógico na entrada do amostrador e a saída do quantizador.

Além disso, para realizar o projeto adequadamente foi necessário um estudo sobre como opera um conversor A/D. Constatou-se a existência de 2 categorias de conversores analógicos digitais, sendo eles os indiretos e diretos.

Para os indiretos temos os conversores com integração de rampa simples, dupla, múltipla e delta-sigma, indiretos de realimentação de contagem, busca de trilha e aproximação sucessiva *pipelined*. Para a categoria de diretos temos o direto paralelo (*flash*), semi-paralelo (*half-flash*) e paralelo multi-estágio *pipelined*. Cada tipo de conversor tem sua aplicação a depender dos fatores desejados, como precisão, tempo de conversão, imunidade ao ruído e custo [4]. Para o projeto escolheu-se o circuito integrado ADC0804, no qual implementa o método de aproximações sucessivas.

III. Pulse Code Modulation (PCM)

Pulse Code Modulation ou Modulação por Amplitude de Pulso em tradução livre, é uma técnica que consiste essencialmente no processo de conversão analógico-digital onde a informação contida nas amostras de um sinal analógico é representada por meio de palavras digitais/binárias na forma de *serial bit stream* [5]. Pela Figura 1 nota-se que o sinal PCM é gerado realizando três operações básicas: amostragem, quantização e codificação. O que torna o método útil são suas vantagens, por exemplo:

- Circuitos digitais relativamente baratos podem ser usados extensivamente no sistema.
- Os sinais PCM derivados de todos os tipos de fontes analógicas (áudio, vídeo, etc.) podem ser mesclados com sinais de dados (por exemplo, de computadores digitais) e transmitidos por um sistema comum de comunicação digital de alta velocidade.

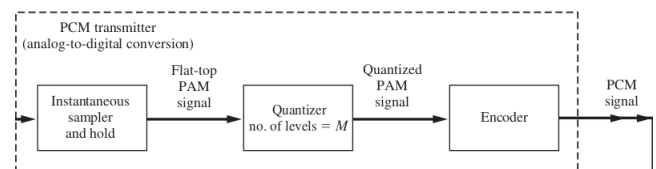


Fig. 1. Representação de um sistema PCM.

A. Aproximações Sucessivas

Essa técnica permite tanto alta resolução quanto alta velocidade, mantendo ao mesmo tempo uma área de chip relativamente pequena. A conversão consiste em definir 1 bit da palavra binária a cada pulso de *clock* começando pelo bit mais significativo (MSB). Assim, o tempo máximo de conversão passa a ser dado por $t = N.T$, onde N é o número de bits do

conversor e T é o período do ciclo de conversão, normalmente igual ao período do pulso *clock*. Entretanto, alguns conversores utilizam vários períodos de *clock* por ciclo de conversão, como o ADC0804, da fabricante *Texas Instruments* que utiliza 8 períodos de *clock* por ciclo.

Baseando-se em N comparações, primeiramente, o *Successive-Approximation Register* (SAR) ou Registro de Aproximações Sucessivas em tradução livre, assume que o MSB da palavra binária é “1” e que os demais bits são “0”. A palavra digital é aplicada a um conversor D/A, que produz um sinal analógico, que é comparado com a entrada analógica. Se a saída do comparador for alta, o SAR determina que o MSB será “1”, porém, se a saída do comparador for baixa, o SAR determina que o MSB será “0”, completando assim o primeiro passo na sequência de aproximação. O processo continua com o teste do segundo bit mais significativo, e assim sucessivamente, até que todos os bits da palavra digital tenham sido definidos pelo processo de aproximação. O limite de acurácia do ADC depende da acurácia do DAC (Digital-Analog Converter), caso o DAC não produza a tensão analógica correta com a qual será comparada a tensão de entrada, toda a saída do conversor conterá erros.

De acordo ao datasheet do ADC0804, o módulo **Ladder and Decoder** irá gerar o sinal de comparação por meio dos bits já configurados no módulo **SAR Latch** que é o Registro de Aproximações. O resultado de cada comparação é retornado ao **SAR Latch** de forma a verificar se a definição do bit atual como “1” está correta ou não. Após realizada as N comparações sucessivas, um código binário de 8-bits é transferido para o módulo de saída **Tri-State Output Latches**, então um sinal de interrupção (**INTR**) é acionado em nível lógico baixo para informar que uma conversão foi finalizada.

IV. ADC0804

O ADC0804 possui uma resolução de 8-bits possibilitando definir até 255 níveis de quantização e codificação para os sinais de entrada a serem convertidos. Suas entradas e saídas principais consistem em:

- **CS(Chip Select):** Habilita o circuito.
- **RD:** Permite que os registradores internos disponibilizem os dados de saída após a conversão.
- **WR:** Habilita a conversão da amostra do sinal de entrada.
- **Clock IN:** Entrada de *Clock* externo.
- **INTR(Interrupt):** Saída que informa o momento em que uma conversão é finalizada.
- **V_{in}(+) e V_{in}(-):** Positivo e negativo do sinal de entrada.
- **V_{ref/2}:** Configura a tensão de referência para a entrada analógica. Usada para estabelecer os níveis de quantização utilizados pelo ADC.

A. Modo de Operação Livre

De acordo ao datasheet do ADC0804, para que o mesmo funcione no modo de operação livre, de forma a converter o sinal de entrada em tempo real, é necessário manter a entrada CS em nível lógico baixo para que o CI permaneça habilitado;

RD em nível lógico baixo para habilitar a leitura da saída convertida; enquanto WR e INTR devem ser curto-circuitados para que após finalizado o processo de conversão de uma amostra, o CI seja resetado por meio da entrada WR dando início a um novo processo de conversão. Enquanto a entrada CS e WR permanecerem em nível baixo, o ADC permanecerá em estado de reset.

Para definição dos níveis de quantização, a entrada V_{ref/2} deve ser conectada através de um divisor de tensão aplicado a V_{ref} (tensão de alimentação). Ela servirá para definir a faixa de tensão que divide os níveis de quantização. Também se faz necessário um sinal de *clock*. Uma observação é que no ADC0804 é possível utilizar o seu circuito de *clock* interno por meio de uma malha RC acoplada ao pinos **Clock_IN** e **Clock_R**. Caso não deseje, é permitido aplicar um sinal de *clock* externo na entrada **Clock_IN**.

V. ANÁLISE DE PROJETO

Inicialmente, foram levantadas todas as especificações de projeto, como por exemplo, faixa de tensão do sinal entrada, que é o intervalo de tensões analógicas que será digitalizada (nesse projeto ela é unipolar) variando de 0-5V ao longo do tempo; isso corresponde a um sinal de onda triangular. A resolução do processo de conversão desse sinal depende da quantidade de níveis de quantização definidos. Como o ADC0804 trabalha em até 8 bits, pode-se representar até 255 níveis e como têm-se uma faixa unipolar, com o valor de pico em 5V, ao dividir 5V por 255, obtêm-se uma resolução de $0,01960V = 19.60mV$. Escolheu-se o ADC0804 visto que, dentre os conversores disponíveis no laboratório ele era o mais abundante, levando em consideração a necessidade de trocar o CI por motivos técnicos.

Para visualização das amostras convertidas em tempo real, e com um erro de quantização máximo de 1%, foi necessário decidir quantos níveis (no mínimo) seriam utilizados para atender a esse critério de erro. Como o erro de quantização é a diferença entre o sinal analógico e o convertido, que costuma depender majoritariamente do conversor, que neste caso é o ADC0804, segundo seu datasheet, o erro máximo absoluto é a metade do tamanho do degrau ($\Delta = \frac{V_{pp}}{L}$), onde a quantidade de níveis de quantização é $L = 2^N$, sendo N o número de bits utilizados na conversão. Os níveis serão separados de forma uniforme. Abaixo, segue-se o cálculo para a definição desses níveis: Primeiramente, calculamos a definição do erro:

$$error = \frac{\Delta}{2} = \frac{V_{pp}}{2L} \quad (1)$$

$$= \frac{V_{pp}}{2L} \quad (2)$$

Sendo o erro solicitado de 1% pico a pico, temos $erro_1 = 0.01 \times V_{pp}$. Usando essa equação no *error*, ficamos com:

$$0.01V_{pp} = \frac{V_{pp}}{2L} \quad (3)$$

$$0.02LV_{pp} = V_{pp} \quad (4)$$

$$L = \frac{1}{0.02} = 50 \quad (5)$$

Desta forma, é necessário no mínimo 50 níveis de quantização para que seja obtido um erro de 1%. Logo, o uso de 6 bits contemplaria o requisito, utilizando apenas $2^6 = 64$ níveis. Essa possível escolha teria a vantagem de usar menos bits, economizando barramento e acelerando a operação final com o sensor, afinal, não seria necessário o processamento para operação completa com 8 bits. Em contrapartida, o uso de 8 bits gera uma confiabilidade de maior resolução, por isso, optou-se pelo uso de 8 bits pois não houve a necessidade de economia de barramento. Sendo assim, com essa quantidade de bits cada passo de quantização foi definido em $0,01960V = 19.60mV$. E para visualização em tempo real, o ADC0804 foi configurado para Operação em Modo Livre, da forma como detalhado na seção anterior.

Como foi solicitado uma onda triangular como sinal de entrada e havia a intenção de verificar o funcionamento do projeto através dos LEDs, foi decidido uma frequência lenta o suficiente para essa visualização. Definiu-se a frequência do sinal de entrada sendo 125mHz. Em seguida, analisando o datasheet observou-se que o ADC0804 necessita de 64 pulsos de *clock* para realizar o processo de conversão de uma amostra do sinal de entrada. São 8 pulsos de *clock* para cada bit da palavra binária. A partir daí, definiu-se a frequência de amostragem correspondente ao *clock* de entrada do ADC. Desta forma, calculou-se através da multiplicação de:

$$255 * 64 * 125mHz = 2040Hz$$

O resultado foi $f_s = 2040Hz$, respeitando assim o Teorema de Nyquist.

O projeto foi simulado através da aplicação Proteus 8, o resultado pode ser observado na figura 2, porém esse circuito não funcionou devidamente na simulação por causa de um erro interno da aplicação, então só serviu como referência para montagem física.

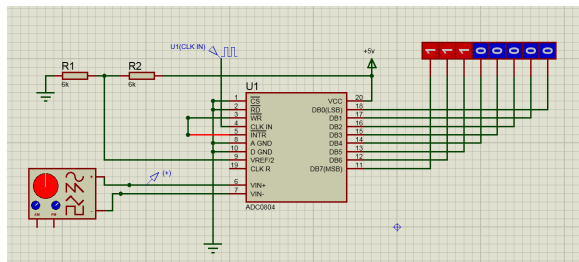


Fig. 2. Montagem do circuito no Proteus.

Na montagem física, utilizou-se uma fonte de 5V para alimentação do ADC0804, curto-circuitado com um divisor de tensão para o $V_{ref}/2$, já que equivale a amplitude máxima do sinal de entrada, dois geradores de função, um para a onda quadrada e um para o sinal de entrada (onda triangular) e um osciloscópio com dois canais conectados em cada um dos geradores de função para acompanhar os sinais de clock e de entrada.

Para validar a conversão nos níveis relacionados, substituiu-se a onda triangular por um pulso com duty cycle de 99,99% e

com a amplitude de um valor desejado, assim foi possível ver a palavra binária de saída do respectivo nível e validar se o erro de quantização estava abaixo de 1%. Inicialmente foi realizado a validação de amostras próximas ao valor máximo de operação 5V, em seguida próximo de 0V e, por fim, próximo ao $V_{ref}/2$, 2.5V. Para verificar a amplitude desse pulso foi utilizado um multímetro na entrada do V_{in} , verificando assim se o valor informado do gerador de funções correspondia com a sua saída do mesmo e a entrada do conversor.

Decidiu-se também aplicar um microcontrolador Atmega328, em um Arduino na saída do controlador ADC0804 para realizar a captura dos valores e realizar a análise do sinal de entrada com o conversor AD do Arduino Uno, possibilitando assim uma captura automatizada e rápida para um cálculo da progressão do erro e sua respectiva conferência. Assim o processo seria preciso, veloz e sem chance de um desvio na interpretação da saída e entrada do conversor.

VI. RESULTADOS E DISCUSSÕES

O uso de um microcontrolador para gravar as conversões e saídas se mostrou inviável com aplicação que foi desenvolvida, pois ele não possui um conversor AD rápido o suficiente para capturar o instante de conversão com confiança, considerando que o conversor AD incluso no microcontrolador Arduino precisava ser respeitado, visto que, ao utilizar o mesmo, perdia-se níveis e verificações do sinal de entrada, não sendo possível validar se os resultados do conversor AD estavam representando a entrada naquele instante, pois o pulso da onda quadrada e a onda triangular não foram capturados com exatidão.

Então tentou-se realizar uma abordagem diferente com o microcontrolador, escolhendo gerar uma onda quadrada com o mesmo, em vez de um gerador de funções, para que ele controle a operação do ADC0804, porém a imprecisão continuou, já que não é possível constatar quando os 64 ciclos de clock do microcontrolador finalizaram o processamento do conversor AD0804, consequentemente a imprecisão continuou. Optou-se por fim pela não utilização do microcontrolador neste projeto devido a falta de tempo hábil para exploração de possíveis soluções que concilia-se ao tempo para entrega deste projeto.

Então foi decidido realizar as medições manualmente, utilizando uma entrada com pulso de duty cycle em 99,99% ou uma entrada DC. Dessa maneira, multiplicou-se a palavra binária da saída por 0,01960784 V, recuperando o valor da saída em Volts, podendo fazer a diferença entre a entrada e a saída. Para verificação de operação, realizou-se a análise dos valores próximos aos mínimos, $v_{ref}/2$ e máximos da amplitude da onda triangular, onde para valores mínimos inicialmente algumas das entradas foram 0,041v, 0,08v e 0,158v tendo o resultado em binário respectivo de 00000010, 00000100 e 00000110, com valores convertidos em 0,039215686v, 0,078431373v e 0,117647059v, onde o erro calculado para essas saídas foi de 0,000012%, 0,000048% e 0,000108%.

Para valores médios testou-se as tensões de entrada em 2,459v, 2,499v e 2,539v, que tiveram respectivamente o binário 10000000, 10000001 e 10000011, convertendo

os valores em Volts foi 2,509803922v, 2,529411765v e 2,568627451v, onde os erros das diferenças das entradas e saídas foi 0,242902%, 0,147924% e 0,151009%. Para os valores próximos a amplitude máxima do sinal de entrada testou-se os valores 4,904v, 4,941v e 4,981v, com os binários 11111101, 11111110 e 11111111, suas conversões sendo 4,960784314v, 4,980392157v e 5v e erros de 0,767523%, 0,579453%, 0,389099% respectivamente.

Todos os valores e erros medidos validam o funcionamento do conversor e respeitam o erro máximo de quantização de 1%, garantido assim o requisito do projeto.

Em seguida observou-se um crescimento do erro, ainda respeitando a faixa de 1%, assim, para validar que a maior parte das conversões ainda respeitavam o erro de quantização predeterminado, optou-se por realizar 128 medições manualmente, subindo a faixa em 0,0390625v e verificando a saída binária com LEDs e entrada com multímetro, sendo que a quantidade seria maior que a metade dos níveis de quantização. Ao realizar essas medições foi gerado um gráfico da progressão do erro de acordo com a oscilação, que pode ser observado na figura 3.

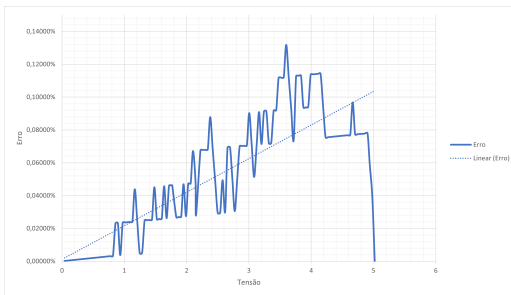


Fig. 3. Gráfico da progressão do erro de acordo com a tensão de entrada.

Assim foi possível observar esse crescimento do erro, acompanhando o aumento da amplitude do sinal de entrada. Após algumas observações considerou-se algumas possibilidades para esse crescimento, o primeiro sendo o fator humano, ao analisar alguns valores a entrada oscilava, já que o gerador de funções não se mantinha estável, consequentemente o binário oscilava junto, gerando erros na visualização e anotação do binário. O segundo foi que os valores nas configurações do gerador de funções nem sempre correspondia aos valores de saída, por exemplo, o valor de entrada no gerador de 4,84375V e a saída referente medida sendo 4,862V, causando um pequeno erro e desconfiança, já que o multímetro também poderia não estar medindo corretamente.

Para reduzir essa propagação de erro, realizou-se uma montagem e medição com novos geradores de funções disponíveis no laboratório, afim de garantir que o ADC0804 estivesse operando corretamente. Assim foi assegurado seu pleno funcionamento, já que observou-se também que os valores mais próximos de 5V podem ter um erro mais alto por conta de uma diferença de potencia ou consumo do CI ADC0804 na sua alimentação, resultando na diminuição do valor do $V_{ref}/2$ e gerando um erro.

VII. CONCLUSÃO

Os requisitos solicitados pela Sigma DeltaInc., através da diretoria de P&D foram todos atendidos, o módulo de conversão de sinais funciona com erro de quantização inferior a 1% para uma onda de 5Vpp, a codificação dos valores quantizados coincidem devidamente entre os levantados de forma teórica com os representados pelos LEDs.

Esse trabalho também permitiu o desenvolvimento do conhecimento sobre conversores Analógicos digitais, métodos de operação, quantização, codificação, erros de quantização, análise de aproximação sucessiva e funcionamento interno do componente ADC0804.

As ferramentas utilizadas removeram um pouco da precisão, porem o objetivo de um conversor analógico digital com erro de quantização menor que 1% foi cumprido. Uma observação é que se fosse utilizado apenas 6 bits, não seriam possível garantir que o requisito teria sido respeitado, já que a oscilação e propagação de erro do multímetro, gerador de funções e osciloscópio tornariam essa validação um pouco mais complicada, já que os erros se aproximariam dos 1% com muita facilidade.

Outra observação com base na garantia de um $V_{ref}/2$ coerente com o valor de 5V, é que para um projeto futuro, ele pode ser conectado em outra fonte de alimentação, com valor fixo e garantido em 5V, não compartilhado com o terminal de alimentação do ADC0804, permitindo o aumento da tensão de alimentação para 6V e garantindo que nenhum consumo extra ocorra no terminal e cause a variação do $V_{ref}/2$.

Para melhorias futuras, a utilização de um circuito auxiliar com microcontrolador, Arduino, ESP ou uma FPGA para medição controlando o funcionamento do ADC0804 através de interrupções ou com conexão com o INTR e WR as GPIOs do microcontrolador, permitindo o acompanhamento do processamento. O trade off nesse caso é que removeria a operação livre, mas garantiria a verificação dos valores de entrada e saída com maior fidelidade, já que nesse projeto, a medição ocorreu de forma manual, onde foi inserido um valor de pulso fixo de entrada e em seguida comparou-se com o apresentado nos LEDs.

REFERENCES

- [1] Oppenheim, A. V., Signal and Systems. Ed. Prentice Hall, Second Edition.
- [2] Oppenheim, A. V. and SCHAFER R. W., "Digital Signal Processing" Ed. Prentice Hall
- [3] Haykin, S. and Veen, B. V. Sinais e Sistemas. Ed. Bookman. Published by Prentice Hall. 2007.
- [4] Conversor Analógico/Digital Direto de Complexidade Não-exponencial, Ciência da Computação. Mestrado. 1985. Tese de Mestrado. Universidade Federal de Santa Catarina.
- [5] COUCH, Leon W.; KULKARNI, Muralidhar; ACHARYA, U. Sripati. Digital and analog communication systems. Upper Saddle River: Pearson, 2013.
- [6] Datasheet AD0804, Texas Instruments, Disponível em: <https://www.alldatasheetpt.com/datasheet-pdf/pdf/461614/TI1/ADC0804.html>