Fakultet elektrotehnike i računarstva Zavod za elektroniku, mikroelektroniku, računalne i inteligentne sustave

Elektronika 2

Željko Butković

8. Integrirani analogni sklopovi

Izvedbe elektroničkih sklopova

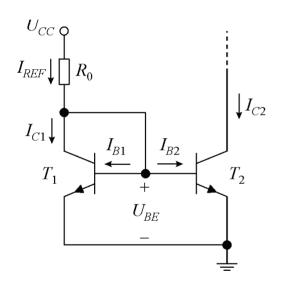
Diskretni sklopovi → spajanjem diskretnih elemenata na tiskanoj pločici Integrirani sklopovi → formiranjem i povezivanjem elemenata na zajedničkoj poluvodičkoj pločici → različita sklopovska rješenja Nedostaci integrirane tehnike:

- ograničeni izbor elemenata
- loše apsolutne tolerancije elemenata
- ograničeni interval vrijednosti komponenata

Prednosti integrirane tehnike:

- ➤ male dimenzije elemenata → veći broj prvenstveno aktivnih elementa, brži sklopovi, mala potrošnja snage
- dobro slaganje i praćenje parametara komponenata
- veća pouzdanost
- > jeftiniji sklopovi

Widlarov strujni izvor



Oba tranzistora rade s jednakim naponima $U_{\it BE}$

Ako su jednakih dimenzija $\rightarrow I_{B1} = I_{B2} = I_{B}$

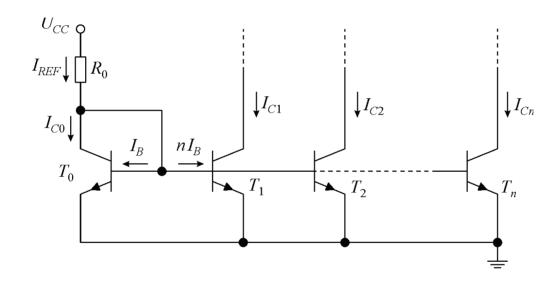
$$I_{REF} = \frac{U_{CC} - U_{BE1}}{R_0} = I_{C1} + 2I_B$$

$$I_{C1} = I_{C2} = \beta I_B \rightarrow I_{C2} = \frac{I_{REF}}{1 + 2/\beta}$$

Uz
$$\beta >> 2 \rightarrow I_{C2} \approx I_{REF} \rightarrow$$
 strujno zrcalo

Izlazni otpor
$$\rightarrow R_{iz} = r_{ce2} \approx U_A / I_{C2}$$

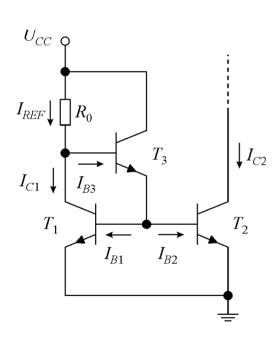
Višestruki strujni izvor



$$I_{REF} = I_{C0} + (1+n)I_{B}$$
 $I_{C0} = I_{C1} = I_{C2} = \dots = I_{Cn} = \beta I_{B}$ \rightarrow

$$I_{C1} = I_{C2} = \dots = I_{Cn} = \frac{I_{REF}}{1 + (1+n)/\beta}$$

Strujni izvor s kompenzacijom baznih struja



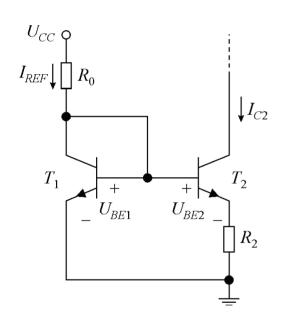
Smanjuje utjecaj baznih struja i poboljšava simetriju struja I_{C2} i I_{REF}

$$\begin{split} I_{C1} &= I_{REF} - I_{B3} = \\ &= I_{REF} - \frac{I_{B1} + I_{B2}}{1 + \beta} = I_{REF} - \frac{2I_{C1}}{\beta (1 + \beta)} \end{split}$$

$$I_{C2} = I_{C1} = \frac{I_{REF}}{1 + \frac{2}{\beta (1 + \beta)}} \approx \frac{I_{REF}}{1 + \frac{2}{\beta^2}}$$

$$I_{REF} = \frac{U_{CC} - U_{BE3} - U_{BE1}}{R_0}$$

Widlarov logaritamski strujni izvor



Koristi se za podešavanje malih struja

Tranzistori rade s različitim naponima U_{BE}

$$U_{BE1} = U_{BE2} + I_{C2} R_2$$

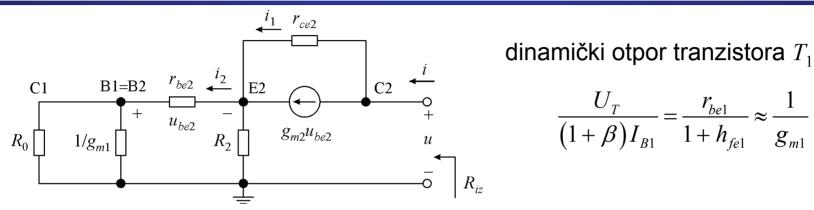
$$I_{REF} = I_{S1} \exp(U_{BE1}/U_T)$$
 $I_{C2} = I_{S2} \exp(U_{BE2}/U_T)$

$$\operatorname{uz} I_{S1} = I_{S2} \rightarrow I_{C2} = \frac{U_{BE1} - U_{BE2}}{R_2} = \frac{U_T}{R_2} \ln \left(\frac{I_{REF}}{I_{C2}} \right)$$

za struju
$$I_{C2} \rightarrow R_2 = \frac{U_T}{I_{C2}} \ln \left(\frac{I_{REF}}{I_{C2}} \right)$$

Logaritamski izvor → zbog logaritamskog odnosa struja.

Widlarov logaritamski strujni izvor – izlazni otpor



dinamički otpor tranzistora T_1

$$\frac{U_{T}}{(1+\beta)I_{B1}} = \frac{r_{be1}}{1+h_{fe1}} \approx \frac{1}{g_{m1}}$$

Uz
$$R_0 >> 1/g_{m1}$$
 i $1/g_{m1} << r_{be2}$

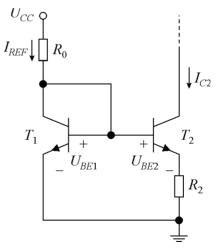
$$i_{2} = \frac{R_{2}}{r_{be2} + R_{2}} i = -\frac{u_{be2}}{r_{be2}}, \quad i_{1} = i - g_{m2} u_{be2} = i \left[1 + g_{m2} \left(r_{be2} \| R_{2} \right) \right], \quad u = r_{ce2} i_{1} + \left(r_{be2} \| R_{2} \right) i$$

$$R_{iz} = \frac{u}{i} = r_{ce2} \left[1 + g_{m2} \left(r_{be2} \| R_2 \right) \right] + r_{be2} \| R_2 \approx r_{ce2} \left[1 + g_{m2} \left(r_{be2} \| R_2 \right) \right]$$

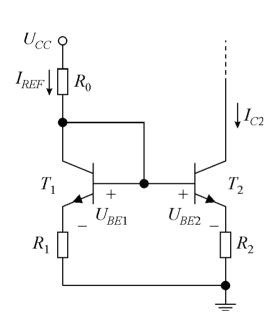
Uz
$$r_{be2} >> R_2 \rightarrow R_{iz} = r_{ce2} (1 + g_{m2} R_2)$$

Primjer 8.1

U Widlarovom logaritamskom strujnom izvoru sa slike U_{CC} = 15 V, R_0 = 15 k Ω i U_{BE1} = 0,7 V. Parametri tranzistora su $\beta \approx h_{fe}$ = 100 i U_A = 100 V. Kolika je referentna struja I_{REF} ? Koliki mora biti otpor R_2 za struju I_{C2} = 10 μ A? Izračunati izlazni otpor strujnog izvora. Naponski ekvivalent temperature U_T = 25 mV.



Widlarov strujni izvor s emiterskim otpornicima



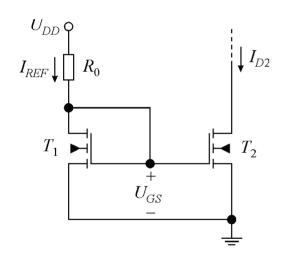
$$U_{BE1} + I_{REF} R_1 = U_{BE2} + I_{C2} R_2$$

$$U_{BE2} - U_{BE1} = U_T \ln \left(\frac{I_{C2}}{I_{REF}} \right)$$

$$I_{C2} = I_{REF} \frac{R_1}{R_2} \left[1 + \frac{U_T}{I_{REF} R_1} \ln \left(\frac{I_{REF}}{I_{C2}} \right) \right]$$

Uz
$$I_{REF}R_1>>U_T$$
i u intervalu struja $\frac{1}{10}<\frac{I_{C2}}{I_{REF}}<10$
$$I_{C2}\approx I_{REF}\frac{R_1}{R_*}$$

Strujni izvor s MOS tranzistorima



Oba tranzistora rade s jednakim naponima U_{GS} i u području zasićenja

$$I_{REF} = \frac{U_{DD} - U_{GS}}{R_0} = I_{D1} = \frac{K'_n}{2} \frac{W_1}{L_1} \left(U_{GS} - U_{GS0n} \right)^2$$

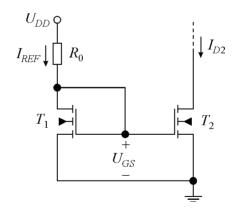
$$I_{D2} = \frac{K'_n}{2} \frac{W_2}{L_2} \left(U_{GS} - U_{GS0n} \right)^2, \qquad K'_n = \mu_n C_{ox}$$

$$I_{D2} = I_{REF} \frac{W_2/L_2}{W_1/L_1}$$

Uz jednake tranzistore $\rightarrow I_{D2} = I_{REF} \rightarrow$ strujno zrcalo Izlazni otpor $\rightarrow R_{iz} = r_{d2} \approx 1/\lambda_n I_{D2}$

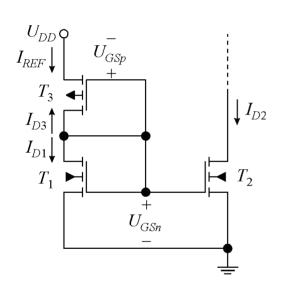
Primjer 8.2

U strujnom izvoru sa slike $U_{DD}=2.5~{
m V}$ i $U_{GS}=0.8~{
m V}$. Parametri oba tranzistora su $K'_n=120~{
m \mu A/V^2},~U_{GS0n}=0.5~{
m V}$ i $\lambda_n=0.02~{
m V^{-1}}.$ Dužine kanala oba tranzistora su $L=1~{
m \mu m}.$ Odrediti otpor R_0 i širine kanala tranzistora za struje $I_{REF}=I_{D2}=25~{
m \mu A}.$ Odrediti minimalni pad napona na izvoru, te izlazni otpor.



Podešavanje referentne struje MOS tranzistorom

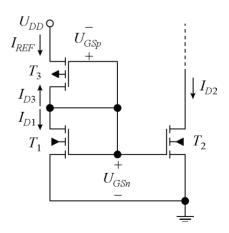
Otpornik R_0 zamjenjuje se pMOS tranzistorom



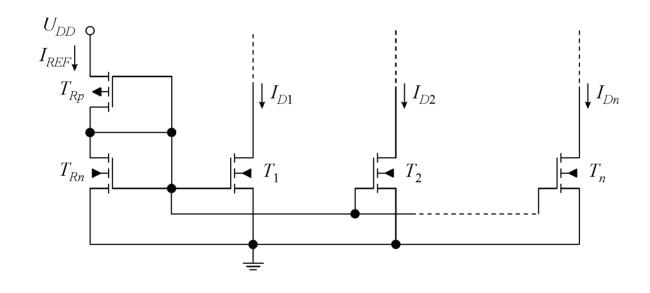
$$\begin{split} U_{DD} &= -U_{GS3} + U_{GS1} \\ I_{REF} &= I_{D1} = -I_{D3} \\ I_{D3} &= \frac{K'_p}{2} \frac{W_3}{L_3} \left(U_{GS3} - U_{GS0p} \right)^2 = \\ &= \frac{K'_p}{2} \frac{W_3}{L_3} \left(U_{GS1} - U_{DD} - U_{GS0p} \right)^2 \\ K'_p &= -\mu_p \, C_{ox} \end{split}$$

Primjer 8.3

Odrediti omjer širine i dužine kanala $W\!/L$ tranzistora T_3 u strujnom izvoru sa slike za struje $I_{REF}=I_{D2}=25~\mu\mathrm{A}$. Napon napajanja $U_{DD}=2.5~\mathrm{V}$. Za nMOS tranzistor parametri su $K'_n=120~\mu\mathrm{A/V^2}$ i $U_{GS0n}=0.5~\mathrm{V}$, a za pMOS tranzistor $K'_p=-40~\mu\mathrm{A/V^2}$ i $U_{GS0n}=-0.5~\mathrm{V}$ i . Dimenzije kanala tranzistora T_1 i T_2 su $W\!/L=4.6~\mu\mathrm{m/1}~\mu\mathrm{m}$. Zanemariti modulacije dužina kanala.

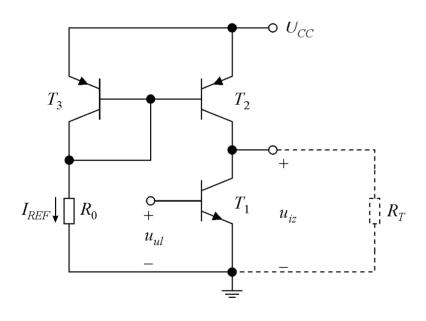


Višestruki strujni izvor s MOS tranzistorima



$$I_{D1} = I_{REF} \frac{W_1/L_1}{W_{Rn}/L_{Rn}}$$
 $I_{D2} = I_{REF} \frac{W_2/L_2}{W_{Rn}/L_{Rn}}$ $I_{Dn} = I_{REF} \frac{W_n/L_n}{W_{Rn}/L_{Rn}}$

Pojačalo u spoju zajedničkog emitera



 $T_1 \rightarrow \text{aktivni element}$

 $T_2 \rightarrow$ aktivno trošilo

 T_2 i $T_3 \rightarrow \text{strujno zrcalo}$

Pojačalo u spoju zajedničkog emitera – nadomjesna shema

B1 C1 C2
$$u_{ul} \quad u_{be1} \quad r_{be1} \quad g_{m1}u_{be1} \quad r_{ce1} \quad r_{ce2} \quad u_{iz} \quad R_{T}$$

$$= \quad E1 \quad E2 \quad R_{iz}$$

$$A_{V} = \frac{u_{iz}}{u_{ul}} = \frac{u_{iz}}{u_{be1}} = -g_{m1}(r_{ce1} || r_{ce2}) = -\frac{g_{m1}}{1/r_{ce1} + 1/r_{ce2}} = -\frac{I_{C1}/U_{T}}{I_{C1}/U_{A1} + I_{C2}/U_{A2}}$$

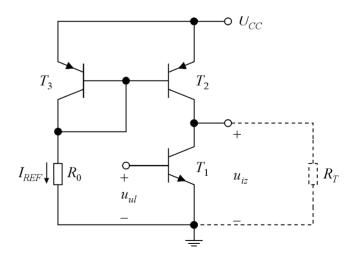
$$A_{V} = -\frac{U_{Aef}}{U_{T}}, \qquad \frac{1}{U_{Aef}} = \frac{1}{U_{A1}} + \frac{1}{-U_{A2}}$$

$$R_{ul} = r_{be1} = \frac{U_T}{I_{B1}} = \frac{U_T \beta_1}{I_{C1}} \approx \frac{h_{fe1}}{g_{m1}}$$

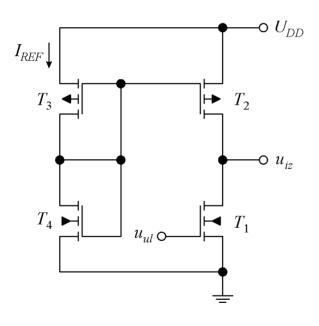
$$R_{iz} = r_{ce1} \| r_{ce2} = \frac{1}{I_{C1}/U_{A1} + I_{C2}/U_{A2}} = \frac{U_{Aef}}{I_{C1}} = \frac{1}{g_{m1}} \frac{U_{Aef}}{U_{T}}$$

Primjer 8.4

Izračunati naponsko pojačanje $A_V = u_{iz}/u_{ul}$ neopterećenog pojačala u spoju zajedničkog emitera s aktivnim trošilom prema slici. Napon napajanja $U_{CC} = 15~{\rm V}$, otpor referentne grane strujnog izvora $R_0 = 20~{\rm k}\Omega$, a Earlijevi naponi aktivnog tranzistora T_1 i aktivnog trošila T_2 su $U_{A1} = 100~{\rm V}$ i $U_{A2} = -50~{\rm V}$.



Pojačalo u spoju zajedničkog uvoda

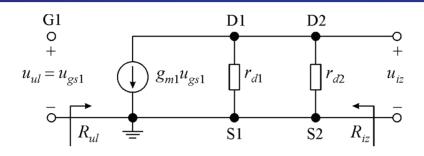


 $T_1 \rightarrow$ aktivni element

 $T_2 \rightarrow$ aktivno trošilo

 T_2 i $T_3 \rightarrow \text{strujno zrcalo}$

Pojačalo u spoju zajedničkog uvoda – nadomjesna shema



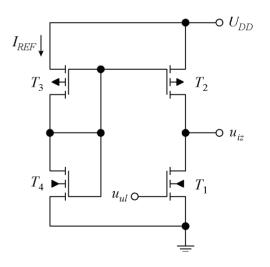
$$A_{V} = \frac{u_{iz}}{u_{ul}} = \frac{u_{iz}}{u_{gs1}} = -g_{m1}(r_{d1} || r_{d2}) = -\frac{g_{m1}}{1/r_{d1} + 1/r_{d2}} =$$

$$= -\frac{\sqrt{2K_{1}I_{D1}}}{\lambda_{1}I_{D1} + \lambda_{2}I_{D2}} = -\frac{\sqrt{2K_{1}}}{\lambda_{1} - \lambda_{2}} \frac{1}{\sqrt{I_{REF}}}$$

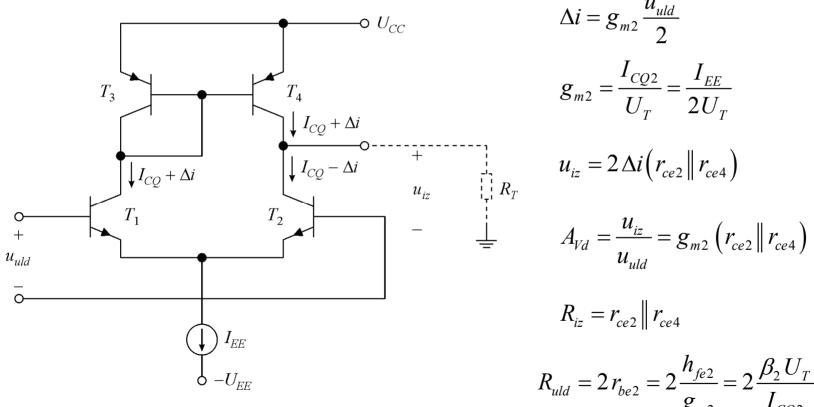
$$R_{iz} = r_{d1} \| r_{d2} = \frac{1}{\lambda_1 I_{D1} + \lambda_2 I_{D2}} = \frac{1}{I_{REF} (\lambda_1 - \lambda_2)}$$

Primjer 8.5

Odrediti naponsko pojačanje $A_V = u_{iz}/u_{ul}$ i izlazni otpor R_{iz} pojačala u spoju zajedničkog uvoda prema slici. Referentna struja $I_{REF} = 25~\mu A$. Za nMOS tranzistor parametri su $K'_n = 120~\mu A/V^2$ i $\lambda_n = 0,02~V^{-1}$, a za pMOS tranzistor $K'_p = -40~\mu A/V^2$ i $\lambda_n = -0,01~V^{-1}$. Dimenzije kanala tranzistora T_1 su $L_1 = 1~\mu m$, $W_1 = 4,6~\mu m$.



Diferencijsko pojačalo s bipolarnim tranzistorima



$$\Delta i = g_{m2} \frac{u_{uld}}{2}$$

$$g_{m2} = \frac{I_{CQ2}}{U_T} = \frac{I_{EE}}{2U_T}$$

$$u_{iz} = 2\Delta i (r_{ce2} || r_{ce4})$$

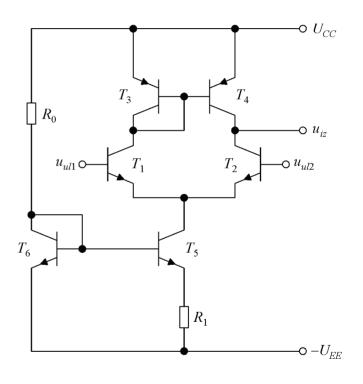
$$A_{Vd} = \frac{u_{iz}}{u_{uld}} = g_{m2} (r_{ce2} || r_{ce4})$$

$$R_{iz} = r_{ce2} || r_{ce4}$$

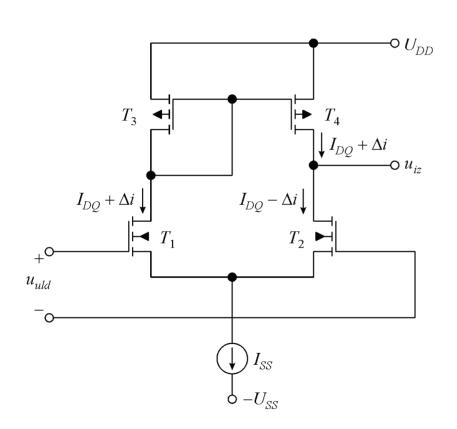
$$R_{uld} = 2 r_{be2} = 2 \frac{h_{fe2}}{g_{m2}} = 2 \frac{\beta_2 U_T}{I_{CQ2}}$$

Primjer 8.6

Za diferencijsko pojačalo na slici odrediti statičke struje svih tranzistora, naponsko pojačanje diferencijskog signala $A_{Vd} = u_{iz}/(u_{ul1} - u_{ul2})$, te ulazni otpor R_{nld} za diferencijski signal i izlazni otpor R_{iz} . Zadano je $U_{CC} = -U_{EE} = 15 \text{ V}, R_0 = 25 \text{ k}\Omega \text{ i}$ $R_1 = 12 \text{ k}\Omega$. Za *npn* tranzistore parametri su $\beta \approx h_{fe} = 150$ i $U_A = 120$ V, a za *pnp* tranzistore $\beta \approx h_{fe} = 50$ i $U_A = -50 \text{ V. Napon } U_{BEO6} = 0.7 \text{ V, a}$ naponski ekvivalent temperature $U_T = 25 \text{ mV}.$



CMOS diferencijsko pojačalo



$$\Delta i = g_{m2} \frac{u_{uld}}{2}$$

$$u_{iz} = 2\Delta i \left(r_{d2} \| r_{d4} \right)$$

$$A_{Vd} = \frac{u_{iz}}{u_{uld}} = g_{m2} (r_{ce2} || r_{ce4})$$

$$R_{iz} = r_{d2} \| r_{d4}$$

Operacijska pojačala

Operacijska pojačala → najpoznatiji i najčešće primjenjivani analogni integrirani sklopovi

Imaju diferencijski ulaz i najčešće s jedan izlaz.

Svojstva idealnog operacijskog pojačala:

- beskonačno naponsko pojačanje,
- beskonačni ulazni otpor,
- beskonačnu širinu frekvencijskog pojasa,
- izlazni otpor jednak nuli.

Realna integrirana operacijska pojačala po svojim se svojstvima manje ili više približavaju svojstvima idealnog operacijskog pojačala.

Odstupanja se opisuju s nizom parametara

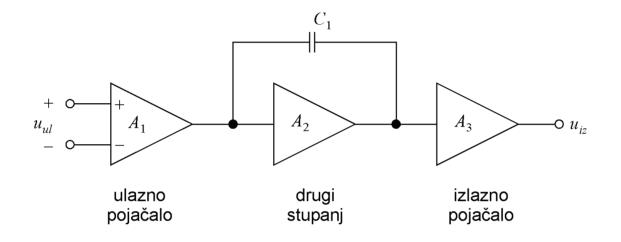
Parametri operacijskih pojačala (1)

- **Ulazni napon namještanja** U_N (engl. *input offset voltage*) \to napon koji treba spojiti na diferencijski ulaz da bi izlazni napon bio jednak nuli \to posljedica je nesimetrije ulaznog diferencijskog stupnja \to mijenja se s temperaturom
- **Ulazna struja napajanja** I_B (engl. *input bias current*) \rightarrow srednja vrijednost istosmjernih ulaznih struja pojačala
- **Ulazna struja namještanja** I_N (engl. *input offset current*) \to razlika ulaznih struja pojačala uzrokovana nesimetrijom ulaznog stupnja pojačala
- **Ulazni otpor** R_{ul} (engl. *input resistance*) \rightarrow ovisi o konfiguraciji i struji napajanja ulaznog stupnja.
- **Izlazni otpor** R_{iz} (engl. *output resistance*) \rightarrow ovisi o konfiguraciji izlaznog stupnja i izboru strujne zaštite
- Raspon ulaznog zajedničkog napona (engl. *input common-mode voltage range*) → maksimalni iznos ulaznog napona koji se istovremeno može priključiti na oba ulaza, a uz koji će pojačalo ispravno raditi

Parametri operacijskih pojačala (2)

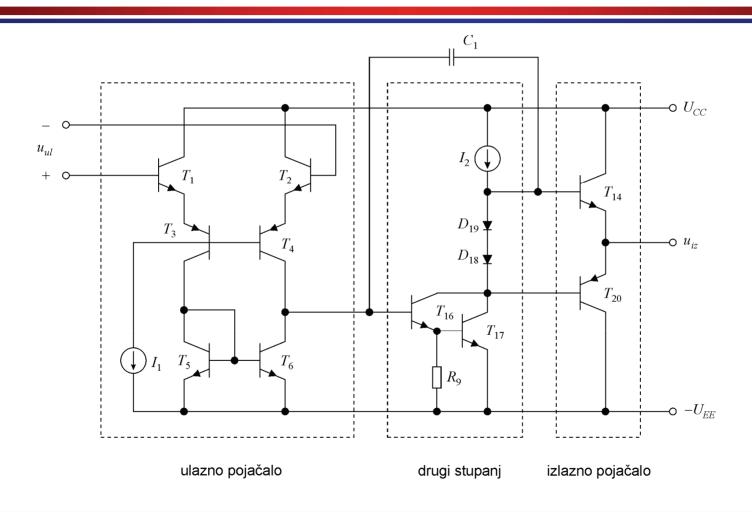
- Faktor potiskivanja zajedničkog signala (engl. common-mode rejection ratio CMRR) → omjer pojačanja diferencijskog i zajedničkog signala
- Faktor potiskivanja napona napajanja (engl. power supply rejection ratio PSRR) → promjena ulaznog diferencijskog signala po jediničnoj promjeni napona napajanja
- Naponsko pojačanje pojačala bez povratne veze A_{VOP0} (engl. open-loop voltage $gain) \rightarrow$ omjer izlaznog i diferencijskog ulaznog napona operacijskog pojačala na niskim frekvencijama bez primijenjene povratne veze
- Granična frekvencija jediničnog pojačanja (engl. *unity-gain bandwidth*) → frekvencija na kojoj iznos pojačanja operacijskog pojačala bez povratne veze pada na 1
- Brzina promjene izlaznog napona (engl. slew rate) → najveća brzina kojom se može mijenjati izlazni napon pri velikom signalu na ulazu
- **Vrijeme postavljanja** (engl. *settling time*) \rightarrow vrijeme potrebno da se, uz skokovitu promjenu ulaznog napona, izlazni napon ustali unutar $\pm 0.1\%$ konačne vrijednosti

Trostupanjsko operacijsko pojačalo

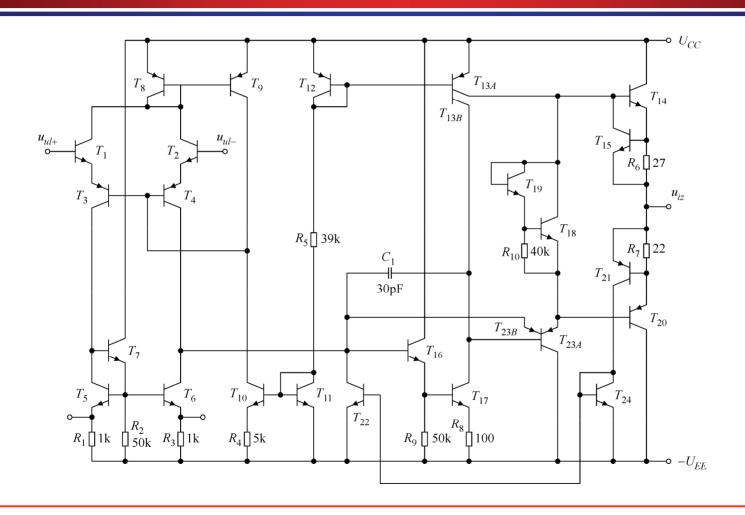


ulazno pojačalo → diferencijsko pojačalo drugi stupanj → naponsko pojačalo izlazno pojačalo → pojačalo snage

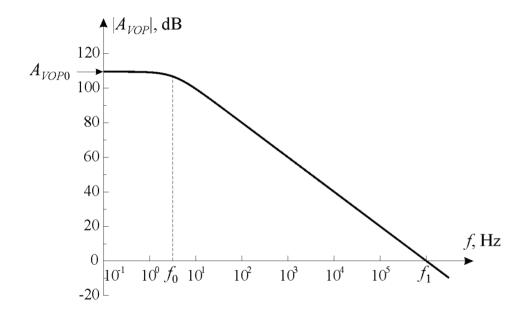
Operacijsko pojačalo 741 – pojednostavljena shema



Operacijsko pojačalo 741



Frekvencijska kompenzacija

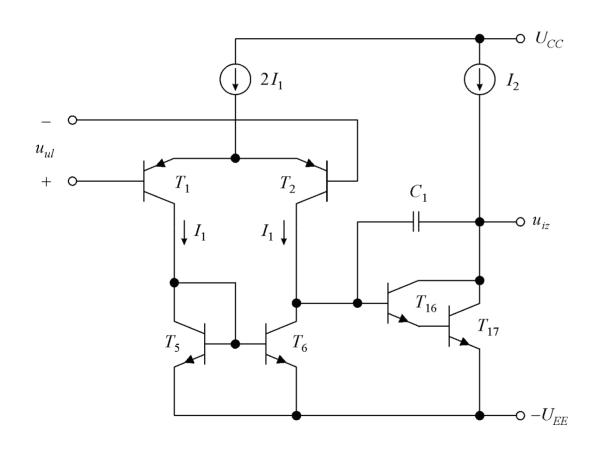


Kompenzacija dominantnim polom

$$C_1 = 30 \text{ pF}$$

 $A_{VOP0} = 3.10^5 = 110 \text{ dB}$
 $f_0 = 3.3 \text{ Hz}$
 $f_1 = A_{VOP0} f_0 = 1 \text{ MHz}$

Brzina promjene izlaznog napona



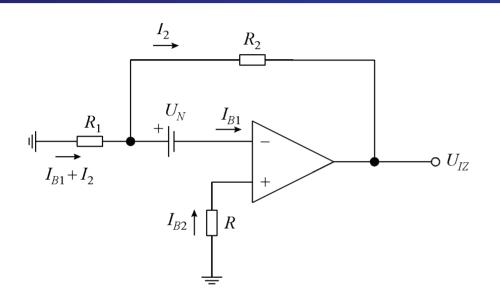
$$\frac{\mathrm{d}u_{IZ}}{\mathrm{d}t}\bigg|_{\mathrm{max}} = \frac{2I_1}{C_1}$$

$$2I_1 \approx 20 \,\mu\mathrm{A}$$

$$C_1 = 30 \,\mathrm{pF}$$

$$\mathrm{d}u_{iz}/\mathrm{d}t\bigg|_{\mathrm{max}} \approx 0.6 \,\mathrm{V/\mu s}$$

Utjecaj ulaznih struja i debalanasa na izlazni napon



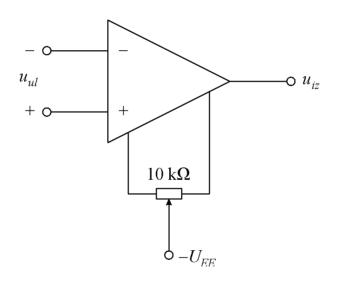
$$(I_{B1} + I_2)R_1 + I_2R_2 + U_{IZ} = 0$$

$$(I_{B1} + I_2)R_1 + U_N - I_{B2}R = 0$$

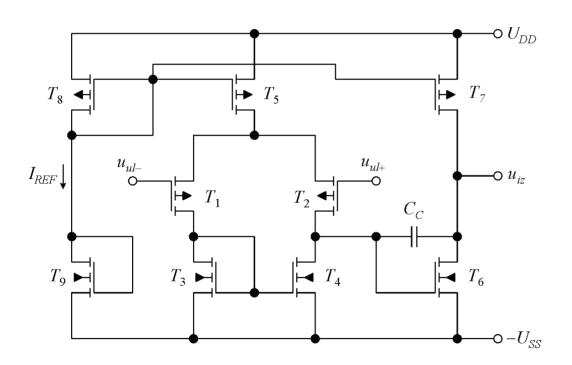
$$U_{IZ} = \left(1 + \frac{R_2}{R_1}\right)U_N + I_{B1}R_2 - I_{B2}R\left(1 + \frac{R_2}{R_1}\right)$$

uz
$$R = R_1 \| R_2 \rightarrow U_{IZ} = \left(1 + \frac{R_2}{R_1}\right) U_N + I_N R_2, \qquad I_N = I_{B1} - I_{B2}$$

Otklanjanje debalanasa kod operacijskog pojačala 741



CMOS operacijsko pojačalo



$$A_{V1} = -g_{m2} (r_{d2} || r_{d4})$$

$$A_{V2} = -g_{m6} (r_{d6} || r_{d7})$$

$$A_{VOP} = A_{V1} A_{V2}$$

$$\frac{\mathrm{d}u_{IZ}}{\mathrm{d}t}\bigg|_{\mathrm{max}} = \frac{\left|I_{D5}\right|}{C_{C}}$$