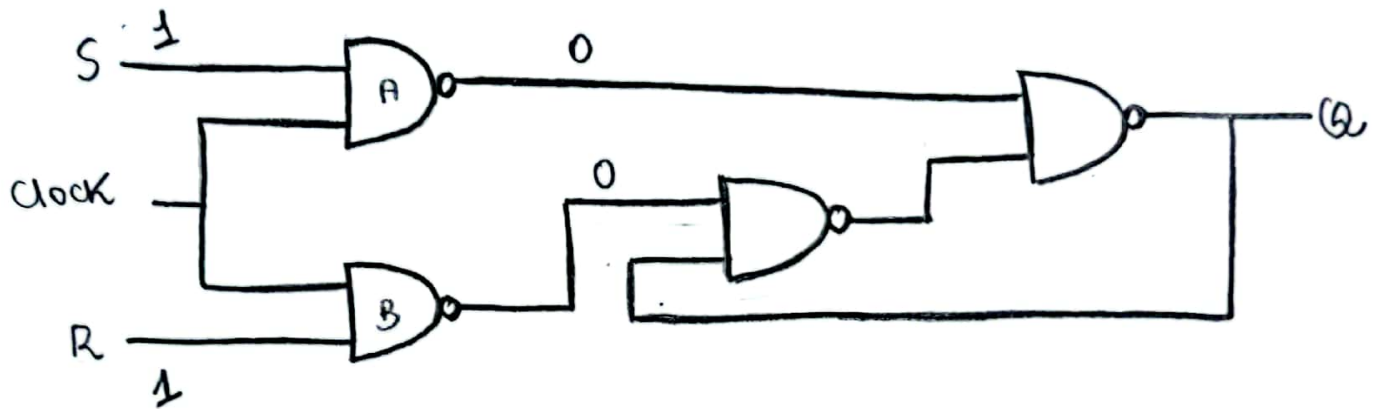


TAREFA 3: O que acontece quando colocamos 1 e 1 no latch set e reset?

→ Flip-flop e latch são circuitos sequenciais que se diferenciam pois enquanto o primeiro é síncrono, o segundo é assíncrono. Isto é, as operações do flip-flop são controladas por um sinal de clock, já as saídas do latch podem mudar independentemente do sinal de clock.

→ Latch RS visto em aula:



→ Quando Set ($S=1$) e Reset ($R=1$), ocorre um conflito de sinais dentro do circuito, que resulta em uma condução instável, cuja saída oscila entre 0 e 1 e apresenta um comportamento imprevisível. Para garantir o funcionamento do circuito é ideal garantir que essa configuração não seja aplicada, a não ser que o sistema tenha sido projetado para lidar com isso.

→ Tabela NAND usada como referência:

A	B	Saída
0	0	1
0	1	1
1	0	1
1	1	0

→ Tabela set-reset usada como referência.

S	R	S'	R'	Q
0	0	1	1	não muda
0	1	1	0	$Q=0$
1	0	0	1	$Q=1$
1	1	0	0	erro