Προεργασία 2ου Εργαστηρίου

Ομάδα Εργασίας: LAB31239629

Κονιδάρη Ηρώ A.M. 2012030049 Μάνεσης Αθανάσιος A.M. 2014030061

Σκοπός της Άσκησης

ΣκοΠός αυτής της άσκησης ήταν ο ορισμός της αρχιτεκτονικής συνόλου εντολών καθώς εΠίσης και ο σχεδιασμός και η υλοΠοίηση τεσσάρων βαθμίδων(ανάκληση, αΠοκωδικοΠοίηση, εκτέλεση εντολών και Πρόσβαση μνήμης).

Περιγραφή/Υλοποίηση της Άσκησης

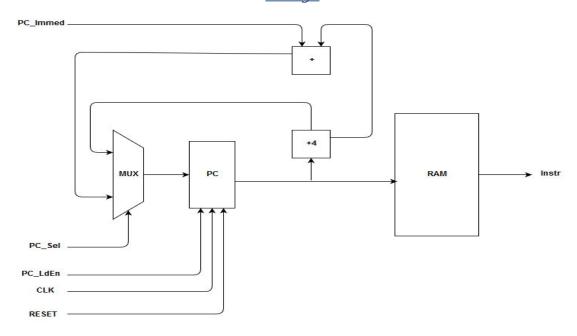
1° Μέρος:

Στο Πρώτο μέρος αυτής της άσκησης μελετήσαμε την κωδικοΠοίηση των εντολών του CHARIS-4 .

2° Μέρος:

Σε αυτό το μέρος μας ζητήθηκε να σχεδιάσουμε και να υλοΠοιήσουμε την βαθμίδα ανάκλησης εντολών (**IFSTAGE**). ΣκοΠός αυτού του module είναι ανάκληση εντολών αΠό μία μνήμη RAM 2048 θέσεων των 32 bits. Προκειμένου να δημιουργήσουμε την μνήμη αυτή χρησιμοΠοιήσαμε των κώδικα Που μας δόθηκε και το αρχείο ram.data έτσι ώστε να γίνει η αρχικοΠοίηση της. Η μνήμη έχει την διεύθυνση ανάγνωσης εντολής (data_addr- 11 bits) η οποία είναι είσοδος στη μνήμη, το ρολόι (**Clk**) και την έξοδο της μνήμης (data_out- 32 bits) που μας δίνει τα δεδομένα που διαβάστηκαν από αυτή.

IfStage



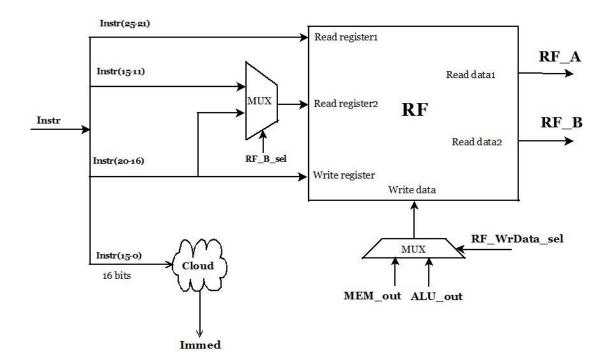
Η IFSTAGE δέχεται ως είσοδο το σήμα **PC_Immed** (32 bits) το οποίο έχει την τιμή Immediate για τις εντολές b, beqz, bnez. Αυτό εισέρχεται μαζί με την έξοδο του αυξητή (PC +4), στον αθροιστή, προστίθενται και στη συνέχεια εισέρχεται ως είσοδος

στον ΠολυΠλέκτη. Είσοδος του ΠολυΠλέκτη αΠοτελεί και η έξοδος του αυξητή ενώ το **PC_sel** (1 bit) είναι το σήμα εΠιλογής του. ΣκοΠός αυτού του ΠολυΠλέκτη είναι η εΠιλογή της εισόδου του καταχωρητή (PC). Αν PC_sel= '1' η τιμή του καταχωρητή αυξάνει κατά 4+ Immediate. Αντίθετα, αν PC_sel= '0' η τιμή του αυξάνει μόνο κατά 4. Για να ενημερωθεί όμως ο καταχωρητής θα Πρέπει να είναι ενεργοποιημένο το **PC_LdEn**. Ο λόγος που υπάρχει αύξηση κατά 4 είναι γιατί θέλουμε να περάσουμε στην αμέσως επόμενη εντολή που είναι αποθηκευμένη στη μνήμη αφού ο PC είναι byte addressable.

3ο Μέρος:

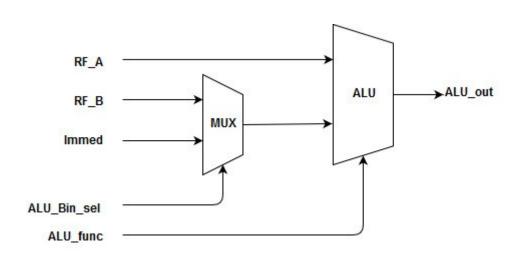
Στο μέρος αυτό υλοποιήσαμε το **DECSTAGE**. Αυτό αποτελείται από το **αρχείο** καταχωρητών (Register File - RF) που σχεδιάσαμε στο πρώτο εργαστήριο, από δύο **πολυπλέκτες 2x1**, αλλά και από μία μονάδα (**Cloud**) η οποία μετατρέπει 16 bits σε 32 bits. Το **DECSTAGE** απεικονίζεται παρακάτω:

DecStage

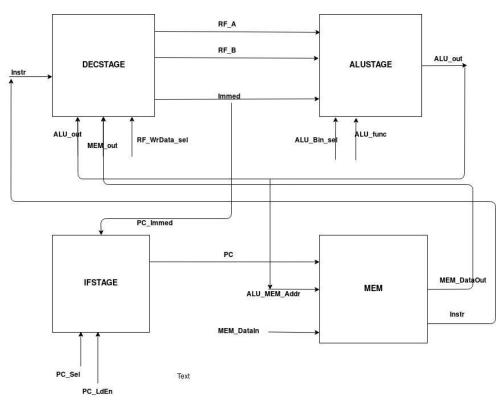


Σε αυτό το κομμάτι της άσκησης, χρησιμοποιώντας την **ALU** που υλοποιήσαμε στο 1ο εργαστήριο αλλά και έναν **πολυπλέκτη 2x1**, δημιουργήσαμε το **ALUSTAGE** η οποία απεικονίζεται παρακάτω:

Alustage

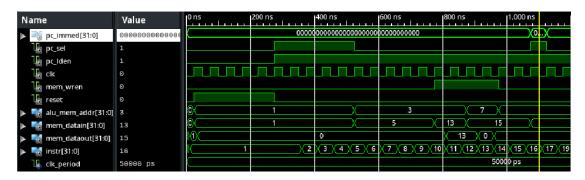


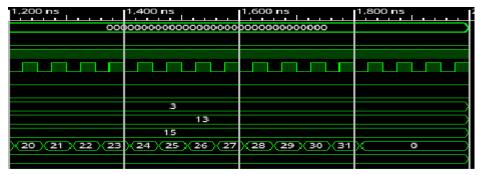
Datapath Final



Κυματομορφές

<u>Ifmem - stage</u>





Από τις παραπάνω κυματομορφές μπορούμε να παρατηρήσουμε πως όταν το LdEn ενεργοποιηθεί στον καταχωρητή PC, εμφανίζονται σωστά οι εντολές που διαβάζονται από την μνήμη (ram.data), πηγαίνοντας στην επόμενη εντολή σε κάθε ακμή του ρολογιού. Παρατηρούμε επίσης τα δεδομένα που εισάγονται στο mem_datain να γραφονται σωστα στο mem_addr.

<u>Dec – stage</u>



| Read Registers | Write Register | rf_b_sel | RF_A | RF_B | | |
|-------------------|-------------------|----------|--------|-----------|--|--|
| rs=2 , rt=1 | rd=1 | 0 | 0 (R2) | 4 (R1) | | |
| rs=2 , rt=0 | rd=0 | 0 | 0 (R2) | 0 (R0) | | |
| rs=2 , rt=1 | rd=2 | 0 | 2 (R2) | 4 (R1) | | |
| rs=1 , rt=1 | rd=2 | 1 | 4 (R1) | 1024 (R2) | | |

Αρχικά έχουμε reset ενεργό όπότε όλα τα σήματα μας είναι μηδέν.

Αρχικά έχουμε reset οπότε όλες οι έξοδοι είναι 0. Στην συνέχεια κάνουμε Read τους καταχωρητές 2 και 1 και επειδή το \mathbf{rf} _wrdata_sel= $\mathbf{0}$ θα γραφτει στον $\mathbf{R}1$ το $\mathbf{4}$, το οποίο φαίνεται στην έξοδο \mathbf{rf} _b. Κανουμε Read τους καταχωρητές 0 και 2 όπου βλέπουμε σωστά τις εξόδους τους 0. Οταν ενεργοποιήσουμε το σήμα \mathbf{rf} _wrdata_sel, τότε θα γράφονται οι τιμές του mem_out. Read registers είναι ο 1, 2 ενώ Write Register είναι ο 2. Παρατηρούμε σωστά στην έξοδο το \mathbf{rf} _a = $\mathbf{2}$ ($\mathbf{R2}$ = $\mathbf{2}$) και \mathbf{rf} _b= $\mathbf{4}$ ($\mathbf{R1}$ = $\mathbf{4}$). Στη συνέχεια διαβάζουμε τους καταχωρητές 1 και 1, αλλα επειδή το \mathbf{rf} _b sel είναι 1, ο δεύτερος καταχωρητής ανάγνωσης θα είναι ο καταχωρητής εγγραφής, άρα ο \mathbf{rf} _a που είναι ο καταχωρητής 1 θα έχει την τιμή 4, ενώ ο \mathbf{rf} _b που είναι ο καταχωρητής 2 θα έχει την τιμή που

γράφουμε, δηλαδή το 1024. Τέλος δείχνουμε την περίπτωση που το OpCode της εντολής αντιστοιχεί στην εντολες **li, lui, nandi, b** όπου κάνουμε αντίστοιχα **SignExtend(Imm), Imm<<16(zero-fill), ZeroFill(Imm)** και **signextend(Imm)<<2** τον immediate, το οποίο φαίνεται και στην έξοδο immed.

ALU stage

<u>Add</u>

| Name | Value | | 50 ns 100 ns | 150 ns |
|-----------------|-------|-----|--------------|---------------|
| ▶ 🔣 rf_a[31:0] | 0 | 0 X | 4 | -1 2147483647 |
| ▶ 🌄 rf_b[31:0] | Θ | 0 X | 16 | 2 2147483647 |
| ▶ 🌄 immed[31:0] | 260 | 0 | 24 | 256 |
| lalu_bin_sel | 0 | | | |
| • alu_func[3:0] | 0001 | | 0000 | 7 |
| alu_out[31:0] | 0 | U O | 20 28 | \\\2 |

Nand - Or - Immediate

| Name | Value | L. | 330 ns | 340 ns | 350 ns | 360 ns | 370 ns | 380 ns | 390 n | 5 |
|-----------------------|---|----|------------|--------------------|-------------------|----------|---|---|-------|-------------|
| ▶ 🖥 rf_a[31:0] | 0000000000000000 | | 0000000000 | 000000000000000000 | 00100 | K | 000000000000000000000000000000000000000 | 0000000000001111 | | |
| ▶ 1 rf_b[31:0] | 000000000000000 | | 0000000000 | 00000000000000100 | 00110 | * | 000000000000000000000000000000000000000 | 0000000001111111 | | |
| ▶ 😽 immed[31:0] | 000000000000000000000000000000000000000 | | 0000000000 | 00000000001001000 | 00100 | * | 000000000000000000000000000000000000000 | 0000000100000100 | | |
| la alu_bin_sel | 1 | | | | | | | | | |
| ▶ ■ alu_func[3:0] | 0111 | | | 0110 | | * | 01 | 11 | | |
| ▶ ■ alu_out[31:0] | 000000000000000 | | | 11111111111111111 | 11111111111111011 | | K | 000000000000000000000000000000000000000 | 00000 | 00100001111 |

Sub



Ενεργοποιώντας το Alu_bin_sel βλέπουμε να γίνονται οι πράξεις με τον Immed.