



دانشگاه صنعتی شریف
دانشکده مهندسی برق
آزمایشگاه اصول الکترونیک
بهار ۱۳۹۶
گروه درس دکتر فخارزاده

شماره آزمایش (۱)		شماره گروه ()
نام و نام خانوادگی همکاران		
شماره دانشجویی		
ارزشیابی		حضور به موقع
		پیش گزارش
		حضور فعال در کلاس
		گزارش
نمره کل		

نام دستیار تصحیح کننده:	تاریخ:
-------------------------	--------

آزمایش اول

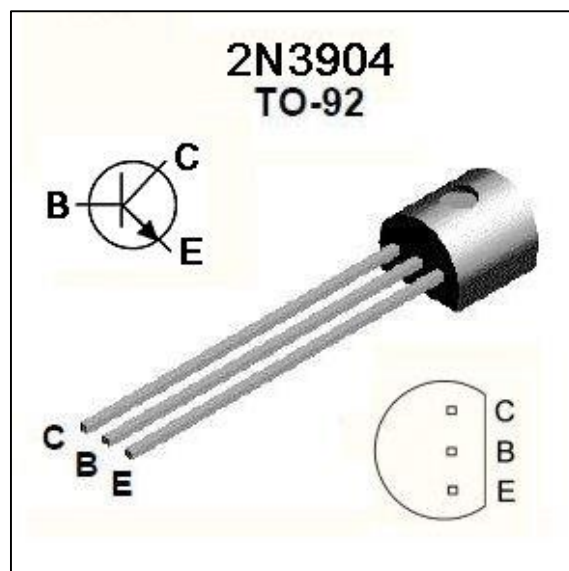
طراحی و پیاده‌سازی تقویت کننده‌ی ترانزیستوری یک طبقه

چکیده

در این جلسه، از دانشجویان خواسته شده تا یک تقویت کننده‌ی ترانزیستوری یک طبقه با مشخصات خواسته شده را طراحی، تحلیل و شبیه سازی نموده و در آزمایشگاه طرح خود را پیاده سازی و مشخصات آن را اندازه گیری نمایند و با مقادیر تئوری، مقایسه کنند.

وسایل مورد نیاز

کامپیوتر و نرم افزار شبیه سازی Hspice، منبع تغذیه، مولتی متر، اسیلوسکوپ، سیگنال ژنراتور، بردبرد، تعدادی مقاومت و خازن و ترانزیستور 2N3904.



شکل 1: ترانزیستور 2N3904

پیش‌گزارش

(پیش‌گزارش را باید قبل از جلسه آماده کرده و در ابتدای جلسه به دستیار مربوطه تحویل دهید.)

۱-۱ یک تقویت کننده‌ی ترانزیستوری یک طبقه با مشخصات زیر طراحی کنید:

$$1. A_v \geq 18, R_{in} \geq 10k\Omega, R_{out} \leq 4k\Omega$$

$$2. \text{Peak-to-Peak Output Swing} \approx 7V$$

ولتاژ منبع تغذیه را ۱۰ ولت و مقاومت داخلی منبع را ۵۰ اهم و ترانزیستور مورد استفاده را 2N3904 انتخاب کنید.

با پاسخ دادن به سوالات زیر مدار را قدم به قدم طراحی کنید:

۱-۱-۱ انتخاب آرایش

کدام آرایش تقویت کننده‌ی ترانزیستوری یک طبقه می‌تواند خصوصیات مثل بهره‌ی ولتاژ نسبتاً زیاد، مقاومت ورودی زیاد و مقاومت خروجی کم را تامین کند؟

۲-۱-۱ انتخاب بایاس

الف- دیتا شیت (برگه‌ی مشخصات) ترانزیستور 2N3904 را در اینترنت جستجو کرده و دانلود کنید.

ب- از روی دیتا شیت حداکثر و حداقل مشخصه‌ی بتا β ترانزیستور چقدر است؟ آیا بستگی به جریان کلکتور دارد؟ آیا بتای جریان مستقیم با بتا در فرکانس‌های بالا متفاوت است؟

پ- چنان که مشاهده می‌کنید، مشخصه‌ی بتای ترانزیستور می‌تواند در محدوده‌ی وسیعی تغییر کند. بنابراین در یک بایاس مطلوب انتظار داریم که ولتاژ امیتر و جریان کلکتور (که تقریباً برابر جریان امیتر است) در هر دو مقدار حداکثر و حداقل بتا تقریباً یکسان باشد. (به عبارتی تقریباً مستقل از بتا باشند.) با این ملاحظه، آرایش بایاس ترانزیستور را انتخاب کرده و بطور خلاصه این انتخاب را توجیه کنید.

۱-۱-۳ طراحی مدار (به دست آوردن مقامت‌ها) در حالت سیگنال بزرگ

در طراحی الکترونیک و بسیاری مسائل دیگر مهندسی اغلب دیده می‌شود که خواسته‌های مطلوب مختلف با هم در تضاد قرار می‌گیرند و اصطلاحاً بده‌بستان^۱ دارند؛ یعنی نزدیک شدن به یکی باعث دور شدن از دیگری می‌شود. هنر طراحی مهندسی اغلب رسیدن به جوابی است که تا حد ممکن مطلوب باشد و خواسته‌ها را برآورده کند.

- ضمناً به این نکته توجه کنید که مدار نهایی شما، طبیعتاً نمی‌تواند هر مقاومتی داشته باشد؛ چرا که مقادیر مقاومت‌های واقعی، به صورت گسسته تغییر می‌کند. در آزمایشگاه این درس از مقاومت‌های سری E12^۲ استفاده می‌شود.

مقاومت‌های سری E12، یک نوع استاندارد تولید مقاومتی با گستره‌ی ۱۲ شماره‌ی اصلی مقاومتی هستند که به صورت $10^{12} \times 10^m \Omega$ مشخص می‌شوند که در آن m و n اعدادی صحیح با شرط $0 \leq n \leq 11$ و $0 \leq m$ است. (برای توضیحات بیشتر لینک پاورقی را در مرورگر خود باز کنید).

۱. ابتدا با توجه به مقاومت خروجی خواسته‌شده و با فرض جریان بایاس ۱ میلی آمپر در امیتر، حد بالایی برای مقاومت کلکتور تعیین کنید.
۲. سپس با دانستن سوینگ خواسته‌شده، حد پایین مقاومت کلکتور را نیز به دست آورید.
۳. حال با توجه به محدودیت E12 و حد بالا و پایین، مقدار مناسبی برای مقاومت کلکتور انتخاب کنید و از روی آن ولتاژ نقطه‌ی کار را به دست آورید.
۴. اندازه‌ی بقیه‌ی مقاومت‌ها را هم به دست آورید؛ به طوری که ترانزیستور در ۱ میلی آمپر بایاس شود.

^۱ Trade off

^۲ <http://www.radio-electronics.com/info/data/resistor/e-series-e3-e6-e12-e24-e48-e96.php>

۱-۱-۴ تحلیل سیگنال کوچک

الف- مدار به دست آمده در قسمت قبل را با قرار دادن مدل خطی ترانزیستور، تحلیل سیگنال کوچک کرده و مقادیر بهره‌ی ولتاژ، مقاومت ورودی و مقاومت خروجی را محاسبه کنید.

ب- اگر به بهره‌ی مورد نظر نمی‌رسید، چه راهی وجود دارد که مقاومت امپتر را از دید سیگنال کوچک کاهش بدهیم، بدون اینکه بایاس مدار عوض شود؟ (دقت کنید که مقاومت ورودی نیز نباید از مقدار مطلوب کمتر شود).

پ- مدار را نهایی کرده، خازن‌ها (در صورت وجود) را بزرگ (بیش از ۱۰ میکروفاراد) انتخاب کرده و مقادیر مقاومت‌ها را به نزدیک‌ترین مقاومت از سری E12 (مقاومت‌های واقعی موجود در آزمایشگاه) تبدیل کنید. تحلیل مدار را با مقاومت‌های جدید تکرار کنید و جدول ۱-۱ را کامل کنید:

جدول ۱-۱: مشخصات سیگنال کوچک

A_v	R_i	R_o

ت- علت استفاده از خازن‌های بای‌پس و کوپلاژ را توضیح دهید. محاسبه کنید که مقاومت ورودی، مقاومت خروجی و بهره‌ی ولتاژ بدون خازن بای‌پس چه تغییری می‌کنند.

ث- با توجه به نقطه‌ی کار و بایاس و مشخصات ترانزیستور، بیشینه‌ی سوینگ خروجی را به دست آورید و از روی آن، حداکثر دامنه‌ی ورودی که به ازای آن، خروجی هنوز خطی است را حساب کنید.

۱-۲ شبیه‌سازی

(پرینت عکس از صفحه‌ی نتایج شبیه‌سازی (قسمت‌های خواسته شده علاوه بر بایاس) به همراه نتالیزت را همراه با پیش‌گزارش تحویل دهید.)

الف- مدار نهایی طرح شده را با Hspice شبیه‌سازی کرده و جدول ۲-۱ را کامل کنید:

جدول ۱-۲: تحلیل سیگنال کوچک با استفاده از شبیه‌سازی

A_v	R_i	R_o

نکته: سیگنال ورودی را سینوسی بگیرید.

ب- از کدام روش تحلیل برای به دست آوردن مقادیر مقاومت‌های ورودی و خروجی می‌توان استفاده نمود؟
(با ذکر دلیل)

پ- از سیگنال خروجی تقویت‌کننده تبدیل فوریه گرفته و با مقایسه با ورودی، مقدار اعوجاج تقویت‌کننده را تعیین کنید. با استفاده از همین تحلیل، رابطه‌ای ارائه دهید تا بتوان به کمک آن معیاری از عملکرد تقویت‌کننده از لحاظ اعوجاج طیف به دست آورد.

نیم‌نگاهی به تبدیل فوریه و ^2FFT : تبدیلی فوریه، نوعی تبدیل یک‌به‌یک است که به نوعی پلی بین تحلیل زمانی و تحلیل فرکانسی مدار است. موج سینوسی و کسینوسی با فرکانس f_0 در زمان، توسط تبدیل فوریه به دو دلتا (تابع دلتای دیراک) در فرکانس‌های $\pm f_0$ تبدیل می‌شود؛ یعنی دامنه‌ی معنی‌دار آن از $t \in (-\infty, +\infty)$ به $f \in \{\pm f_0\}$ تبدیل می‌شود. پس تبدیل فوریه‌ی تابع $u(t) = A \cos f_1 t + B \sin f_2 t$ به صورت زیر است:

$$U(f) = C\delta(f - f_1) + D\delta(f - f_2) + E\delta(f + f_1) + G\delta(f + f_2)$$

مفهوم اعوجاج، خارج شدن سیگنال از محدوده‌ی خطی خود است؛ و این یعنی پیداشدن فرکانس‌های جدید، غیر از فرکانس اصلی f_0 . پس با استفاده از گزینه‌ی fft - که یک روش متداول و سریع برای به دست آوردن تبدیل فوریه‌ی سیگنال است - می‌توانیم فرکانس‌های سیگنال خروجی را ببینیم.

ت- نتایج شبیه‌سازی را با تحلیل دستی در موارد مقاومت ورودی و خروجی، بهره‌ی ولتاژ و سوینگ خروجی مقایسه کنید. علت تفاوت‌های احتمالی را بیان کنید.

^۲ https://en.wikipedia.org/wiki/Fast_Fourier_transform

گزارش کار

توجه: صفحات ۶ تا ۸ را چاپ گرفته، پس از انجام آزمایش تکمیل کرده و به عنوان گزارش کار به دستیار آموزشی خود تحویل دهید.

نام و نام خانوادگی: شماره دانشجویی:	نام و نام خانوادگی: شماره دانشجویی:
شماره‌ی گروه:	
تاریخ انجام آزمایش:	

دستور کار

۱-۳ بستن مدار

مداری را که قبل از جلسه، طراحی، تحلیل و شبیه سازی کرده اید، در آزمایشگاه بر روی بردبورد ببندید.

نکته: خازن‌های بزرگی که در آزمایشگاه موجود است، از نوع خازن الکترولیت هستند. این خازن‌ها جهت‌دار هستند و سر مثبت و منفی آن‌ها مشخص شده است. از این رو، باید به نحوی روی مدار بسته شوند که ولتاژ DC سر مثبت بیشتر از سر منفی باشد.

الف- بعد از روشن کردن منبع تغذیه و قبل از دادن سیگنال ورودی، با مولتی متر، بایاس مدار را چک کنید. اندازه‌ی ولتاژ کلکتور و امیتر و جریان کلکتور را یادداشت کنید:

$$V_C = \quad V_E = \quad I_C =$$

ب- ورودی سیگنال را با فرکانس ۱ کیلوهرتز از سیگنال ژنراتور و از طریق یک خازن بزرگ (۱۰ میکروفاراد یا بزرگتر) اعمال کرده و جدول ۱-۳ را کامل کنید.

جدول ۱-۳: مقادیر عملی سیگنال کوچک

A_v	R_i	R_o

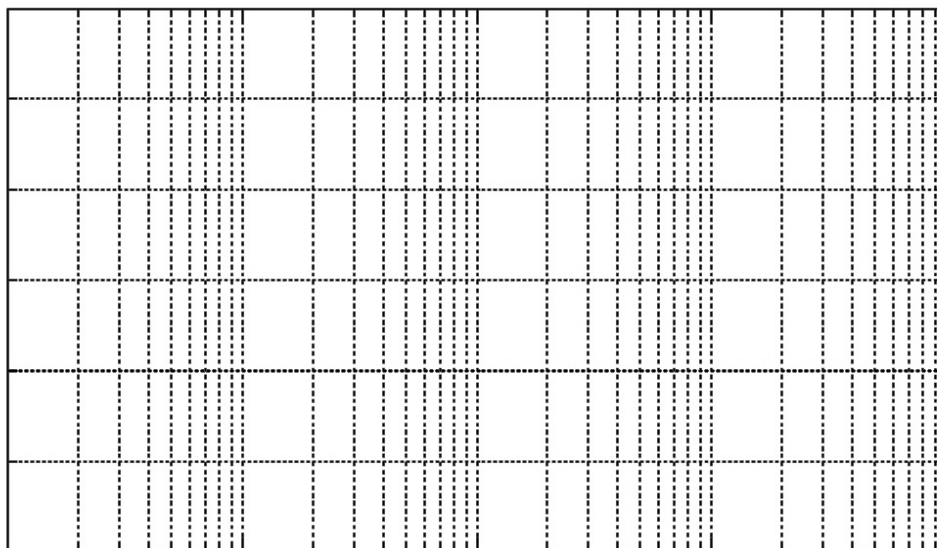
توجه: برای اندازه‌گرفتن مقاومت ورودی و مقاومت خروجی از اثر بارگذاری در ورودی و خروجی استفاده کنید. چینش اجزای مورد استفاده را رسم کرده و نحوه‌ی محاسبه‌ی مقاومت ورودی و خروجی مورد نظر را تشریح کنید.

ج- مقادیر g_m و β ترانزیستور را محاسبه کنید و با مقادیر به‌دست آمده در پیش‌گزارش مقایسه کنید.

$$g_m = \quad \beta =$$

مشکلاتی را که برای رسیدن به جواب مطلوب در آزمایشگاه داشتید، در صورت وجود، ذکر کنید:

ت- فرکانس را افزایش دهید تا جایی که افت شدیدی در بهره‌ی مدار مشاهده شود. این فرکانس (یا همان f_h) را یادداشت کنید و علت کاهش بهره را بیان کنید. نموداری نسبی از رابطه‌ی بهره و فرکانس رسم کنید. (ترجیحا به صورت لگاریتمی یا همان "بود دیاگرام")



ث- حال دامنه را افزایش دهید تا جایی که مدار از حالت خطی خارج شود. این دامنه را با مقدار بدست آمده در پیش گزارش مقایسه نمایید و شکل موج خروجی را رسم کنید. با استفاده از گزینه FFT اسیلوسکوپ هارمونیک ها را رسم کنید.

