

MARMARA ÜNİVERSİTESİ TEKNOLOJİ FAKÜLTESİ ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ELEKTRONİK – 1 DERSİ

DENEY RAPORU

Kırpıcı ve Kenetleyici Devreler, Mantıksal İşlemler

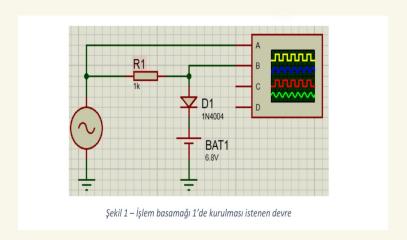
YUSUF EREN NAS 170521008 yusufnas@marun.edu.tr

HARUN YAHYA ÖZTÜRK 170522052 yahyaharun@marun.edu.tr

ABDEL MANAN ABDEL RAHMAN 170521923 manan.abdel@marun.edu.tr

1- İşlem basamaklarının uygulanması

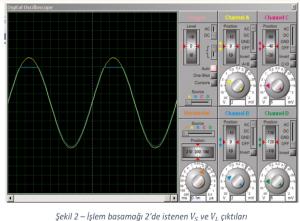
İşlem basamağı 1'de pozitif alternansı kırpan devre şeması verilmiş ve kurulması istenmiştir. Şekil 1'de Proteus programı üzerinde devrenin kurulmuş hali verilmektedir.



Alternatör ve diyot ucundan alınan çıkışın osiloskop altında incelenmesi Şekil 2'de gösterilmiştir. Pozitif alternansta VS=+7,5V anına gelindiğinde diyot iletime geçecek, çıkışta diyot ve

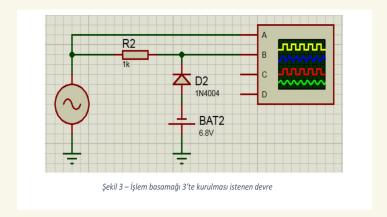
diyota bağlı bataryanın oluşturacağı gerilim etkisi görülecektir. Negatif alternansta ise diyot kesimde

olduğundan çıkış doğrudan V S'ye bağlı olmaktadır.



Şekil 2 – İşlem basamağı 2'de istenen V_S ve V_L çıktıları $Mavi\ sinyal V_L\ , Sarı\ sinyal V_S$

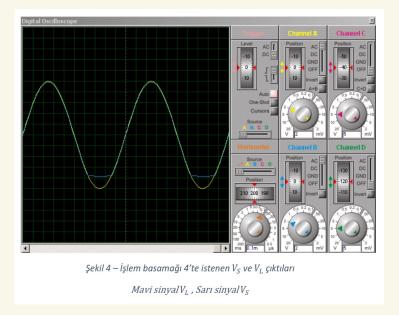
İşlem basamağı 2'de negatif alternansı kırpan devre şeması verilmiş ve kurulması istenmiştir. Şekil 3'te Proteus programı üzerinde devrenin kurulmuş hali verilmektedir



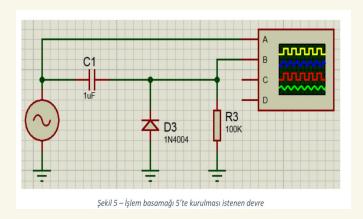
Alternatör ve diyot ucundan alınan çıkışın osiloskop altında incelenmesi Şekil 4'te gösterilmiştir. Negatif alternansta V S= -7,5V anına gelindiğinde diyot iletime geçecek, çıkışta diyot ve

diyota bağlı bataryanın oluşturacağı gerilim etkisi görülecektir. Pozitif alternansta ise diyot kesimde

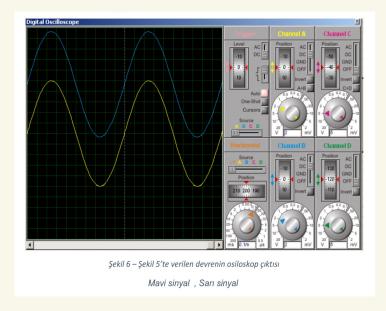
olduğundan çıkış doğrudan V S'ye bağlı olmaktadır.



Pasif kenetleyicinin çalışma mantığını anlamak için İşlem basamağı 5'te istenen devre kurulmuş ve Şekil 5'te verilmiştir.



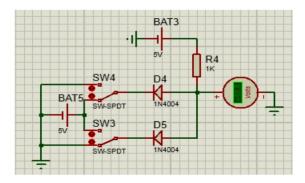
Şekil 6'da giriş ve çıkış sinyallerinin aynı başlangıç ekseninde ayarlanmış iki girişli osiloskop ile incelendiği görsel verilmiştir.



Şekil 6 incelendiğinde sinyalde herhangi bir faz farkı oluşmadığı, sadece voltaj ekseni olan Y ekseninde yukarı yönde yer değiştirdiği görülmektedir. Diyot sayesinde kondansatör sadece kaynağını güçlendirecek şekilde şarj olabilmektedir. Sonuç olarak kondansatör üzerindeki gerilim ve alternatörün ürettiği gerilim doğru yönde seri bağlanmış olur ve bu sayede gerilimde artış görülmektedir.

Basit mantık kapıları ile ilgili yapılan deney düzenekleri aşağıda verilmiştir. Her iki deney düzeneğinde de giriş sinyali için 5V seviyesinde giriş yapılarak sonuçlar elde edilmiştir. 5V, 1N4007'nin üzerinde düşen gerilim olan 0,7V gerilimin çok üstünde bir gerilim olduğundan dolayı deneyde kullanılmak için uygun bir gerilim düzeyidir. Doğruluk tablosu oluşturulurken Diyotun gerilim düşümü ihmal edilerek tablolar oluşturulmuştur.

Basit mantık kapılarının işleyişini görmek üzere İşlem basamağı 8'de verilen devre kurulmuş ve Şekil 7'de verilmiştir.



Şekil 7 – İşlem basamağı 6'da kurulması istenen devre

Devreye iki konumlu, üç uçlu anahtarlar bağlanarak diyotlara verilecek gerilimin 5V ya da 0V olması sağlanmış, simülasyon ortamındaki deney düzeneği basitleştirilmiştir. Şekil 7'deki devrenin çeşitli giriş durumlarına ait çıkış tablosu Tablo 1'de verilmiştir.

SW3	SW4	F
0	0	0
0	1	0
1	0	0
1	1	1

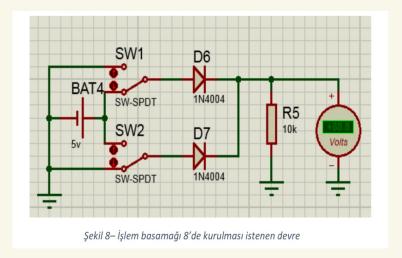
Tablo 1 – Şekil 7'deki devrenin doğruluk tablosu

0 = 0V , 1 = 5V girişi temsil etmektedir.

Tablo 1 incelendiğinde Şekil 7'deki devrenin VE kapısı olarak çalıştığı görülmektedir.

Basit mantık kapılarının işleyişini görmek üzere İşlem basamağı 8'de verilen devre kurulmuş ve

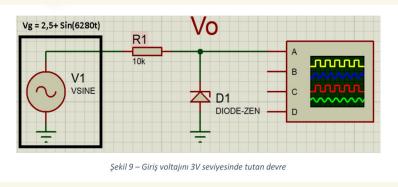
Şekil 8'de verilmiştir.



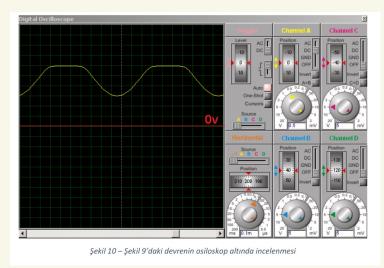
2- Sorular

1-) Girişine yüksek bir gerilim geldiğinde kuvvetlendiriciler zarar görebilmektedirler. Eğer bir kuvvetlendiricinin girişine 3V'tan daha yüksek bir işaret geldiğinde korumaya geçmesini istiyorsak, bu deneyden edindiğiniz bilgiler ışığında nasıl bir devre tasarlarsınız? Açıklayınız. Devre şeklini çizip, elemanların değerlerini yazınız.

Bir devreye yapılacak giriş sinyalinin seviyesinin 3V'u geçmemesi istenmektedir. 3V zener diyot ile kurulan Şekil 9'daki devre ile giriş sinyali 3V'u geçmeyecek şekilde sınırlandırılabilir. Şekil 9'da 2,5VDC offsetli 1Vpp gerilim kaynağı giriş sinyali olarak seçilerek simülasyon yapılmıştır.



Şekil 9'daki devre osiloskop ile incelendiğinde sinyal üretecinin 3,5V tepe değerinde gerilim üretmesine rağmen çıkışın 3V seviyesini aşmadığı Şekil 10'da görülmektedir.



3-)Tablo 1 ve 2'deki V1, V2 değerlerinin her biri için, diyotların konumlarını yazınız . (ileri veya ters yönde kutuplanmış şeklinde belirtiniz) Diyodun doğru yönde kutuplandığında üzerinde düşen gerilimin 0,7 V olduğunu kabul ederek, VO gerilimini hesaplayınız. Deneyde yaptığınız ölçümlerle bunları karşılaştırınız.

İşlem basamağı 6 ve 8'de verilen devrelerdeki V1 ve V2 girişlerine belirtilen girişler yapılmış ve alınan sonuçlar Tablo 4 ve Tablo 5'te belirtilmiştir.

İşlem basamağı 6'da verilen diyotlar ile kurulmuş VE kapısı için:

V1	V2	Vo(Ölçülen)	Vo (Teorik)	Kutuplanma Yönü
0	0	0,64V	0,7V	İleri-İleri
0	5	0,67V	0,7V	İleri-Geri
5	0	0,67V	0,7V	Geri-İleri
5	5	5V	5V	Geri-Geri

İşlem basamağı 7'de verilen diyotlar ile kurulmuş VEYA kapısı için:

V1	V2	Vo(Ölçülen)	Vo (Teorik)	Kutuplanma Yönü
0	0	0V	0V	Geri-Geri
0	5	4,42V	4,3V	Geri-İleri
5	0	4,42V	4,3V	İleri-Geri
5	5	4,44V	4,3V	İleri-İleri

4-) Şekil 6 ve 7 size hangi mantık kapılarını çağrıştırıyor? Yazınız.

Şekil 6 ve 7'nin doğruluk tabloları sırasıyla Tablo 1 ve 2'de verilmiştir. Bu tablolar incelendiğinde Şekil 6'nın VE kapısı, Şekil 7'nin VEYA kapısı olduğu görülmektedir.

LABORATUVAR SONUÇLARI

