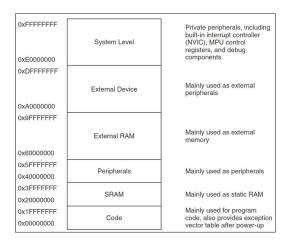
Agenda

- Introducción
- Presentación de la Familia Cortex M3
- Arquitectura de los Cortex M3
- Repertorio de Instrucciones y Ejemplos
- Sistema de Memoria
- Excepciones, Interrupciones y el NVIC
- La familia NXP LPC17xx

Cortex - Parte 1

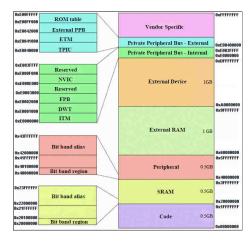
Matriz de buses multicapa AHB TITAL DEMPORTOR DEMPORTOR

Mapa de Memoria Genérico



Cortex - Parte 1

Mapa de memoria detallado



Cortex - Parte 1

4

Unidad de Protección de memoria

- Soporta 8 regiones (de 32bytes a los 4GB)
- Las reglas de protección están basadas en el tipo de transacción (read, write o execute) y el privilegio del código realizando el acceso
- La violación de la MPU producirá una excepción de Falla en el Gerenciamiento de Memoria (Memory Management Fault)
- Escenarios de uso de la MPU:
 - La MPU puede ser programada por un RTOS a fin de evitar que los datos usados por el kernel sean protegidos de otros usuarios
 - Que ciertas zonas de memoria sean sólo de lectura para prevenir su borrado accidental
 - Para aislar regiones de memoria entre distintas tareas en un sistema multitarea

Cortex - Parte 1

Manipulación de Bits (operación atómica sobre bits)

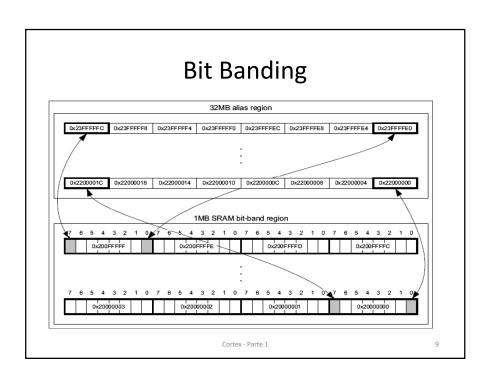
Cortex - Parte 1 6

Manejo de Bits

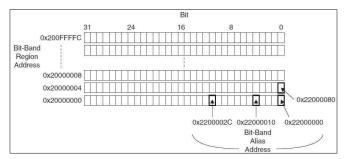
- El manejo de bits de los ARM7 es bastante primitivo y requiere las acciones de read-modify-write típicas de los microprocesadores
- En la familia Cortex se rescató la filosofía del bit set bit clear de los microcontroladores.
- Buscando no crear nuevas instrucciones se asociaron palabras de una zona de memoria con bits de periféricos. Es llamado Bit Band

Bit Banding 0 0 0 0 0 0 0 0 Read byte from SRAM 32MB alias region 0x23FFFFFC 0x23FFFFF8 0000 0x23FFFFE4 0x23FFFFE0 Mask and Modify x x x x x 1 x x 1MB SRAM bit-band region 7 6 5 4 3 2 1 0 0×200FFFFF LDR R0,=0x200FFFFF; Setup address MOV R2, #0x4 LDR R0,=0x23FFFFFC; Setup address LDR R1 [R0] Read MOV R1, #0x1 STR R1, [R0] ; Setup data Modify bit Traditional bit manipulation method Direct, single cycle access with bit banding Cortex - Parte 1

Cortex - Parte 1

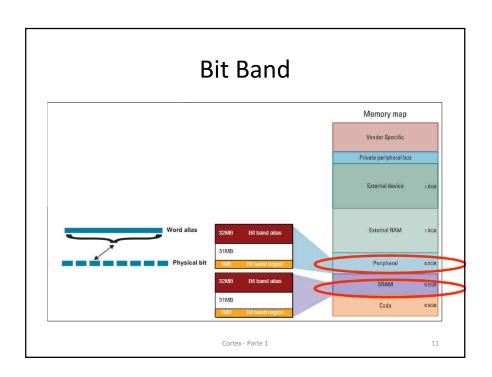


Bit Banding



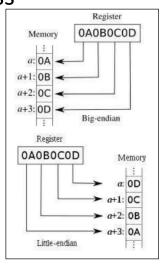
Cuando se utiliza la dirección del bit-band alias, cada bit individual puede ser accedido individualmente en forma separada en el LSB de cada palabra alineada en dirección

Cortex - Parte 1 10



Endianess

- Las variables multibyte pueden ser almacenadas y leídas de menor a mayor o viceversa.
- Por omisión se emplea el formato Big Endian.
- No es frecuente que se cambie a lo largo de la ejecución de un programa y la utilización de una u otra forma de almacenar las variables es transparente para el usuario



Cortex - Parte 1

12