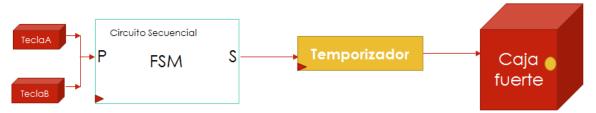
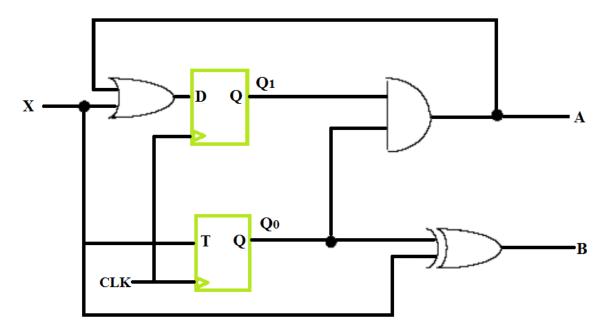
Taller Parcial 2

1. Para abrir la caja fuerte, la combinación secreta es: pulsar dos veces seguidas la tecla A, a continuación, pulsar una vez la tecla B, y finalmente pulsar una vez la tecla A. Si se hace de esta manera, el circuito secuencial dará una salida a nivel lógico 1, que actuará sobre el temporizador, permitiendo la apertura de la caja fuerte durante 5 minutos. Si en cualquier momento se introdujera un error al pulsar la secuencia secreta, en el siguiente ciclo de reloj todos los flip-flops JK se pondrán a cero (el sistema pasara al estado inicial), y la secuencia debe volver a introducirse desde el principio.



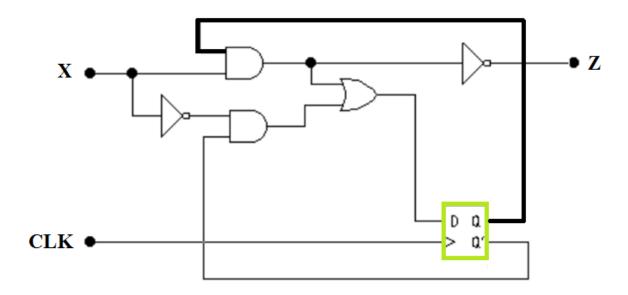
2. En la siguiente figura, determine si corresponde a una máquina de Moore o de Mealy, Explique



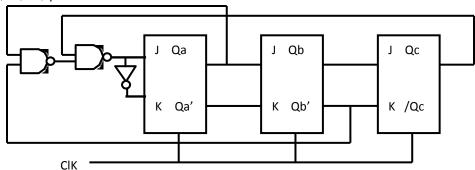
Describa las ecuaciones de estado y las de las salidas Ay B, la tabla de transiciones y el diagrama de estados.

3. Diseñar un circuito secuencial síncrono con una señal de entrada X y una señal de salida Y. La señal de salida Y será 1 cuando los valores de X durante los cuatro anteriores períodos de reloj sean 0,0, 1 y 1. La señal de salida volverá a 0 el período de reloj siguiente a que X vuelva a valer 0. Implemente el circuito con flip-flops J-K, tenga en cuenta una señal asíncrona RST que obligará al circuito a reiniciar el ciclo.

4. Determine si el circuito corresponde a una máquina de estados de Moore o Mealy. Describa las ecuaciones, la tabla de estados y el diagrama de estados.

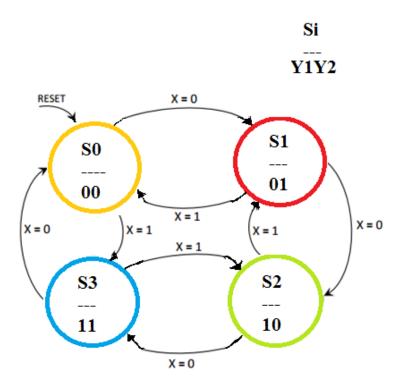


5. El siguiente circuito describe un contador especial, dibuje las señales de onda y determine cuál es el conteo que realiza el contador. Asuma que inicialmente los registros están en cero (la salida menos significativa del contador está dada por Qa y la más significativa por Qc). (Qc Qb Qa)



6. Diseñar un circuito secuencial síncrono con una entrada X y una salida Y, de modo que dicha salida Y se ponga a 1 cuando la entrada X valga 1 durante tres o más flancos de reloj consecutivos. La salida Y sólo vuelve a cero si se rompe la secuencia, es decir si la entrada X

- vale 0 durante uno o más flancos de reloj. Implemente el circuito con flipflops D, tenga en cuenta una entrada asíncrona RST que obligará al circuito a reiniciar el ciclo.
- 7. Dado el siguiente diagrama de estados, determine si es una máquina de estados de Mealy o de Moore. Para la implementación tenga en cuenta flip-flops tipo JK, diseñe la tabla de estados, obtenga las ecuaciones y dibuje el circuito.



- 8. Un sistema de cómputo tiene dos unidades de almacenamiento una de tipo RAM (este bloque maneja 4096 datos) y otra de tipo ROM (este bloque maneja 2048 datos), en la RAM guarda información que lee de la ROM. La memoria RAM maneja datos de 2 bytes. El bus de direcciones del sistema de cómputo es de 12 bits y el de datos es de 16 bits, la información de la memoria RAM puede ser leída por el sistema de cómputo. El diseño se debe hacer con memorias RAM de 1K x16 y con memorias ROM de 512 x 8.
- 9. Dado un procesador con bus de datos de 8 bits y un bus de direcciones de 16 bits, se desea conectar a un sistema de memoria conformado por una memoria ROM de 4K x 8 y a una memoria RAM de 8K x 8, el direccionamiento de estas memorias se hace con los primeros 12K.
- 10. Se tiene un procesador con bus de datos de 8 bits y bus de direcciones de 16 bits, se desea conectar a un sistema de memoria conformado por una memoria ROM de 16 K x 8 y dos memorias RAM de 8K x 8. Se desea que el direccionamiento más bajo sea manejad por la memoria ROM y el direccionamiento más alto por las RAM.