



## Élément de module : Architecture des ordinateurs



**Enseigné par:**

- **CHERIF Walid**

**Année universitaire 2023/2024**



Élément de module : Architecture des ordinateurs



Élément de module : Architecture des ordinateurs



# Chapitre 4:

## - Les circuits séquentiels



## Introduction:

Les circuits séquentiels sont des circuits dont les sorties dépendent des entrées mais également des valeurs antérieures des sorties.

Le temps est donc un paramètre des circuits séquentiels.

Ils permettent de stocker une information au cours du temps et sont donc l'élément principal des mémoires.

La majorité des circuits séquentiels est réalisée à partir de circuits séquentiels appelés bascules.

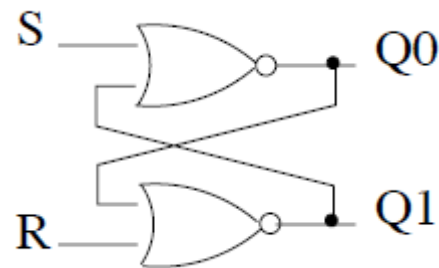
Les bascules (*Latch*) sont des dispositifs permettant de mémoriser un bit.



## 1. La bascule RS:

La bascule  $RS$  est composée de deux portes non-ou. Elle comporte deux entrées  $R$  et  $S$  et deux sorties  $Q_0$  et  $Q_1$ .

L'entrée  $S$  (Set) est utilisée pour la mise à l'état 1, et l'entrée  $R$  (Reset) pour la mise à l'état 0.



Ce circuit n'est pas un circuit combinatoire puisqu'il comporte un cycle:

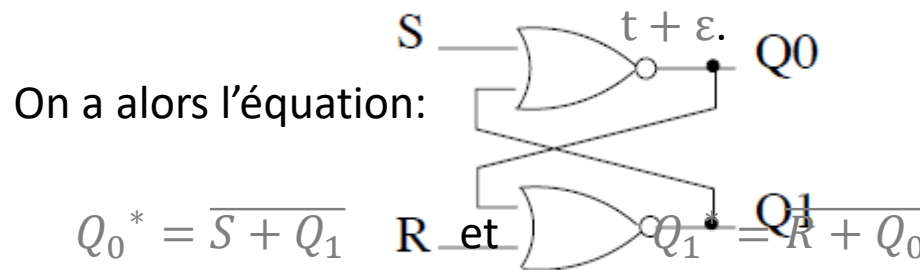
Les valeurs de  $Q_0$  et  $Q_1$  vont dépendre des valeurs antérieures de  $Q_0$  et  $Q_1$ .



## 1. La bascule RS:

Supposons que le temps de passage d'une porte non-ou est  $\varepsilon$

Si  $Q_0$  et  $Q_1$  sont les valeurs des sorties à l'instant  $t$ , on note  $Q_0^*$  et  $Q_1^*$  les valeurs des sorties à l'instant



*Donner la table de vérité du circuit*



## 1. La bascule RS:

$S$	$R$	$Q0$	$Q1$	$Q0^*$	$Q1^*$
0	0	0	0	1	1
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	0
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0



### 2. Etats de la bascule RS:

Le circuit est dans un état stable si en laissant inchangées les entrées  $R$  et  $S$ , les sorties restent inchangées. Lorsqu'un état n'est pas stable, les valeurs des sorties oscillent au cours du temps.

On est donc dans un état indésirable puisque le but est de construire un circuit capable de mémoriser une valeur.

Examinons les états de la bascule  $RS$  en fonction des entrées  $R$  et  $S$ .





## 2. Etats de la bascule RS:

Si  $R = 0$  et  $S = 1$ , l'évolution du système au cours du temps :

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	0	0	0	0	$\dots$
$Q_1$	$\overline{Q_0}$	1	1	1	$\dots$

On est dans un état stable où on mémorise 1 dans  $Q_1$  et 0 dans  $Q_0$  (Set).

On remarque que  $Q_0 = \overline{Q_1}$ .



## 2. Etats de la bascule RS:

Si  $R = 1$  et  $S = 0$ , l'évolution du système au cours du temps devient:

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	$\overline{Q_1}$	1	1	1	$\dots$
$Q_1$	0	0	0	0	$\dots$

On est dans un état stable où on mémorise 0 dans  $Q_1$  et 1 dans  $Q_0$  (*Reset*).  
On remarque que  $Q_0 = \overline{Q_1}$ .



## 2. Etats de la bascule RS:

Si  $R = 0$  et  $S = 0$ , l'évolution du système au cours du temps devient:

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	$\overline{Q_1}$	$Q_0$	$\overline{Q_1}$	$Q_0$	$\dots$
$Q_1$	$\overline{Q_0}$	$Q_1$	$\overline{Q_0}$	$Q_1$	$\dots$

Si  $Q_1 = Q_0$  les valeurs vont osciller, on est dans un état instable.

Par contre, lorsque  $Q_1 \neq Q_0$ , on est dans un état stable:

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	$Q_0$	$Q_0$	$Q_0$	$Q_0$	$\dots$
$Q_1$	$Q_1$	$Q_1$	$Q_1$	$Q_1$	$\dots$

on est dans un état stable ssi  $Q_1 = Q_0$ . Dans ce cas les valeurs de  $Q_1$  et  $Q_0$  restent inchangés, on est donc dans un état de mémorisation.



## 2. Etats de la bascule RS:

Si  $R = 1$  et  $S = 1$ , l'évolution du système au cours du temps devient:

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	0	0	0	0	$\dots$
$Q_1$	0	0	0	0	$\dots$

L'état est donc stable, les sorties sont stabilisées à 0.

Toutefois, si on passe à  $R = S = 0$ , on obtient un état instable puisque  $Q_1 = Q_0$

$t$	$t + \varepsilon$	$t + 2\varepsilon$	$t + 3\varepsilon$	$t + 4\varepsilon$	$\dots$
$Q_0$	0	1	0	1	$\dots$
$Q_1$	0	1	0	1	$\dots$

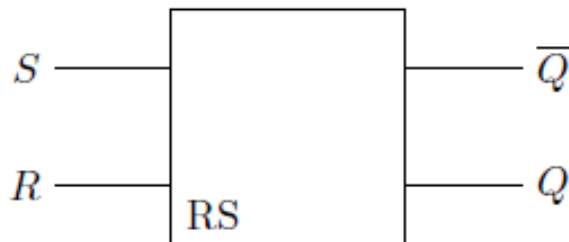
Cet état est donc indésirable, car un comportement normal peut faire basculer le système dans un état instable..

L'état  $R = 1$  et  $S = 1$ : est appelé **état indéfini**



## 3. Le circuit de la bascule RS:

Dans un fonctionnement normal de la bascule:  $RS$ ,  $Q_0$  et  $Q_1$  sont complémentaires.  
On note:



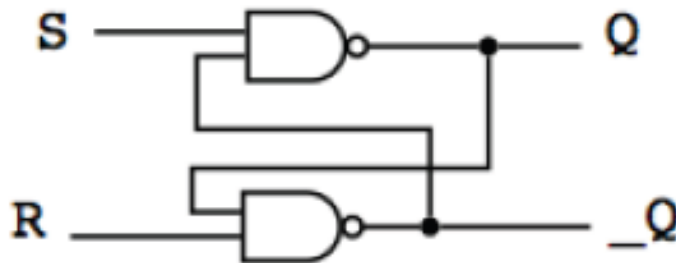
On considère donc le fonctionnement du circuit uniquement pour une sortie  $Q$ .

$S$	$R$	$Q'$
0	0	$Q$
0	1	0
1	0	1
1	1	indéfini



### 4. 2<sup>ème</sup> circuit de la bascule RS:

On peut aussi construire une bascule RS en utilisant des portes NON ET plutôt que des portes NON OU:



L'état interdit est  $R = S = 1$  et l'état de mémorisation est  $R = S = 0$ .



Ils existent d'autres bascules D, JK, T...

Circuits synchrones...

Horloge et compteurs