

به نام خدا



دانشکده مهندسی برق

گزارش پروژه اصول الکترونیک: فاز 2

محمد امین حاجی خداوردیان

97101518

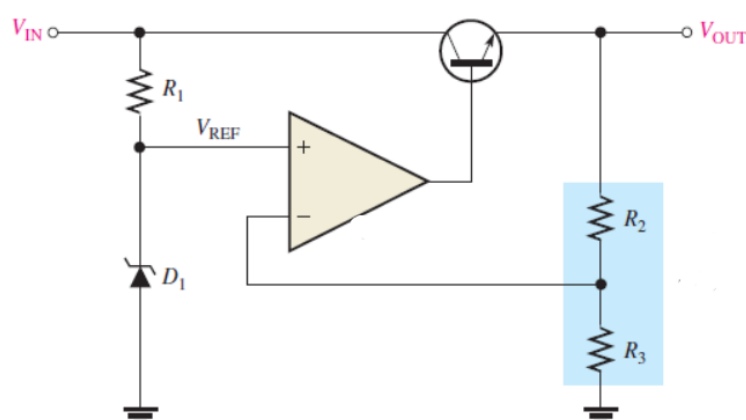
استاد: دکتر کاوه وش

نیمسال اول 99-00

زمستان 99

طراحی رگولاتور:

با توجه به ساختار گفته شده بر سر کلاس و شکل زیر برای ساخت رگولاتور کمک گرفته شده است.



نحوه عملکرد مدار به این صورت است که تقسیم مقاومتی بین R_2 و R_3 هر تغییری در خروجی را اندازه گیری میکند. زمانی که V_{in} کاهش میابد آنگاه مقدار ولتاژ اعمالی به ورودی‌های معکوس‌کننده اپ امپ از طریق مدار مقسم ولتاژ نیز به صورت متناسب کاهش می‌یابد و در نتیجه ولتاژ خروجی در حال کاهش خواهد بود.

چون دیود زener ولتاژ ورودی پایه **Not inverting** اپ امپ را در ولتاژ تقریباً ثابتی نگه میدارد در نتیجه یک تفاضل کوچکی در ورودی‌های اپ امپ ظاهر میشود. این ولتاژ توسط اپ امپ تقویت شده و به بیس ترانزیستور میرود و با افزایش ولتاژ بیس ترانزیستور ولتاژ خروجی نیز افزایش میابد. این افزایش تا آنجایی ادامه میابد که تقسیم ولتاژ بین R_2 و R_3 با ولتاژ دیود زener برابر شود.

بهره اپ امپ که با فیدبک سری بسته شده است در این مدار به شکل زیر است:

$$A_d = 1 + \frac{R_2}{R_3}$$

با توجه به رابطه بدست آمده در بالا ولتاژ خروجی برابر خواهد بود با:

$$V_{out} = \left(1 + \frac{R_2}{R_3}\right) V_{ref}$$

حال برای بدست آوردن خواسته پروژه یک ولتاژ ورودی 8 با یک نویز در V_{in} وجود دارد که می‌خواهیم به ولتاژ تقریباً فیکس 6^V برسانیم. با توجه به اینکه مقدار ولتاژ شکست دیود زener در مدل استفاده شده برابر با 3^V است بنابراین کافی است با توجه به رابطه بالا مقدار $\frac{R_2}{R_3}$ برابر با 1 باشد تا مقدار خروجی برابر با 6 ولت شود.

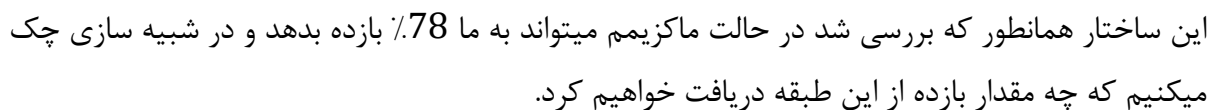
مقدار R_1 در مدار بالا برای اینکه میزان تاثیر ورودی V_{in} را کمتر در خروجی دخیل شود از یک مقاومت نسبتاً بزرگ با مقدار $6^{k\Omega}$ استفاده شده است که از اثر نویز جلوگیری شود و خروجی دقت بهتری را داشته باشد.

طراحی تقویت کننده:

با توجه به طراحی که برای فاز اول پروژه استفاده شده بود تنها کاری که نیاز به انجام آن بود این است که جریان‌ها را مطابق با سطح ولتاژ جدید یعنی 0 تا 6 ولت تنظیم کنیم که تنها تغییر در مقدار برخی از مقاومت‌ها بود. نکته دیگری که باید در طراحی تقویت کننده به آن دقت می‌کردیم بخش مربوط به بایاس ترانزیستور‌ها در طول تقویت کننده بود که با توجه به اینکه در طراحی جدید مقدار ولتاژ V_{ee} دیگر برابر با 2.5^V نیست بنابراین باید ولتاژ DC خروجی و ورودی به گونه‌ای تنظیم شود که بایاس ترانزیستور‌ها به هیچ وجه بهم نخورد بنابراین کافی است ورودی‌هایی که به مدار تقویت کننده داده می‌شود بین 2 تا 3 ولت ولتاژ DC داشته باشند و فیدبک DC خروجی را نیز به گونه‌ای تنظیم کردیم که ولتاژ DC خروجی برابر با 3.3^V باشد که علت این‌که این ولتاژ برابر با 3.3^V گرفته شده است این است که در طبقه خروجی از یک بافر استفاده شده است و افت ولتاژی در آن خواهیم داشت و برای آنکه ماکزیمم سوئینگ را در طبقه خروجی دریافت کنیم این ولتاژ انتخاب شده است که نتیجه آن را در بخش شبیه‌سازی‌ها خواهیم دید.

طراحی طبقه خروجی:

با توجه به آموخته‌های این درس ما میدانیم که ماکزیمم بازده را زمانی دریافت خواهیم کرد که از طبقه خروجی Push-Pull کلاس AB استفاده کنیم. برای آنکه بار ما که یک بار 8^{Ω} است بتواند حداقل 2^V سوئینگ داشته باشد باید جریان خروجی برابر با 0.25^A باشد. ترانزیستور قدرت استفاده شده در طبقه خروجی بتایی برابر با 124 دارد بنابراین نیاز به یک منبع جریان با حداقل جریان 2^{mA} نیاز داریم. شکل زیر طراحی است که انجام شده است:

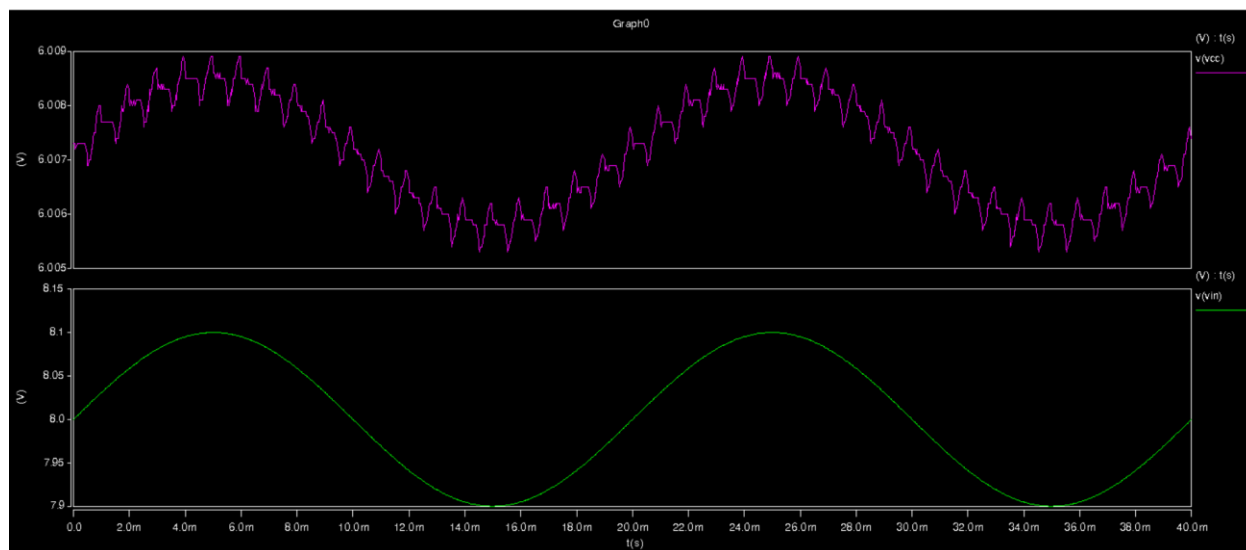


شبیه سازی:

• رگولاتور

حال در این بخش به شبیه سازی خواسته های مسئله میپردازیم.

ابتدا بلوک رگولاتور را شبیه سازی میکنیم خروجی آن به شکل زیر است:



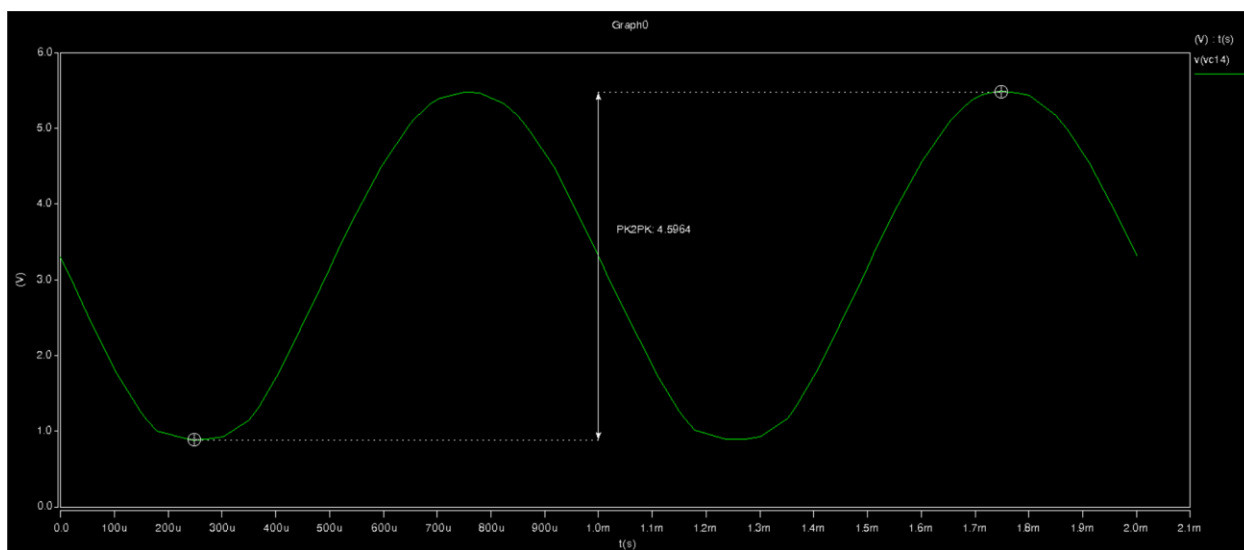
شکل ورودی و خروجی رگولاتور

در شکل بالا دیده میشود که نویز 0.1 در ورودی تقریباً وجود ندارد و ولتاژ خروجی رگولاتور تقریباً بر روی 6 با دقت خوبی فیکس شده است. همانطور که در قسمت تحلیل های دستی انتظار داشتیم که مقدار خروجی بر روی 6 قرار گیرد.

برای کشیدن این شکل چون فرکانس آن 50 هرتز بوده است از دستور `tran 0.001 0.04` استفاده شده است که شکل سینوسی ورودی و خروجی رگولاتور به خوبی مشاهده شود و برای خروجی باقی قسمت ها زمان و گام دستور `tran` تغییر یافته است.

• تقویت کننده:

حال پس از اعمال تغییراتی که در محاسبات دستی به آن اشاره شد بر روی فاز 1 پروژه آن را به رگولاتور وصل کرده و خروجی آن را به ازای ورودی $9.5^{\mu V}$ رسم میکنیم که به شکل زیر خواهیم رسید:



شکل خروجی ولتاژ طبقه تقویت کننده

همانطور که در شکل بالا دیده میشود و تنظیم کردیم ولتاژ DC خروجی برابر با 3.3^V است و همانطور که دیده میشود به اندازه 4.57^V پیک تو پیک سوینگ دارد. علت آن که سوینگ را بیشتر از این نمیتوان برد به خاطر طبقه خروجی است زیرا به علت استفاده از منابع جریان حداقل سوینگ خروجی که میتوانستیم دریافت کنیم برابر 2.6^V است و به همین دلیل برای اینکه به هیچ اشباعی بر نخوریم به حد آستانه ای را رعایت کردیم.

بهره این تقویت کننده ما با توجه به ورودی $19^{\mu V}$ پیک تو پیک است برابر است با:

$$A_v = \frac{4.57}{19 * 10^{-6}} = 240526$$

که در اینجا استفاده از بافر فایده خود را نشان داده است زیرا اگر در طبقه خروجی از بافر کمک نمیگرفتیم در این صورت میزان بهره ما نزدیک به 8000 میشد و این افت شدید به علت اثر لودینگ رخ میداد.

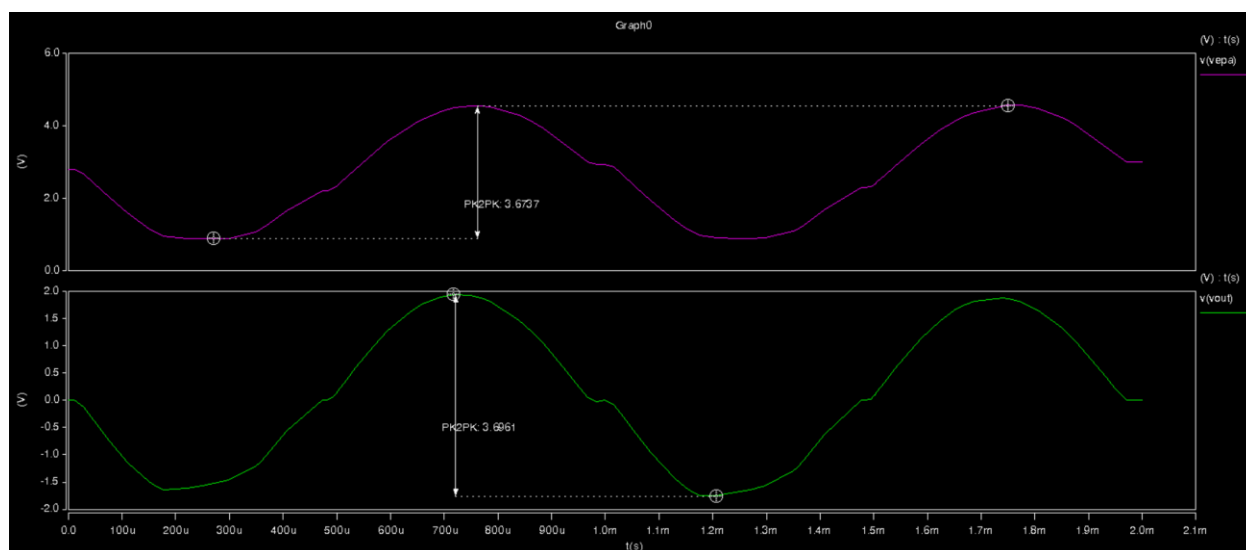
این تقویت کننده با ولتاژ فیکس شده در رگولاتور بایاس شده است و دیده میشود که بایاس 6^V که در قسمت قبل نشان دادیم به خوبی در حال کار کردن است.

حال به سراغ آخرین مرحله یعنی وصل کردن طبقه خروجی به این دو بخش میپردازیم.

• طبقه خروجی

همانطور که در محاسبات دستی اشاره شد شکل استفاده شده برای طبقه خروجی یک کلاس AB بود که با دو منبع جریان دیود ها بایاس شده بودند. برای چک کردن درستی عملکرد طبقه خروجی و اینکه نشان داده شود که به درستی بسته شده است ابتدا دیود ها را از شکل حذف کرده و رسم میکنیم.

اگر به درستی طراحی کرده باشیم باید مقداری ددزون در خروجی مشاهده شود:

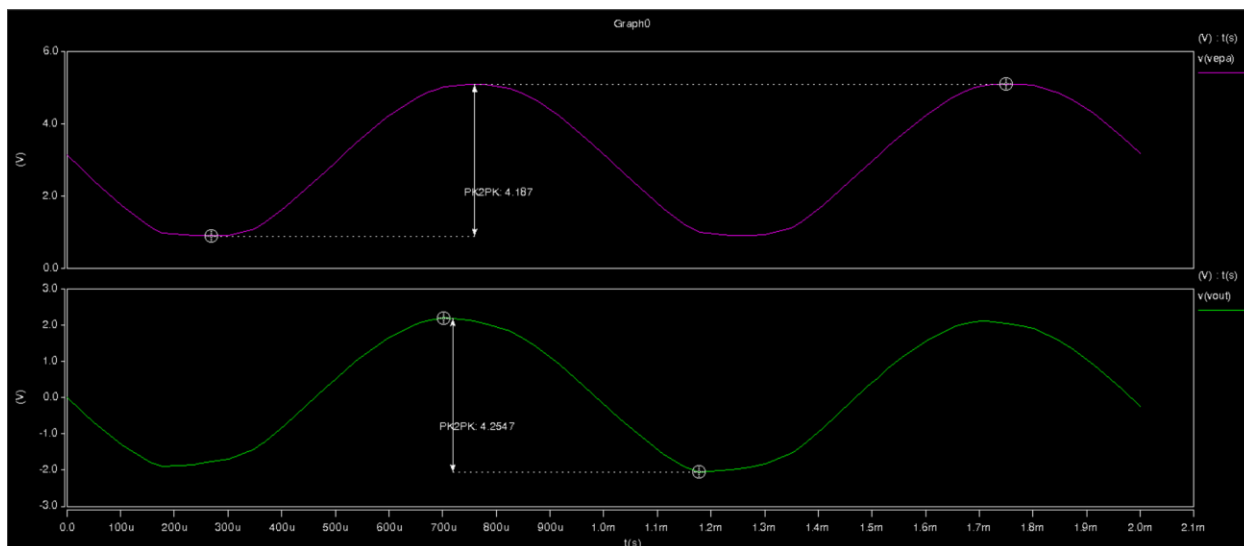


شکل طبقه خروجی بدون دیود ها

همانطور که در شکل بالا مشاهده میشود دو ولتاژ خروجی یکی پس از خازن و دیگری قبل از خازن رسم شده است (V_{out} ولتاژ پس از خازن است که فقط شامل مقادیر ac میباشد).

ددزون ها در شکل بالا کاملاً مشهود است پس طبقه خروجی به درستی در حال کار کردن میباشد.

حال دیود ها را به مدار باز میگردانیم تا شکل درست طبقه خروجی را دریافت کنیم:



شکل طبقه خروجی با حضور دیود ها

همانطور که در شکل بالا دیده میشود ددزون ها به حد خوبی از بین رفته اند و در خروجی به اندازه 2.13^V سوینگ داریم.

بنابراین خواسته مسئله که میزان 250^{mW} توان بود را به آن رسیده ایم:

$$P_L = \frac{2.13^2}{2 * R_L} = 283.5^{mW}$$

حال به محاسبه میزان بازده طبقه خروجی میپردازیم برای این موضوع نیاز است توان مصرفی از منبع ولتاژ که همان رگولاتور هست را محاسبه کنیم. طبق آنچه در درس راجع به طبقات خروجی AB آموخته ایم داریم:

$$P_{sup} = \frac{2.13 * 6}{\pi * R_L} + 5.3^{mA} * 6 = 540^{mW}$$

با توجه به محاسبات بالا داریم:

$$\eta = \frac{P_L}{P_{sup}} = 52.5\%$$

همانطور که دیده میشود میزان بازده با آن چیزی که انتظار آن را داشته ایم فرق دارد زیرا در آن حالت حداکثر از منابع جریان استفاده نمیشود و ماکزیمم سوینگ بدون توجه به اشباع ترانزیستور ها نوشته شده است بنابراین با در نظر گرفتن این محدودیت ها خروجی ما محدود خواهد شد همانطور که مشاهده میشود ولتاژ را تا

حدی بالا برده ایم که از پایین در حال اشباع شده است بنابراین چاره ای نداریم و این میزان حداکثری است که از این طراحی میتوانیم بازده دریافت کنیم.