

بسمه تعالی

درس اصول الکترونیک و آزمایشگاه

استاد: دکتر کاوه وش

دانشکده مهندسی برق



گزارش فاز ۱ پروژه

امیرحسین صفری

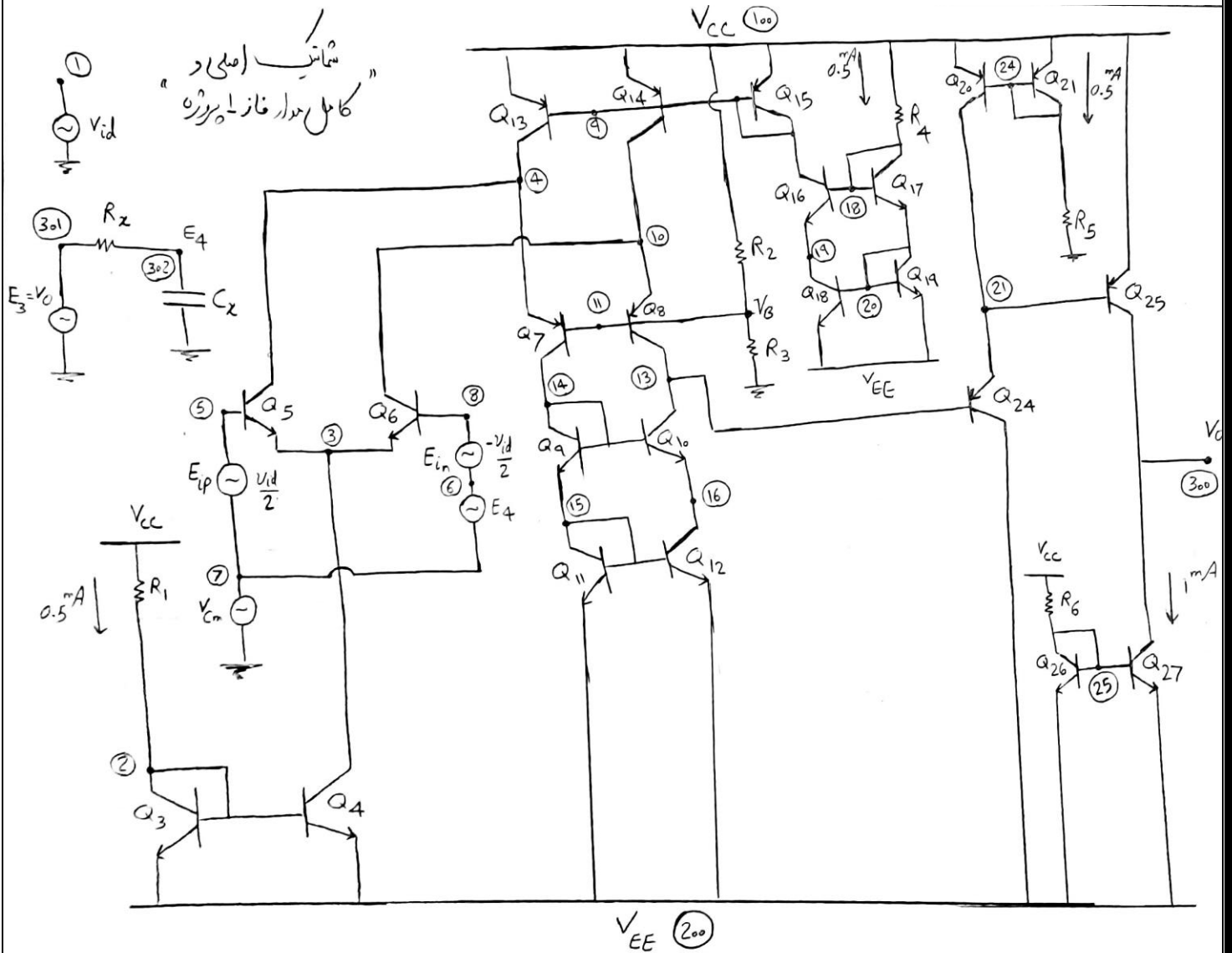
۹۷۱۰۱۹۹۴

## **بخش اول :**

### **محاسبات نظری و دستی**

( به علت تغییراتی که حین بررسی مدار بر روی آن ایجاد شده است ترانزیستورهای Q1 ، Q2 و Q22 و Q23 از مدار اولیه حذف شده اند و در مدار نهایی که در ادامه بررسی می کنیم ترانزیستورهای با اسامی فوق در مدار نهایی وجود ندارند )

# شمای کلی مدار طراحی شده :

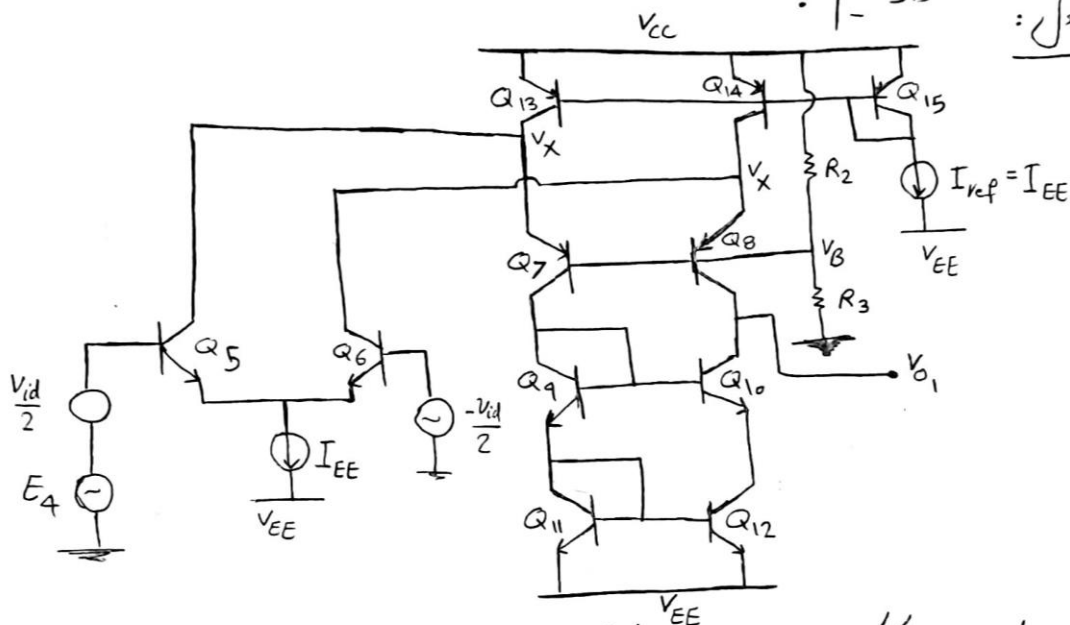


توضیح کلی مدار طراحی شده :

توجه : مقادیر زیر به عنوان پارامترهای  $\beta$  و  $V_A$  ترانزیستورها به شرح زیر انتخاب می شوند  
 $|V_{CE(sat)}| = 0.2V$  ,  $\beta_{npn} = 200$  ,  $\beta_{pnp} = 50$  ,  $V_{A,npn} = 100$  ,  $V_{A,pnp} = 50$  ,  $|V_{BE(on)}| = 0.7V$

در ابتدا به این نکته اشاره می کنیم که مدار نهایی از ۳ طبقه تشکیل شده است که طبقه اول و دوم نقش تقویت کننده و طبقه سوم بافر می باشد. حال در ادامه به توضیح هر یک از

به طبقه مذکور می پردازیم :  
طبقه اول :



این طبقه یک مدار کسود کننده یا آینه جریان کسود می باشد. هم چنین برای ساختن منبع جریان  $I_{ref}$  همانطور که در نمایش اصلی نیز رسم شده است از ساختار « آینه جریان کسود » استفاده کرده ایم ، مزیت این ساختار منبع جریان ، تقبیل خوب جریان بوده و هم چنین تقاووت خروجی بالا می باشد. برای ساخت منبع جریان  $I_{EE}$  از آینه جریان بونگ کسود استفاده کردیم تا  $CMR$  مقدار مناسبی داشته باشد. حال برای تقسیم مقادیر  $I_{ref} = I_{EE} = 0.5mA$  داریم :

$$R_1 = \frac{V_{CC} - V_{EE} - 0.7}{0.5mA} = 8.6k\Omega \quad , \quad R_4 = \frac{5 - 1.4}{0.5mA} = 7.2k\Omega$$

از برای این طبقه می توان به موارد زیر اشاره کرد :

(۱) بهره ی بالا : در این مدار جریان  $g_m \frac{V_{id}}{2}$  از دایره به خروجی دارد شده و در نهایت ولتجی اکل بهره ی  $\frac{V_{o1}}{V_{id}} = \frac{2 \times g_m \frac{V_{id}}{2} \times R_{out}}{V_{id}} = g_m R_{out}$  را خواهیم داشت .

(۲) مقاومت خروجی بالا : استفاده از بار فعال و آینه جریان که هر دو به صورت یکپارچه می باشند سبب این می شود که مقاومت خروجی بالایی داشته باشیم .

(۳) داشتن CMR بالا : یکی از مشخصه های عالی این نوع طبقه داشتن CMR بسیار خوب می باشد به صورتی که اگر مقدار  $V_B$  برابر با مقدار  $V_B = V_{CC} - |V_{CE(sat)}| - |V_{BE(on)}| = 1.6V$  انتخاب شود ولتاژ  $V_X$  برابر با  $2.3V$  که حداکثر مقدار مجاز برای اشباع شدن  $Q_{13}$  و  $Q_{14}$  می باشد ، شده و در نهایت می توان گفت که CMR از بالا به مقدار  $2.8V$  رسیده که بسیار مقدار خوبی می باشد . هم چنین CMR از پایین به مقدار  $V_{EE} + 0.7 + V_{minCS} = -1.6V$  می رود می شود  $(V_{minCS}$  حداقل ولتاژ

لازم برای کارکردن صحیح جریان می باشد که با فرض  $|V_{CE(sat)}| = 0.2V$  چون به صورت آینه جریان می باشد داریم  $V_{minCS} = 0.2V$  می باشد  $\Rightarrow -1.6V < V_{ic} < 2.8V \Rightarrow \boxed{CMR = 4.4V}$

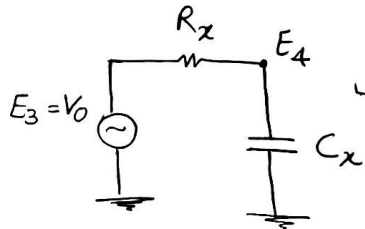
حال مقادیر  $R_2$  و  $R_3$  را برای دستیابی به  $V_B = 1.6V$  تعیین می کنیم : چون  $I_{B8} = 5\mu A$  می باشد لذا برای صرف نظر کردن از جریان  $I_{B8}$  در برابر جریان گذرنده از  $R_2$  و  $R_3$  داریم :

$$I_{R2, R3} = 20 \times 5\mu A = 0.1mA \Rightarrow R_2 + R_3 = \frac{2.5V}{0.1mA} = 25k\Omega$$

$$V_B = 1.6V \rightarrow R_2 = 9k, R_3 = 16k$$

تسبیب ولتاژ DC خروجی ( $V_0$ ) :

با توجه به اینکه هر وی کلی ولتاژ در مدار کلی بسیار زیاد می باشد زیرا گره خروجی اصطلاحاً  $High Impedance$  بوده و لذا یک تغییر جزئی در ورودی باعث تغییر بسیار زیاد گره خروجی شده و گره خروجی به لای ورودی منفی به  $V_{CC} +$  چسبیده و به لای ورودی مثبت به  $V_{CC} -$  چسبیده و لذا با ثبات شده که تعداد بسیار زیادی از ترانزیستورها (شعاع می شوند).



حال برای جلوگیری از این اتفاق از یک مدار  $RC$  به صورت استفاده می شود که به مدار  $DC$  Feedback معروف است. در این مدار با پتانسی مقادیر  $R_x$  و  $C_x$  بسیار بزرگ انتخاب شوند.

در نهایت ولتاژ  $C_x$  ( $E_4$ ) را به عنوان ورودی علاوه بر ورودی  $\frac{V_{id}}{2}$  به بیس  $Q_5$  می دهیم. دلیل اینکه به بیس  $Q_5$  ورودی می دهیم این است که نسبت  $V_0$  به ولتاژ بیس  $Q_5$  منفی می باشد و فیدبک منفی در واقع می دهیم.

لذا در صورتی که  $V_0$  به  $V_{CC}$  یا  $V_{CC} -$  بچسبید حال  $E_4$  در حالت DC برابر با  $V_0$  شده و این ولتاژ  $V_0$  به ورودی بیس  $Q_5$  رفته و با هر وی منفی به خروجی می آید و آن خروجی چسبیده به  $V_{CC} -$  یا  $V_{CC} +$  به ولتاژ صفر می رود، لذا نتیجتاً ولتاژ DC خروجی برابر با  $V_0$  تسبیب می شود.

در این ساختار  $DCF$ ،  $R_x = 1\text{ M}\Omega$  و  $C_x = 100\text{ F}$  را انتخاب می کنیم.

توضیح جزئی مدار طراحی شده و تناسبی پارامترها :

مقدار جریان بایاس ترانزیستورها :

باتوجه به تقادیر جریانی که در قسمت های قبل برای مدار «نظر گرفتیم» و همچنین تعادل مدار و استفاده از منابع جریان آینه ای ، تقادیر بایاس ترانزیستورها به شرح زیر می باشد :

$$I_{C1} = I_{C2} = I_{C3} = I_{C4} = 0.5 \text{ mA}$$

$$I_{C5} = I_{C6} = 0.25 \text{ mA}$$

$$I_{C7} = I_{C8} = I_{C9} = I_{C10} = I_{C11} = I_{C12} = 0.25 \text{ mA}$$

$$I_{C13} = I_{C14} = I_{C15} = I_{C16} = I_{C17} = I_{C18} = I_{C19} = 0.5 \text{ mA}$$

$$I_{C20} = I_{C21} = I_{C22} = I_{C23} = I_{C24} = 0.5 \text{ mA}$$

$$I_{C25} = I_{C26} = I_{C27} = 1 \text{ mA}$$

مقدار  $CMR \rightarrow$  Common mode range :

مقدار ولتاژ حالت مشترک «ورودی» همانطور که به صورت کامل در توضیحات مربوط به طبقه اول بحث مقدار بالا به ولتاژ  $2.75 \text{ V}$  و از بایاس به ولتاژ  $-1.45 \text{ V}$  محدود می شود لذا داریم :

$$-1.6 \text{ V} < V_{in} < 2.8 \text{ V} \Rightarrow \boxed{CMR = 4.4 \text{ V}}$$

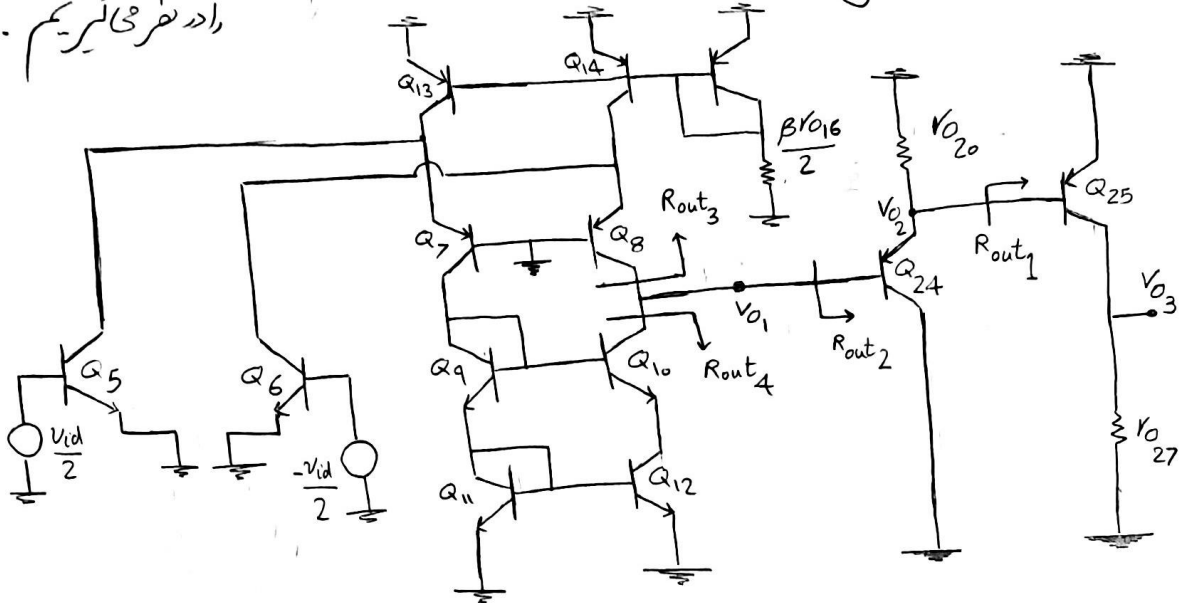

مقدار بیشینه سونگ خروجی :

باتوجه به شکل اصلی و کامل شماتیک مدار ،  $V_o$  از بایاس می تواند تا ولتاژ  $-2.3 \text{ V} = V_{EE} + V_{smin}$  پایین رفته و از بالا نیز تا ولتاژ  $V_{CC} - V_{EC25}(sat) = 2.3 \text{ V}$  (مکان بالا رشتن طرد هم چنین این ولتاژ نیز دسترسی شود که وجود مدار DCF در خروجی به علت بیار زیاد بودن تقادیر  $R_x$  هیچ تأثیری در این تقادیر نداشته و یا به عبارتی دیگر هیچ جریانی را از مدار نمی کشد ، هم چنین بویژه به وسیله DCF ولتاژ DC خروجی  $0 \text{ V}$  ثابت شده است لذا ولتاژ خروجی از  $-2.3 \text{ V}$  تا  $+2.3 \text{ V}$  سونگ تقادیر داشته داریم :

$$V_{out \text{ p-p}} = 2.3 - (-2.3) = \boxed{4.6 \text{ V}}$$

خاصی ہروی و تبار دینار انسی :

برای محاسبی بهره‌ی ولتاژ دیفرانسیلی مجدداً نهایت اصلی را ذکر کرده اما این بار منابع جریان را به صورت یک منبع جریان ایده آل به همراه تقادست خروجی مولاری با آنرا هم در نظر گرفته و چون تحلیل AC می‌کنیم، بنابراین تقادست خروجی آنها را در نظر نمی‌گیریم.



$$R_{out1} = r_{\pi_{25}} = \beta_p \times \frac{25^{mV}}{1^{mA}} = 50 \times 25 = 1.25 \text{ k}\Omega$$

$$R_{out2} = r_{\pi24} + \beta_p (r_{o20} \parallel R_{out1}) = 2.5^k + 50 (100^{k\Omega} \parallel 1.25^k) = 65^{k\Omega}$$

$$R_{out3} = \beta_P r_{o8} = 50 \times \frac{50}{0.25 \text{ mA}} = 10 \text{ M}\Omega, \quad R_{out4} = \frac{\beta_n r_{o10}}{2} = 200 \times \frac{100}{2 \times 0.25 \text{ mA}} = 40 \text{ M}\Omega$$

$$\Rightarrow A_{V_1} = \frac{V_{O_1}}{V_{id}} = -g_{m_5} \times (R_{out_2} \parallel R_{out_3} \parallel R_{out_4}) = \frac{0.25 \text{ mA}}{25 \text{ mV}} \times 65 \text{ k} = -650$$

توجه: جبریل  $\frac{V_{id}}{2} g_{m5}$  از «خروجی ظاهری» سود.

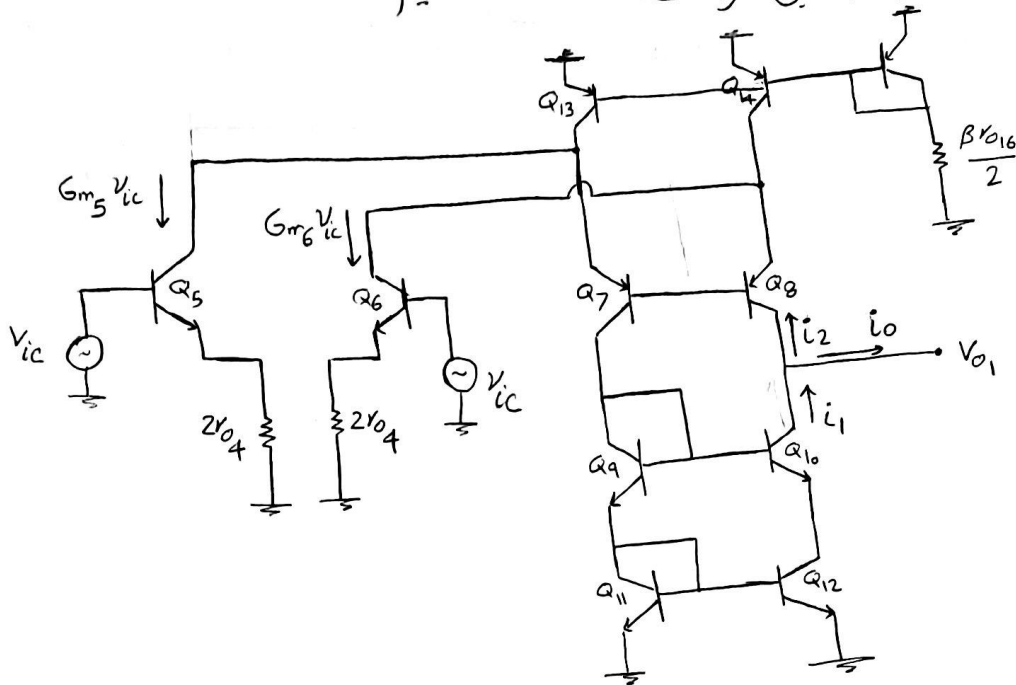
$$A_{V_2} = \frac{V_{O2}}{V_{O1}} = \frac{R_{E24}}{R_{E24} + \frac{r_{\pi 24}}{\beta}} = \frac{1.25k}{1.25k + 50} = 0.96$$

$$A_{V_3} = -g_{m_{25}} \times r_{o_{27}} = -\frac{V_{A_n}}{V_t} = -4000 \Rightarrow A_{V_{total}} = \frac{V_{o_3}}{V_{id}} = +2.496 \times 10^6$$



محاسبی بهره و ولتاژ حالت مشترک.

برای محاسبی بهره و ولتاژ حالت مشترک تنها طبقه اول را در نظر می‌گیریم و ثابت می‌کنیم در حالت تئوری بهره و ولتاژ حالت مشترک این طبقه بایستی صفر باشد.



باتوجه به شکل بالا با استفاده از آینه‌های جریان، جریان  $G_{m5} v_{ic}$  از کلکتور  $Q_5$  می‌گذرد و توسط ترانزیستورها کپی شده و جریان ۱ با برابر با  $G_{m5} v_{ic}$  می‌شود هم‌چنین جریان  $G_{m6} v_{ic}$  نیز که از کلکتور  $Q_6$  می‌گذرد کپی شده و جریان ۲ با برابر با  $G_{m6} v_{ic}$  می‌شود حال چون  $G_{m5} = G_{m6}$  در نتیجه  $i_1 = i_2$  و لذا  $v_{o1} = 0$  می‌شود و به تبع می‌توان نتیجه گرفت که  $v_{o1}$  برابر با صفر می‌شود و صرف نظر از بهره و سایر طبقات بهره و ولتاژ حالت مشترک کل برابر صفر می‌شود.

$$\Rightarrow A_{V_{cm}} = 0$$

اما همانطور که انتظار داریم، طبقاً در حالت ایده‌آل به خاطر شرایط واقعی برای پارامترهای مدار هم‌چنین نمی‌توانیم مدد دهد جریان‌ها بهره و ولتاژ حالت مشترک در طبقه اول مخالف صفر بوده و به علت بهره و زیاد طبقه سوم، بهره و کل حالت مشترک حتی بزرگ تر از ۱ باشد که «بخش شبیه سازی بررسی می‌شوند»

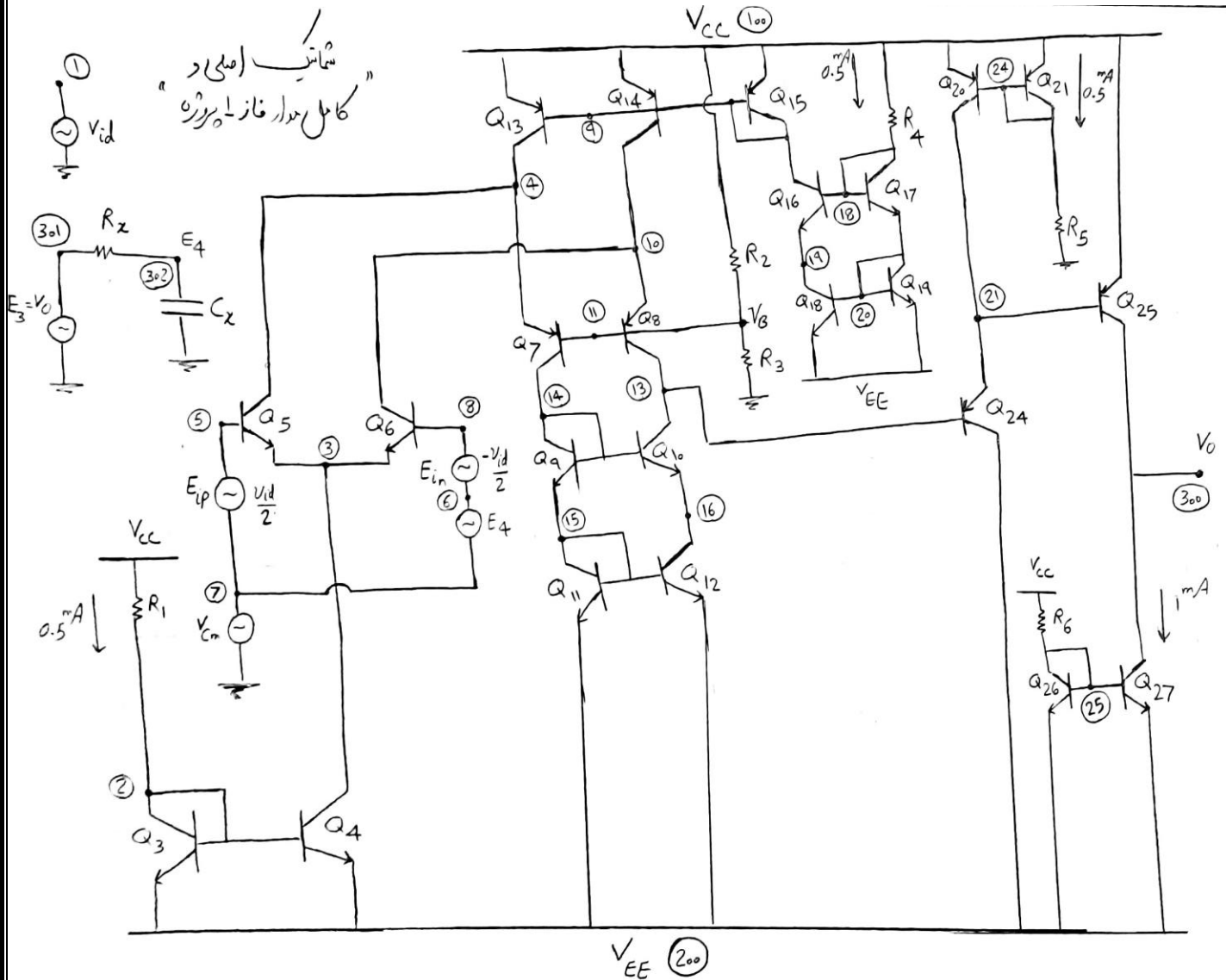
محاسبه CMRR :

مجموعه در حالت نظری بهره کل حالت مشترک را منفرد به دست آوریم ، لذا در حالت نظری  
مقدار CMRR برابر با  $\infty$  به دست می آید . که این مقدار قطعاً در شبیه سازی به دست نمی آید .

**بخش دوم:**

**شبه سازی**

شماتیک مدار را که در آن گره های مورد استفاده در شبیه سازی استفاده شده است ، به صورت زیر می باشد :



شبیه سازی مربوط به این فاز از پروژه در دو فایل phase1\_97101994\_differential mode.sp و فایل phase1\_97101994\_common mode.sp آمده است ؛ که در اولی نقاط کار و بهره ی ولتاژ دیفرانسیلی به همراه حداکثر سوینگ خروجی را به دست آورده و در فایل دومی بهره ی ولتاژ حالت مشترک و CMR را به دست می آوریم.

## مشخصات بایاس مدار :

مشخصات بایاس ترانزیستورها به شرح زیر می باشد .

subckt						
element	0:q3	0:q4	0:q5	0:q6	0:q7	0:q8
model	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran
ib	2.4461u	2.4461u	1.1695u	1.2326u	-3.6366u	-3.5324u
ic	489.2147u	494.1929u	239.4376u	252.3532u	-191.6068u	-178.9427u
vbe	750.6811m	750.6811m	731.7231m	733.0734m	-725.2530m	-724.5062m
vce	750.6811m	1.7683	3.0983	3.0975	-3.4140	-1.3821
vbc	0.	-1.0176	-2.3665	-2.3644	2.6887	657.5942m
vs	1.7493	731.7231m	-2.3665	-2.3658	-1.6413	-1.6413
power	369.0804u	875.7062u	742.6981u	782.5732u	656.7791u	249.8759u
betad	200.0000	202.0352	204.7331	204.7289	52.6887	50.6576
gm	19.0367m	19.2305m	9.3173m	9.8198m	7.4542m	6.9614m
rpi	10.5033k	10.5033k	21.9680k	20.8433k	7.0648k	7.2732k
rx	0.	0.	0.	0.	0.	0.
ro	204.4092k	204.4092k	427.5290k	405.6397k	274.9837k	283.0940k
cpi	0.	0.	0.	0.	0.	0.
cmu	0.	0.	0.	0.	0.	0.
cbx	0.	0.	0.	0.	0.	0.
ccs	0.	0.	0.	0.	0.	0.
betaac	199.9486	201.9838	204.6817	204.6775	52.6630	50.6319
ft	3.029e+12	3.060e+12	1.482e+12	1.562e+12	1.186e+12	1.107e+12

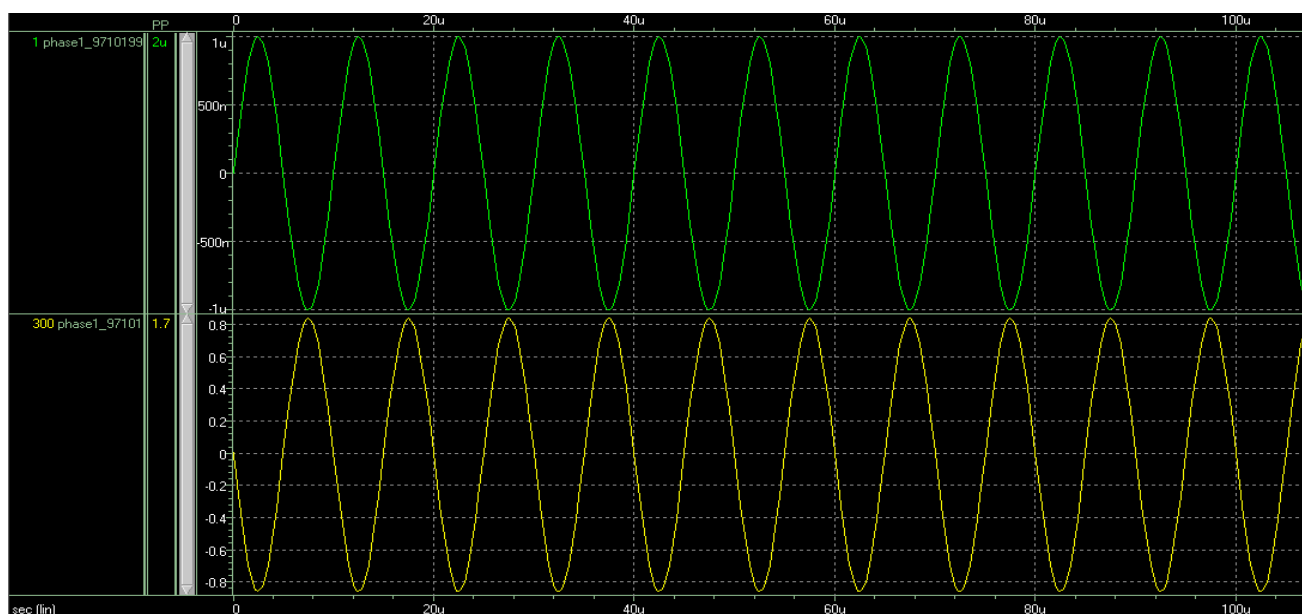
subckt						
element	0:q9	0:q10	0:q11	0:q12	0:q13	0:q14
model	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran
ib	948.6869n	920.6937n	943.9905n	943.9905n	-11.3702u	-11.2995u
ic	189.7374u	187.8788u	188.7981u	188.7995u	-434.6810u	-434.8282u
vbe	726.3468m	725.5773m	726.2193m	726.2193m	-748.2509m	-748.2509m
vce	726.3468m	2.7567	726.2193m	726.9888m	-133.4537m	-134.2005m
vbc	0.	-2.0311	0.	-769.5069u	-614.7971m	-614.0503m
vs	1.0474	-983.6991m	1.7738	1.7730	-1.7517	-1.7517
power	138.5042u	518.5956u	137.7944u	137.9407u	66.5176u	66.8090u
betad	200.0000	204.0623	200.0000	200.0015	38.2298	38.4821
gm	7.3832m	7.3109m	7.3467m	7.3467m	17.0063m	17.0092m
rpi	27.0815k	27.9049k	27.2162k	27.2162k	2.8863k	2.8863k
rx	0.	0.	0.	0.	0.	0.
ro	527.0443k	543.0688k	529.6664k	529.6664k	9.6367k	9.8957k
cpi	0.	0.	0.	0.	0.	0.
cmu	0.	0.	0.	0.	0.	0.
cbx	0.	0.	0.	0.	0.	0.
ccs	0.	0.	0.	0.	0.	0.
betaac	199.9486	204.0109	199.9486	199.9502	49.0857	49.0943
ft	1.175e+12	1.163e+12	1.169e+12	1.169e+12	2.691e+12	2.692e+12

subckt						
element	0:q15	0:q16	0:q17	0:q18	0:q19	0:q20
model	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran
ib	-8.9012u	2.3193u	2.4066u	2.3947u	2.3947u	-9.3509u
ic	-445.0611u	476.6320u	481.3296u	478.9513u	478.9468u	-467.7159u
vbe	-748.2509m	749.3143m	750.2636m	750.1361m	750.1361m	-749.5170m
vce	-748.2509m	3.5007	750.2636m	751.0854m	750.1361m	-767.9492m
vbc	0.	-2.7513	0.	-949.2986u	0.	18.4322m
vs	-1.7517	-1.7517	999.6003m	1.7489	1.7499	-1.7505
power	339.6777u	1.6703m	362.9297u	361.5297u	361.0716u	366.1907u
betad	50.0000	205.5027	200.0000	200.0019	200.0000	50.0184
gm	17.3141m	18.5472m	18.7299m	18.6374m	18.6372m	18.1955m
rpi	2.8863k	11.0772k	10.6754k	10.7285k	10.7285k	2.7475k
rx	0.	0.	0.	0.	0.	0.
ro	112.3441k	215.5780k	207.7578k	208.7915k	208.7915k	106.9419k
cpi	0.	0.	0.	0.	0.	0.
cmu	0.	0.	0.	0.	0.	0.
cbx	0.	0.	0.	0.	0.	0.
ccs	0.	0.	0.	0.	0.	0.
betaac	49.9743	205.4513	199.9486	199.9505	199.9486	49.9927
ft	2.755e+12	2.951e+12	2.981e+12	2.966e+12	2.966e+12	2.895e+12

subckt					
element	0:q21	0:q24	0:q25	0:q26	0:q27
model	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran	0:npn_tran
ib	-9.3509u	-8.9362u	-19.1615u	4.8718u	4.8718u
ic	-467.5435u	-477.9412u	-991.2389u	974.3537u	991.2389u
vbe	-749.5170m	-748.3517m	-767.9492m	768.3821m	768.3821m
vce	-749.5170m	-4.2321	-2.4986	768.3821m	2.5014
vbc	0.	3.4837	1.7307	0.	-1.7330
vs	-1.7505	-983.6991m	-1.7321	1.7316	-1.3503m
power	357.4405u	2.0294m	2.4915m	752.4193u	2.4832m
betad	50.0000	53.4837	51.7307	200.0000	203.4659
gm	18.1888m	18.5939m	38.5627m	37.9149m	38.5721m
rpi	2.7475k	2.8750k	1.3408k	5.2736k	5.2736k
rx	0.	0.	0.	0.	0.
ro	106.9419k	111.9043k	52.1879k	102.6321k	102.6321k
cpi	0.	0.	0.	0.	0.
cmu	0.	0.	0.	0.	0.
cbx	0.	0.	0.	0.	0.
ccs	0.	0.	0.	0.	0.
betaac	49.9743	53.4580	51.7050	199.9486	203.4146
ft	2.894e+12	2.959e+12	6.137e+12	6.034e+12	6.138e+12

### محاسبه ی بهره ولتاژ دیفرانسیلی :

ولتاژ ورودی دیفرانسیل را یک ولتاژ سینوسی با دامنه ی  $1\mu V$  و فرکانس ۱۰۰ کیلوهرتز در نظر گرفته و با استفاده از دستور .tran ، ولتاژ خروجی (گره ۳۰۰) را مشاهده می کنیم که هر دو نمودار در زیر آمده است :



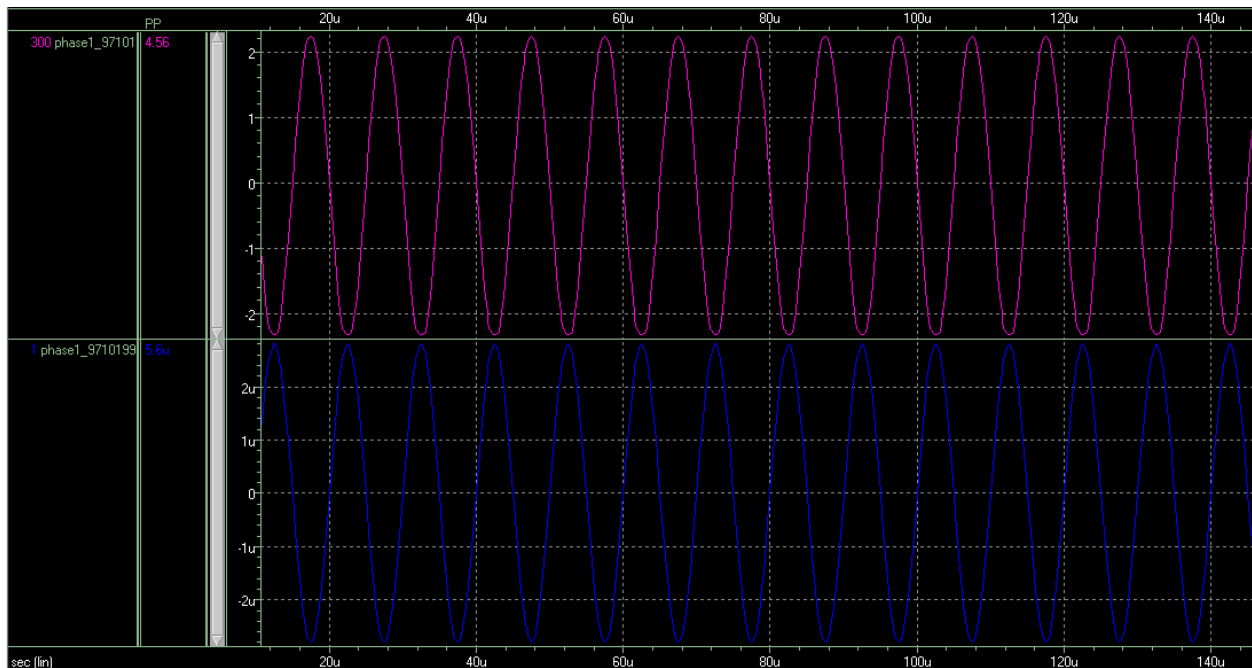
نمودار ولتاژ دیفرانسیلی ورودی ( سبز رنگ ) و نمودار ولتاژ خروجی (زرد رنگ )

با توجه به نمودار فوق بهره ولتاژ دیفرانسیلی به دست می آید :

$$A_{vd} = \frac{v_{out,p-p}}{v_{d,p-p}} = \frac{1.7^v}{2^{\mu v}} = -0.85 * 10^6$$

### محاسبه ی حداکثر سوینگ خروجی :

دامنه ی ولتاژ ورودی را آن قدر زیاد کرده تا نمودار ولتاژ خروجی به مرز اشباع نزدیک شود ، با انجام این فرآیند تقریباً به این نتیجه می رسیم که به ازای دامنه ی ولتاژ ورودی برابر با  $2.8^{\mu v}$  ، ولتاژ خروجی به مرز اشباع می رسد که در ادامه نمودار ولتاژ ورودی و خروجی آمده است :



نمودار ولتاژ خروجی ( بنفش رنگ ) و نمودار ولتاژ ورودی (آبی رنگ )

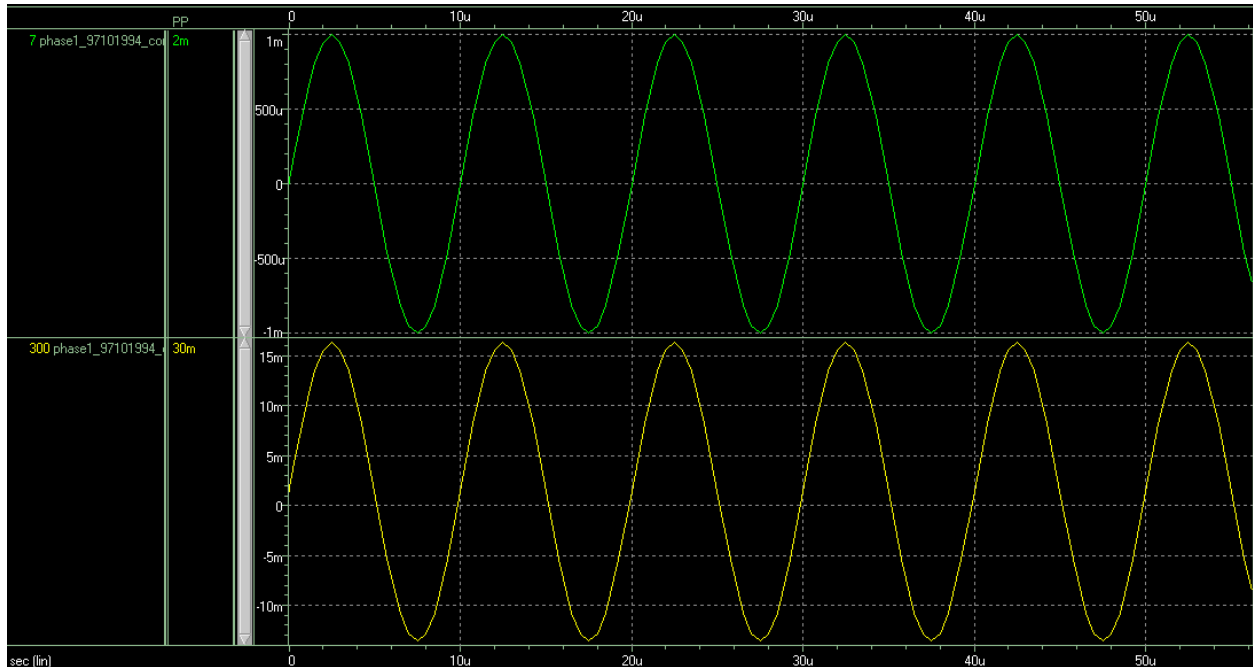
در نتیجه با توجه به شکل فوق داریم :

$$\text{Maximum swing of } V_{out} = V_{out,p-p} = 4.56 \text{ V}$$



## محاسبه ی بهره ولتاژ حالت مشترک:

در فایل phase1\_97101994\_common mode.sp مقدار دامنه ی ولتاژ مشترک را برابر با  $1\text{mV}$  قرار داده و ولتاژ خروجی را مشاهده می کنیم :



ولتاژ ورودی حالت مشترک ( گره ۷ ، نمودار سبز رنگ ) و ولتاژ خروجی ( نمودار زرد رنگ )

حال طبق نمودار فوق داریم :

$$A_{V,cm} = \frac{V_{out,p-p}}{V_{cm,p-p}} = \frac{30\text{mV}}{2\text{mV}} = 15$$

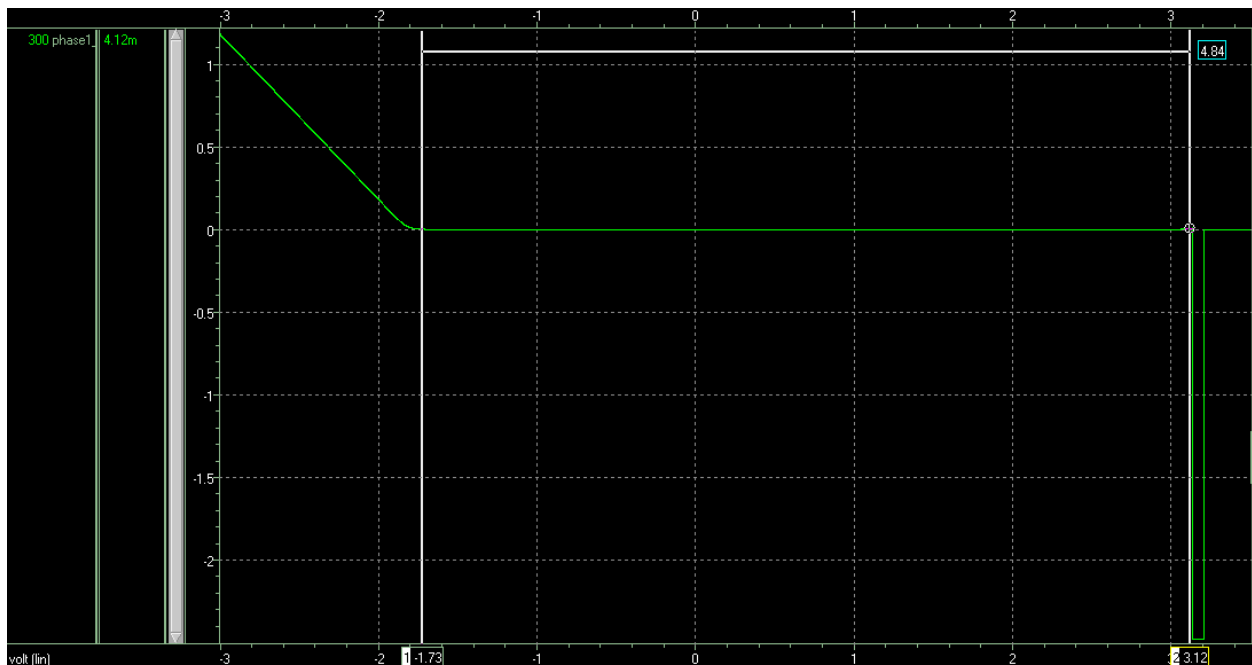
همانطور که دیده می شود ، بهره حالت مشترک بزرگ می باشد که به دلیل بسیار بزرگ بودن بهره ی طبقه سوم می باشد .

### محاسبه ی CMRR :

$$CMRR = \frac{A_{vd}}{A_{vcm}} = \frac{0.85 \cdot 10^6}{15} = 56666.6$$

### محاسبه ی CMR :

برای محاسبه ی CMR ، با استفاده از دستور  $V_{cm} = 3.5v$   $0.001v$  ولتاژ حالت مشترک را بین ولتاژ  $-3$  ولت و  $3.5$  ولت تغییر می دهیم و ولتاژ خروجی را به صورت زیر مشاهده می کنیم و CMR را به دست می آوریم .



$$=====> CMR = 3.12 - (-1.73) = 4.85^V$$

**بخش سوم :**

**مقایسه ی مقادیر دستی و شیه سازی**

## مقایسه ی جریان های بایاس :

شبيه سازى (uA)	دستى (mA)	ترانزیستور
489.2147	0.5	Q3
494.1929	0.5	Q4
298.4376	0.25	Q5
252.3532	0.25	Q6
191.6068	0.25	Q7
178.9427	0.25	Q8
189.7374	0.25	Q9
187.8788	0.25	Q10
188.7981	0.25	Q11
188.7995	0.25	Q12
434.6810	0.5	Q13
434.8282	0.5	Q14
445.0611	0.5	Q15
476.6320	0.5	Q16
481.3296	0.5	Q17
478.9513	0.5	Q18
478.9468	0.5	Q19
467.7159	0.5	Q20
467.5435	0.5	Q21
477.9421	0.5	Q24
991.2389	1	Q25
974.3537	1	Q26
991.2389	1	Q27

با توجه به نمودار روبرو ملاحظه می شود که مقادیر به دست آمده در حالت دستی با مقادیر شبیه سازی تقریباً برابرند.

شبیه سازی	دستی	
۴.۸۵	۴.۴	CMR
56666.6	$\infty$	CMRR
$-0.85 * 10^6$	$-2.496 * 10^6$	بهره تفاضلی
15	0	بهره مشترک
4.56	4.6	حداکثر سوینگ خروجی