

Computer Architecture LAB Report

امیرحسین عالیان

4021120017

امیرمهدی عزیزی

4021120019

آزمایش سوم

تاریخ انجام آزمایش: ۲۶ مهر ۱۴۰۴

تاریخ تحويل گزارش: ۲۱ آبان ۱۴۰۴

فهرست مطالب

۱	چکیده
۲	هدف آزمایش
۳	توضیح تراشه
۴	شماتیک و اتصالات مدار
۵	اتصالات تراشه
۶	مدار متصل به بخش I/O تراشه
۷	نتایج شبیه سازی
۸	قرار دادن عدد 12 در آدرس 00011 حافظه
۹	خواندن عدد ذخیره شده از آدرس 00011 حافظه
۱۰	نتایج آزمایش عملی

۱ چکیده

۱.۱ هدف آزمایش

هدف این آزمایش، آشنایی و تجربه عملی با تراشه ۶۱۱۶ و ترکیب آن با ALU بود که در واقع یک حافظه RAM از نوع SRAM - RAM Static است. در این نوع از حافظه ها (SRAM) از فلیپ فلاب برای ذخیره سازی اطلاعات استفاده می شود و با قطع برق اطلاعات آن از بین خواهد رفت.

۲ توضیح تراشه ۶۱۱۶

« 2K x 8bit Static RAM »

A_7	1	24	V_{CC}
A_6	2	23	A_8
A_5	3	22	A_9
A_4	4	21	\overline{WE}
A_3	5	20	\overline{OE}
A_2	6	19	A_{10}
A_1	7	IC	\overline{CS}
A_0	8	18	$\overline{T107}$
I/O0	9	17	$\overline{T106}$
I/O1	10	16	$\overline{T105}$
I/O2	11	15	$\overline{T104}$
GND	12	14	$\overline{T103}$

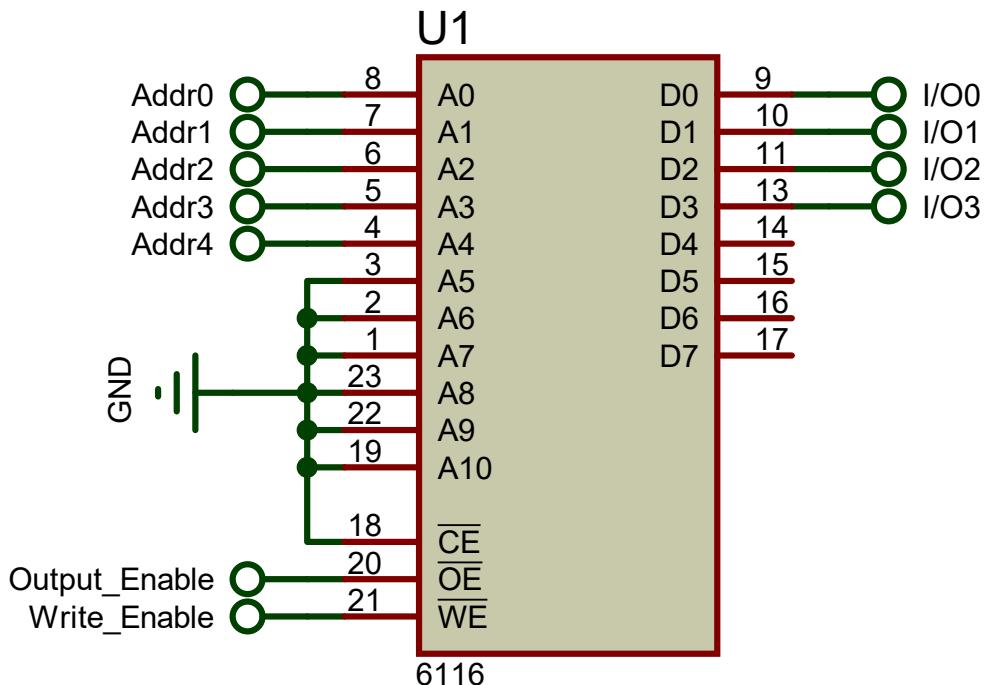
شکل ۱: نمایی از پایه های تراشه ۶۱۱۶

در واقع این IC یک تراشه حافظه (Read Write Memory - RWM) و از نوع Static (با فلیپ فلاب ساخته شده) است دارای ۱۱ خط آدرس دهنده و همچنین ۸ خط ورودی/خروجی است. در نتیجه ۲۰۴۸ خانه متمایز دارد که هر کدام از این خانه ها قادر به ذخیره یک عدد ۸ بیتی است.

در کل این حافظه یک حافظه $2K * 8 \text{ BIT} = 16K$ است

۳ شماتیک و اتصالات مدار

۱.۳ اتصالات تراشه



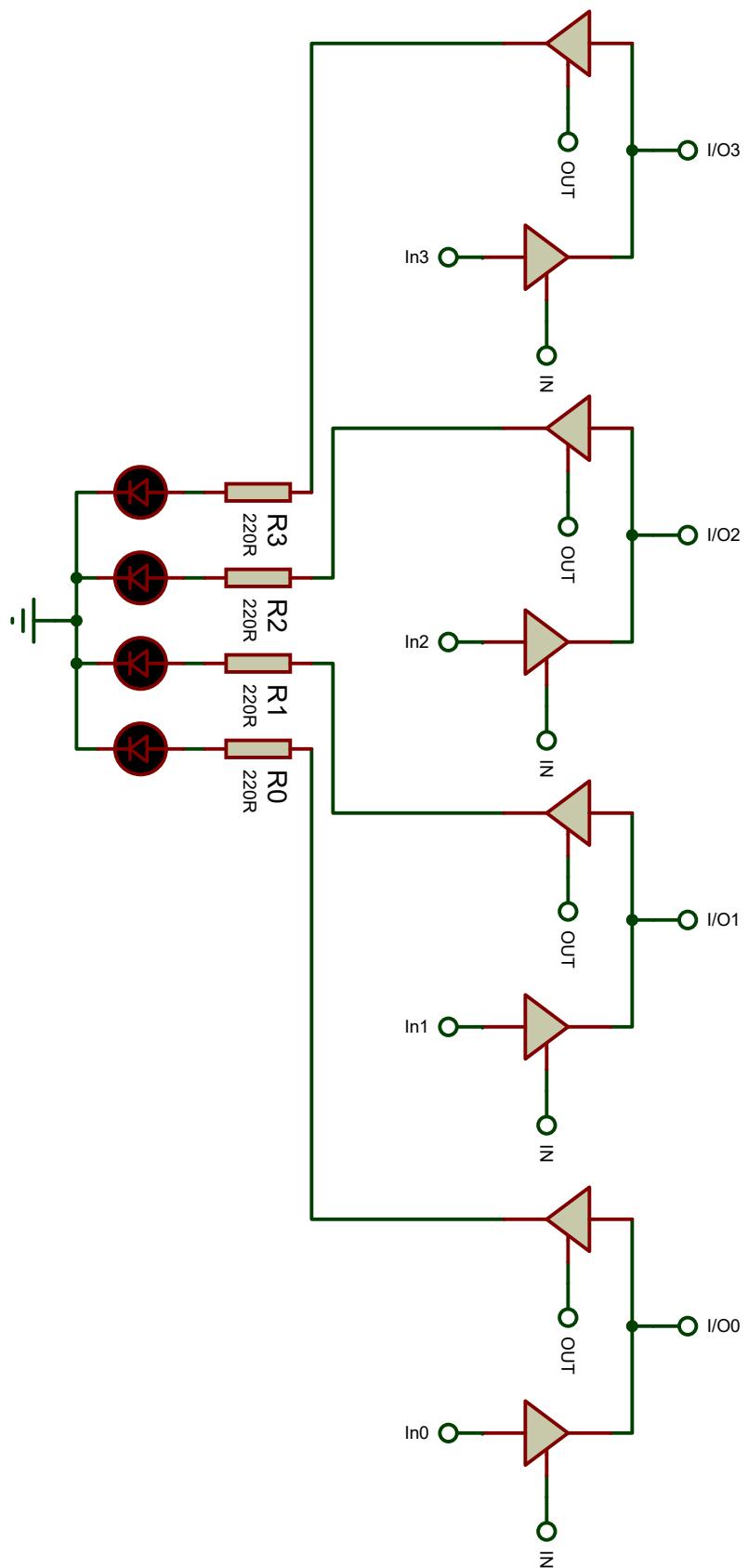
شکل ۲: شماتیک مدار در پروتئوس - ۴ بیتی، ۵ بیتی I/O Address

از آنجایی که فقط به ۵ بیت برای آدرس دهی نیاز داریم، دیگر پایه های آدرس را به GND وصل می کنیم همچنین پایه \overline{CE} که بعضاً با نام \overline{CS} هم در شماتیک ها دیده می شود، پایه فعال ساز قطعه و در منطق Active-low است، این پایه در حالی که قصد داشته باشیم به کمک دو یا چند تراشه 6116 حافظه با تعداد خانه یا بیت بزرگتری بسازیم کاربرد دارد و معمولاً به عنوان بیت های پر ارزش تر آدرس استفاده می شوند.
در اینجا ما صرفاً یک تراشه 6116 را استفاده میکنیم که میخواهیم همواره در حال کار باشد بنابراین این پایه را نیز به GND متصل می کنیم.

پایه های \overline{WE} و \overline{OE} به ترتیب برای نوشتن/خواندن اطلاعات در/از حافظه استفاده می شوند.
مشابه پایه \overline{CE} این پایه های نیز در منطق Active-low کار می کنند به همین منظور در ادامه مدار در جلوی این دو پایه گیت های NOT قرار داده ایم تا با آنها در منطق Active-high کار کنیم.
در حالتی که هر دو پایه فعال باشند، عمل Write اولویت دارد و انجام می شود.

پایه های I/O دو طرفه هستند و هم به منظور خواندن و هم به منظور نوشتن اطلاعات بکار می روند.
این پایه ها در ادامه به BUS دو طرفه وصل شده اند تا بتوانیم عمل خواندن و نوشتن را با سهولت بیشتری شبیه سازی کنیم.

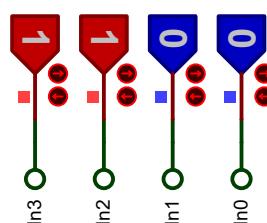
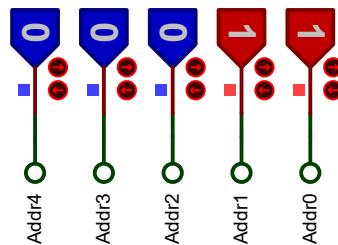
۲.۳ مدار متصل به بخش I/O تراشه



۴ نتایج شبیه سازی

۱.۴ قرار دادن عدد 12 در آدرس 00011 حافظه

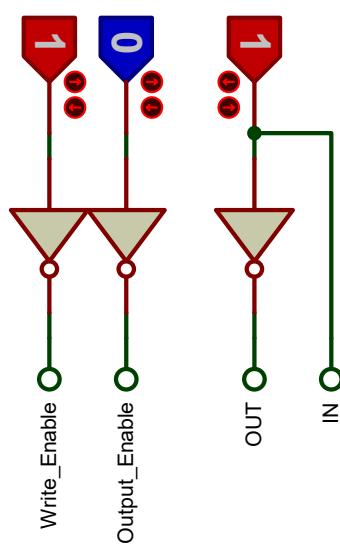
Address Lines



Input Lines

شکل ۳: شماتیک مدار در پروتئوس - ۵ بیتی، I/O ۴ بیتی

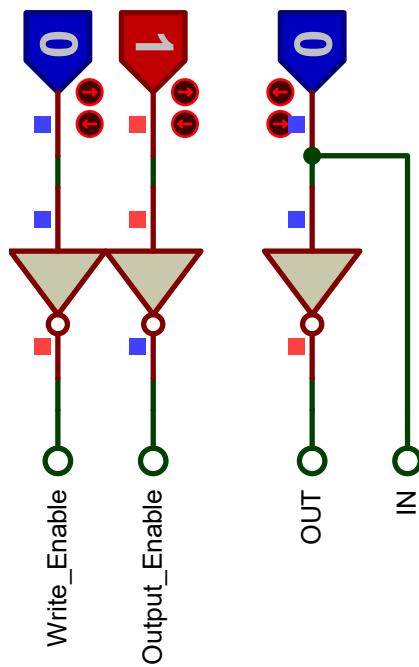
Control Lines



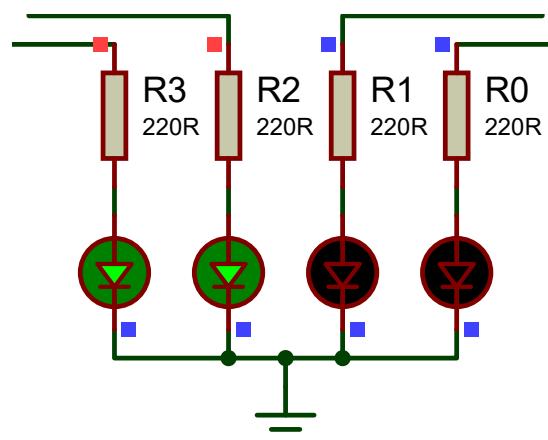
شکل ۴: خطوط کنترل عملیات نوشتن، خواندن و جهت BUS

۲.۴ خواندن عدد ذخیره شده از آدرس ۰۰۰۱۱ حافظه

Control Lines



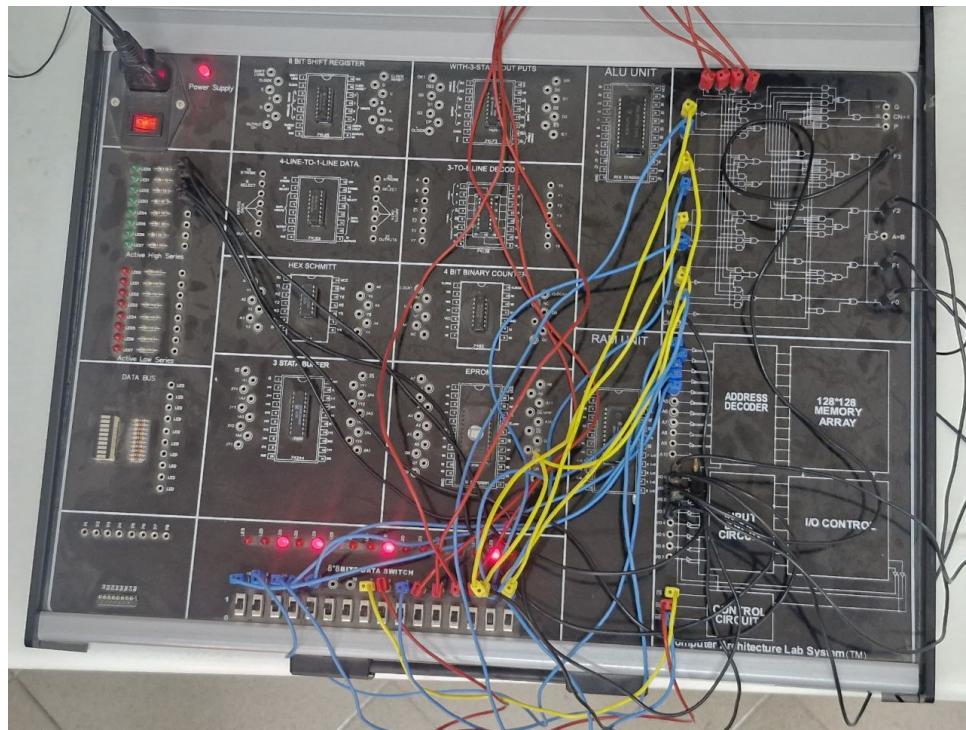
شکل ۵: خطوط کنترل عملیات نوشتن، خواندن و جهت BUS



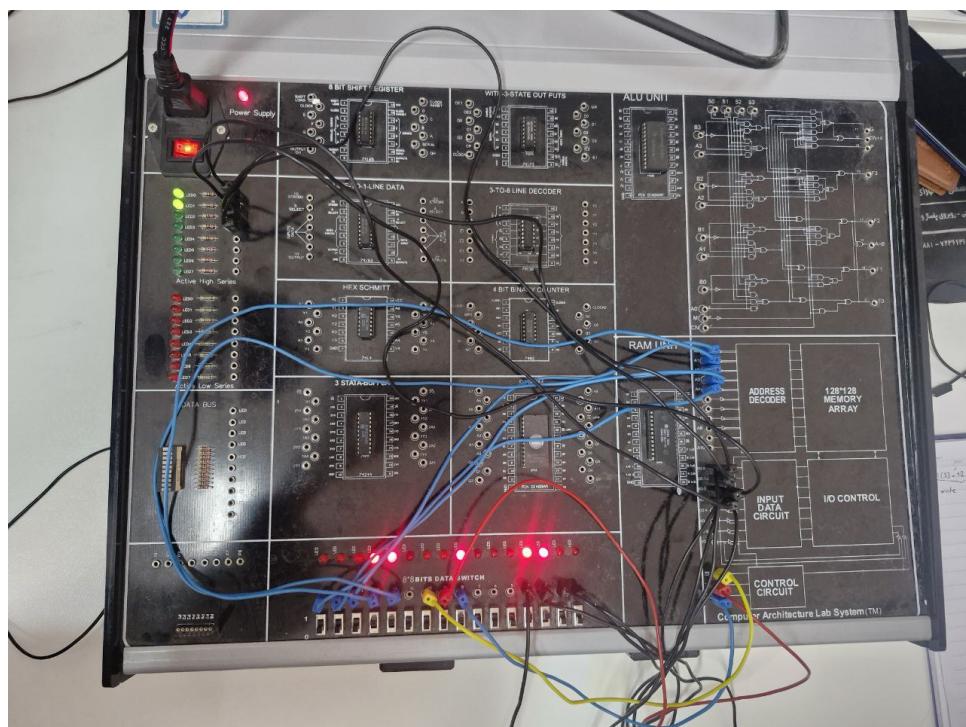
Outputs

شکل ۶: خروجی LED های متصل به Output حافظه

۵ نتایج آزمایش عملی



شکل ۷: نتیجه آزمایش عملی به ازای نوشتن اطلاعات در حافظه - سیم آبی در حالت ۰ قرار دارد که به معنای نوشتن در حافظه است



شکل ۸: نتیجه آزمایش عملی به ازای خواندن اطلاعات از حافظه - سیم قرمز در حالت ۱ قرار دارد که به معنای خواندن از حافظه است