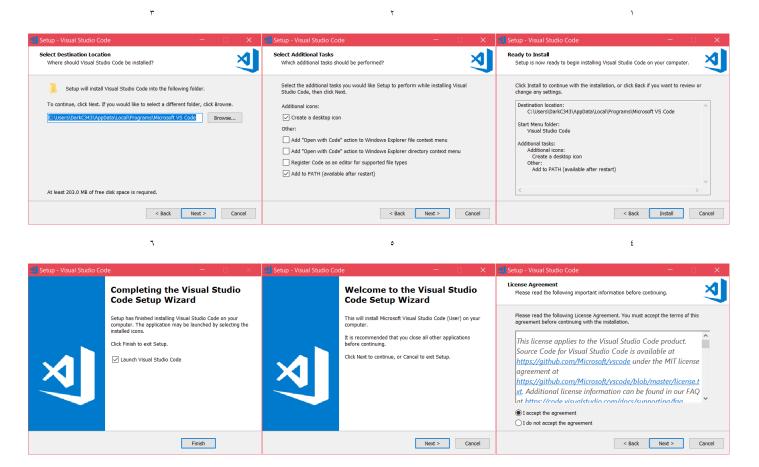
«راهاندازی نرمافزار VSCode برای سهولت در نوشتن کدهای Verilator به کمک ابزار Verilator در ویندوز»

با دنبال کردن این آموزش شما قادر خواهید بود که محیط VSCode را برای برنامه نویسی وریلاگ آماده کنید و از قابلیتی مانند کامل کردن دستورات پرکاربرد بدون تایپ کامل آنها بهره ببرید.

نياز منديها:

- (سایت رسمی) **VSCode** -۱
- ۲- افزونه Verilog HDL/SystemVerilog (توضيحات)
- ۳- فایل فشرده باینری های از پیش ساخته شده Verilator برای ویندوز (لینک دانلود)

پس از اینکه نیازمندی های ذکر شده را دانلود کردید, شروع به نصب VSCode می کنیم. قدم به قدم مراحل را در زیر می توانید مشاهده کنید.



سپس به نصب افزونهای به نام Verilog HDL/SystemVerilog می پردازیم.

Ctrl + Shift + X را بزنيد يا از طريق File > Preferences > Extensions به افزونهها دسترسي پيدا كنيد.

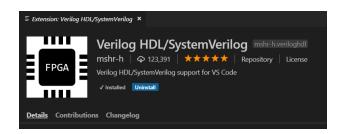
در قسمت جستجو عبارت Verilog HDL/SystemVerilog را وارد كنيد.



مانند عکس زیر روی Install کلیک کنید.



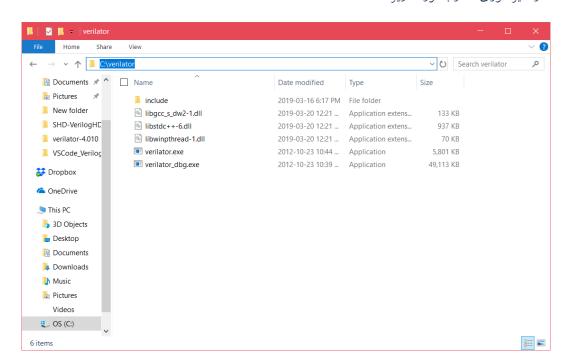
اكنون, افزونه شما با موفقيت نصب شده است.



فایل فشرده باینری های Verilator را در مسیر زیر اکسترکت می کنیم.

C\:

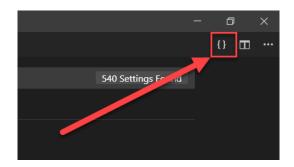
بدیهتا ساختار دایرکتوریها در بصورت زیر است.



طبق مراحل زیر به آماده ساختن افزونه مربوطه در محیط VSCode برای شناسایی Verilator میپردازیم.

, + Ctrl را بزنید یا از طریق File > Preferences > Settings به تنظیمات مراجعه کنید.

مانند عکس زیر روی علامت مشخص شده کلیک کنید.



سپس متن زیر را در آنجا کپی و نهایتا ذخیره (Ctrl + S) کنید.

```
{
    "verilog.linting.verilator.runAtFileLocation": true,
    "terminal.integrated.env.windows": {
        "PATH": "C:\\verilator"
    },
    "terminal.integrated.shell.windows": "C:\\WINDOWS\\System32\\cmd.exe",
    "verilog.linting.linter": "verilator"
}
```

تبریک! برای جلوگیری از اشکالات احتمالی هنگام کار (مانند کار نکردن بعضی قابلیتها مانند کامل کردن دستورات و ...) نرمافزار را ببندید و دوباره باز کنید.

نمونه ای از کارکرد برنامه

برای مثال با تایپ کردن al میتوانید دستور از () always استفاده کنید. برای اینکار بعد از تایپ کردن al کلید tab را بزنید. حال, دستور کد نوشته شده و شما میتوانید به پر کردن آن بپردازید. مثال های دیگر مانند, alclk برای (posedge clk) always و module برای ()هست.

```
nand(t[26],t[1],t[13]);
nand(t[27],t[1],t[13]);
nor(t[28],t[14],t[15],t[16],t[17]);
nor(t[29],t[18],t[19],t[20],t[21]);
nor(t[30],t[22],t[23],t[24],t[25]);

// Output mapping
assign E0 = t[13];
assign 6S = t[26];
assign A0 = t[28];
assign A1 = t[29];
assign A2 = t[30];

al

endmod
nalclk
Additional
always @() (Verilog HDL/SystemVerilog) ×
always @() begin
end
```

فرض کنید میخواهیم یک ماژول جدید بسازیم. ابتدا mod را تایپ کرده و و tab را میزنیم. اگر چیزی تایپ کنیم به عنوان اولین جایگاه اسم ماژول و کامنت آخر آن را کامل میکند. اگر tab را بزنیم, به جایگاه بعدی میرود و پارامترهای ماژول را میگیرد. با زدن tab دیگر, میتوان بدنه ماژول را پر کرد. در نتیجه, در صورت استفاده کردن از tab بعد از تولید تکه کد آماده, میتوان جایگاه نشانگر را در آن تکه کد تغییر داد.

```
1 module ()
2 |
3 );
4 |
5 endmodule // |
```

٣

```
module MyModule(
    select,
    In,
    Out
    product
    rendmodule // MyModule
```

```
module MyModule()

module MyModule()

and module MyModule()

and module MyModule

sendmodule // MyModule
```

module MyModule(
 Select,
 In,
 Out
 input Select;
 input [3:0] In;
 output Out;
 // ...
 endmodule // MyModule

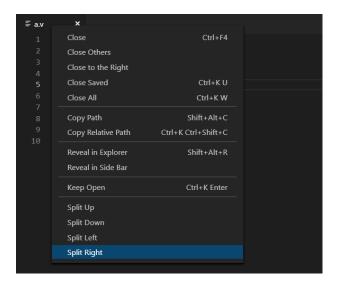
۴

دو نکته کاربردی

```
module MyModule(
    select,
    In,
    Out
    input Select;
    input [3:0] In;
    output Out;
    // ...
    endmodule // MyModule
```

۱- فرض کنید میخواهید دو یا چند متن را به یکباره تغیرر دهید. برای مثال میخواهیم Select را در کد زیر تغییر دهیم. آن را با موس انتخاب کرده و به تعداد دلخواه کلید ترکیبی Ctrl + D میزنیم. با اینکار Select های دیگر در کد انتخاب میشوند. حال با تایپ کردن, اسم Select را برای Select می گذاریم.

نتيجه



۲- برای تقسیم صفحه کد و مشاهده موازی آن ها, می توانید روی اسم فایل راست کلیک کرده و یکی از ٤ گزینه آخر را به دلخواه انتخاب کنید. سپس, فایل دیگری در صفحه جدید باز کنید. حال, در کجا خواستید کد بزنید و بصورت موازی به هر تعداد فایل دسترسی داشته باشید.

نتيجه

