# طراحی سیستم های نهفته (40747) نیمسال دوم 93-97 مدرس: دکتر علیرضا اجلالی



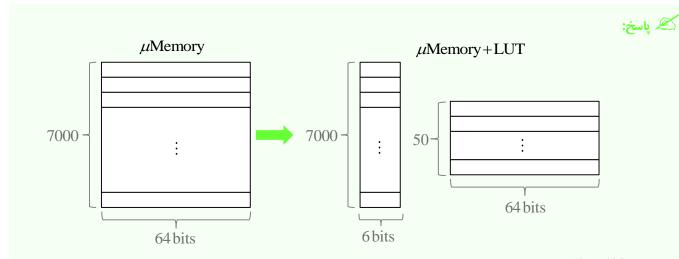
#### ياسخ سوالات امتحان يايانترم



در یک سیستم نهفته مبتنی بر زیربرنامهنویسی طول هر دستور برابر با ۶۴ بیت است. ریزبرنامه درون یک ROM ذخیره شده است که هر خانه آن ۶۴ بیت است و ریزبرنامه دارای ۷۰۰۰ ریزدستور است. می دانیم که تعداد کل ریزدستورات مورد استفاده در ریزبرنامه ۵۰ عدد است. می خواهیم با استفاده از روش dictionary-based از نوع ایستا یک LOok-up-table داشته باشیم و سایز ROM را کاهش دهیم. الف) سایز LUT باید چقدر باشد (چند خانه چند بیتی)؟ (۱ نمره)

ب) سایز ROM در این فشرده سازی از چه اندازه به چه اندازه ای تغییر می کند؟ (۲/۵ نمره)

ج) با فرض اینکه هر دسترسی به هر خانه ROM با تعداد n خانه که هر خانه m بیت است انرژی مصرفی برابر n مصرف می کند n مصرف می کند n عدد ثابت است)، انرژی مصرفی بعد از فشرده سازی به چه نسبتی نسبت به انرژی مصرفی قبل از فشرده سازی تغییر می کند n (۲/۵ نمره) عدد ثابت است)، انرژی مصرفی بعد از فشرده سازی به چه نسبتی نسبت به انرژی مصرفی قبل از فشرده سازی تغییر می کند n (۲/۵ نمره) از استفاده نوع ایستا است، LUT را نیز با ROM می سازیم، n در سیستم های نهفته به دلیل خاص منظوره بودن از حافظه بیش از مقدار موردنیاز استفاده نمی شود.]



الف) 50×64bit

 $7000 \times 64 \text{bit} \longrightarrow 7000 \times 66 \text{bit} + 50 \times 64 \text{bit}$  ( $\smile$ 

ج) خواهيم داشت:

$$\frac{Energy_{\text{before compression}}}{Energy_{\text{after compression}}} = \frac{n_{\text{access}} \times [k \times (7000)^2 \times 64]}{n_{\text{access}} \times [k \times (7000)^2 \times 6 + k \times (50)^2 \times 64]} = 10.66$$

### 🛂 چرا پروتکلهای ارتباطی CSMA/CA نسبت به CSMA/CD برای سیستمهای بیدرنگ مناسب تر است؟ (۲ نمره)



سیستم های Real-time نیاز دارند که رفتار Predictable داشته باشند و طراح باید در فاز طراحی بداند که در فاز زمان اجرا سیستم چگونه عمل می کند و از اتفاقاتی که در این فاز میافتد، مطلع باشد. اما پروتکلهای شبکههای کامپیوتری مثل Ethernet که بی درنگ نیستند، به صورت -Best effort هستند یعنی مثلاً در Ethernet، با تمام توان یک بسته را از گرهای به گرهی دیگر منتقل می کند ولی هیچ گارانتی برای deadlineها ندارد. Ethernet یک پروتکل CSMA/CD است و بهصورت Collision Detection می باشد و در صورت کشف Collision، دو گرهای که Collision داشتهاند با تولید عددی تصادفی، به مقدار آن منتظر میمانند و مجدداً ارسال می کنند، پس یکی از گرهها زودتر ارسال می کند و گرهی دیگر چون Carrier-Sense دارد، ارسال نمی کند و باز هم منتظر میماند. در اینجا طراح نمی داند که اگر دو گره بخواهند با هم ارسال کنند کدام یک برنده خواهد شد و این امر بستگی به عدد تصادفی تولید شده دارد. بنابراین این نوع پروتکلها برای سیستمهای Real-time مناسب نیستند و لازمه حصول اطمینان و گارانتی رفتار سیستم در زمان اجرا، Predictable بودن آن میباشد.

تفاوت این دو نوع پروتکل ارتباطی در نوع رفتار با Collision Detection vs. Collision Avoidance)، در پروتکل Collision مخرب است ولي در Collision ،CSMA/CA مخرب نیست و اصطلاحاً Non-distructive Collision نام دارند. در پروتکل CSMA/CA با مکانیزمی اجازه نمی دهند Collision رخ دهد، البته اجازه می دهند که گرهها با هم ارسال کنند اما با استفاده از ترفندی، با اینکه هر دو گره با هم میفرستند، کاری می کنند که اطلاعاتشان خراب نشود، مثلاً در پروتکل CAN که در سیستمهای بی درنگ استفاده می شود، در هنگام ارسال همزمان چند گره بر روی Bus، با استفاده از روش Non-distructive Arbitration، گرهای را برای دسترسی به Bus انتخاب مي كند.

### دو قطعه کد زیر را در نظر بگیرید:

MOV CX,80	MOV CX,200
MOV DI,10	MOV DI,10
L1: ADD [DI],AX	L1: ADD [DI],AX
INC DI	INC DI
DEC CX	DEC CX
JNZ L1	JNZ L1

با فرض اینکه SPM از خانه 0 تا 63 از segment داده را در بر می گیرد، زمان اجرای کد سمت راست چند برابر زمان اجرای کد سمت چپ است. دقت كنيد كه قطعه كد در حافظه SRAM دستورالعمل از نوع on-chip قرار دارد و همچنين SPM داده نيز از نوع SRAM و -on chip است ولی حافظه اصلی داده DRAM از نوع off-chip DRAM است. از زمان دسترسی on-chip SRAM در مقایسه با صرفنظر کنید. همچنین از زمان محاسبات CPU در مقایسه با زمان دسترسی به حافظه off-chip DRAM صرفنظر کنید. (۳ نمره)

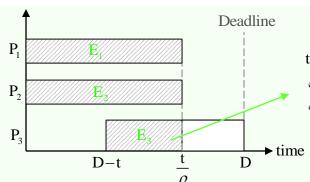


$$\frac{t_{\text{ex-right}}}{t_{\text{ex-left}}} = \frac{(200 - 54 + 1) \times 2 \times t_{\text{DRAM}}}{(80 - 54 + 1) \times 2 \times t_{\text{DRAM}}} = \frac{147}{27} = 5.44$$

ر ایک سیستم نهفته بی $10^{ms}$  از نوع پریودیک، پریود برابر با ضربالاجل و برابر  $10^{ms}$  و زمان اجرای وظیفه بهطور ثابت برابر با  $10^{ms}$ است. با فرض استفاده از روش OTMR در این سیستم و با فرض نسبت خطی میان فرکانس و ولتاژ کاری پردازنده و با فرض اینکه توان مصرفی متناسب با توان سه ولتاژ باشد، ولتاژ نرمال شده بهینه که باید به دو واحد اول از OTMR اعمال شود چقدر است؟ (۴/۵ نمره)



با توجه به اینکه احتمال رخ دادن fault بسیار کم میباشد، محاسبات را با فرض fault-free بودن سیستم انجام میدهیم:



 $t=10^{ms}>D-t=3^{ms}$  چون شرط برقرار است پس قسمتی از اجرا روی پردازنده سوم با اجرا روی دو پردازنده let Overlap خواهد بود.

توان مصرفی: P=k $ho^3$ 

$$P_{1}$$
 و  $P_{1}$  انرژی مصرفی  $E_{1} = E_{2} = k\rho^{3} \times \frac{t}{\rho} = kt\rho^{2}$ 

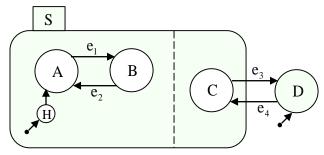
(Overlap بخش ولتاژ انجام می گیرد یعنی 
$$P_3 = [\frac{t}{\rho} - (D-t)] \times k$$
 ( $\rho^3 = 1$  بخش ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$  (اجرا روی پردازنده سوم با حداکثر ولتاژ انجام می گیرد یعنی  $P_3 = [\frac{t}{\rho} - (D-t)] \times k$ 

$$\begin{cases} 0 \le \rho \le 1 \implies egin{cases} 
ho = 0 & ext{not meet deadline} \\ 
ho = 1 & ext{max point} \end{cases}$$
 نقاط مرزی  $\dfrac{t}{
ho} \le D \implies \rho \ge \dfrac{t}{D} = \dfrac{7}{10}$ 

$$\xrightarrow{\partial} \frac{\partial E}{\partial \rho} = 0 \implies 4k\rho t - \frac{kt}{\rho^2} = 0 \implies 4\rho^3 = 1 \implies \rho = \sqrt[3]{\frac{1}{4}} \approx 0.63$$

چون نقطه 
$$ho=0.63$$
 شرط  $ho=\frac{t}{D}=\frac{7}{10}$  را ارضا نمی کند، بنابراین نقطه بهینه همان  $ho=0.63$  خواهد بود.

StateCharts 5 معادل با نمودار زیر را ترسیم کنیم که اولاً AND Superstate نداشته باشد و ثانیاً داخل هر Superstate از دید بیرون آن کاملاً پنهان باشد. (۴/۵ نمره)



## ک یاسخ:

