

Микро-БЭСМ

Технический проект

Ревизия	Дата
A0	9 октября 2016 г.

Авторы:

Сергей Вакуленко

1. Назначение

Микро-БЭСМ, она же МКБ-8601, она же Ретро-86 — настольный компьютер конца 80-х, совместимый по архитектуре с ЭВМ БЭСМ-6. Он был разработан в конце 80-х в Лаборатории Вычислительной Техники и Автоматизации ОИЯИ в Дубне под руководством Левчановского Ф.В. и Силина И.Н. МКБ-8601 был способен выполнять все программы оригинальной БЭСМ-6, от теста АУ/УУ и до фортранного транслятора. Имел собственную ОС, способную интерпретировать экстракоды ОС Дубна и ОС Диспак. Система команд включала команды старой Б6 и собственный оригинальный набор. Процессор был построен на микросхемах серии K1804 (аналог Am2900).

Настоящий проект ставит задачу повторить микро-БЭСМ на современной элементной базе (FPGA), используя сохранившиеся исходные тексты микрокоманд, тестов и операционной системы.

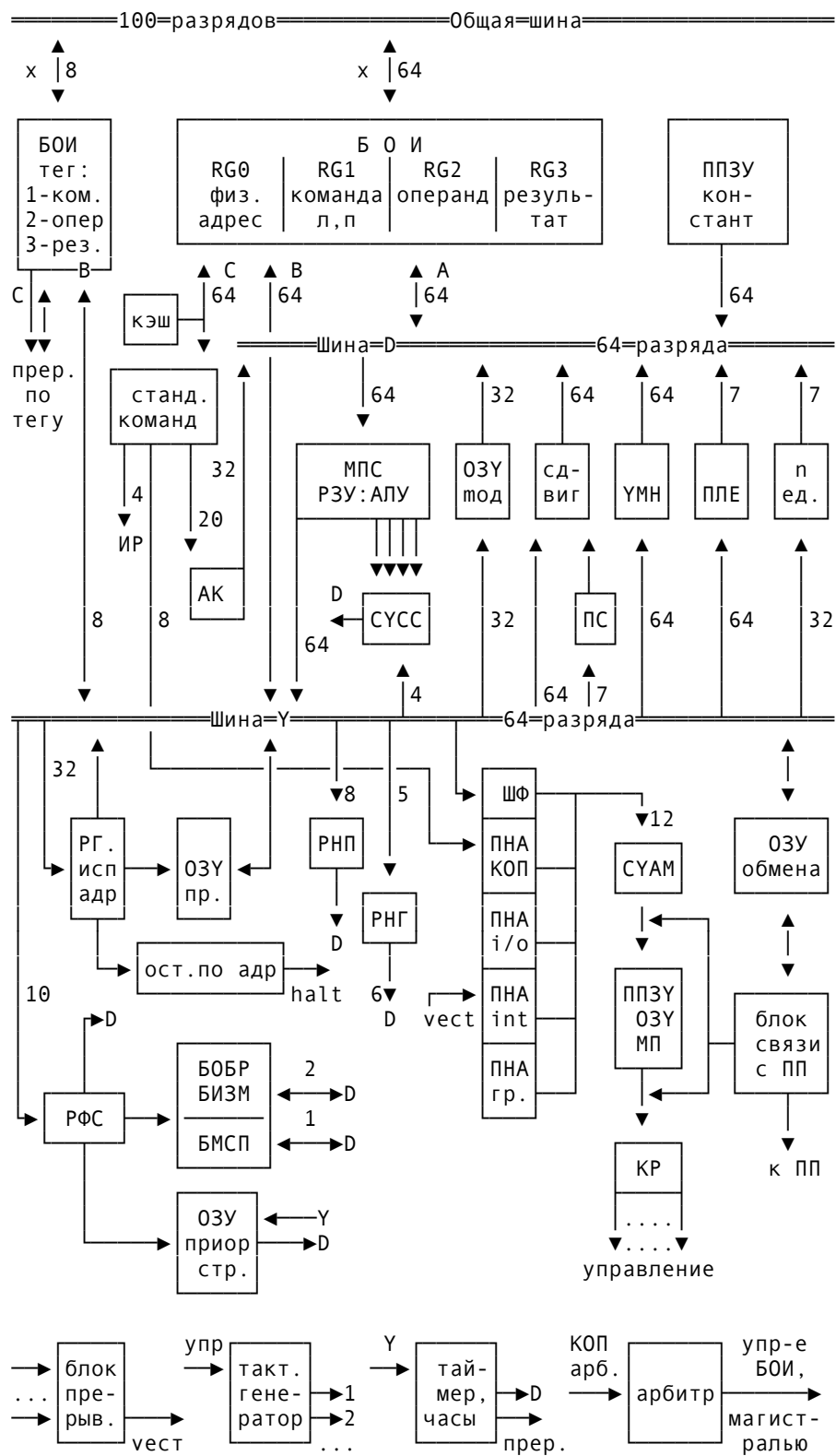
Миссия проекта:

- Сохранение исторического наследия советской инженерной школы и, в частности, архитектурной линии БЭСМ-6.

Требования к проекту:

- Сохранение программной совместимости, с БЭСМ-6 на уровне системы команд и мониторной системы «Дубна».
- Поддержка 64-битного режима процессора как расширения архитектуры БЭСМ-6.
- Реализация схмотехнической части на языке Verilog (SystemVerilog) и возможность запуска всей системы на симуляторе, включая операционную систему.
- Возможность запуска на современных широко доступных платах FPGA.
- Ценовая доступность компонентов нового БК по цене. Предполагается упор на продажу в виде недорогих комплектов для самостоятельной сборки (конструкторов).
- Открытые исходные тексты и техническая документация;

2. Блок-схема процессора



3. Формат микрокомандного слова

112	111	110	109	108	107	106	105	104	103	102	101	100	99	98	97	96	95	94	93	92	91	90	89	88	87	86	85	
SQI				A												MAP		ALU	ALUD			FUNC			ALUS			
84	83	82	81	80	79	78	77	76	75	74	73	72	71	70	69	68	67	66	65	64	63	62	61	60	59	58	57	56
H	RB			RA			CI	SHMUX			STOPC						MOD	MNSA	MODNM									
																		PSHF										
55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	31	30	29		
DSRC RTIME WTIME				YDST				SHF		ARBI				RLD	LETC	CYSTR		SCI	ICI	ICC	ISE	CEM	CEN	CSM	WEM			
28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
ECB	WRB	BRA	ECA	WRA	ARA	YDEV YDEVT		WRY	DDEV YDTIM		WRD	IOMP	FFCNT				COND				MPS							
													MPADR															

Описание полей микрокомандного слова:

Поле	Биты	Ширина	Описание
SQI	112-109	4	Код операции селектора адреса микропрограмм (CYAM). 0 — JZ, переход по нулевму адресу; 1 — CJS, условный переход к подпрограмме по адресу, подаваемому на вход D CYAM; 2 — JMAP, переход по адресу D, выработка сигнала /ME; 3 — CJP, условный переход по адресу, подаваемому на вход D CYAM; 4 — PUSH, загрузка стека и условная загрузка счетчика; 5 — JSRP, условный переход к подпрограмме по адресу, выбираемому из регистра/счетчика или со входа D CYAM; 6 — CJV, условный переход по адресу D, выработка сигнала /VE; 7 — JRP, усл. переход по адресу, выбираемому из регистра/счетчика или со входа D CYAM; 8 — RFCT, повторение цикла, если счетчик не равен 0; 9 — RPCT, повторение по адресу, подаваемому на вход D CYAM, если счетчик не равен 0; 10 — CRTN, условный возврат из подпрограммы; 11 — CJPP, условный переход по адресу, подаваемому на вход D CYAM, и извлечение из стека; 12 — LDCT, загрузка счетчика и последовательная выборка; 13 — LOOP, проверка условия окончания цикла; 14 — CONT, последовательная выборка; 15 — TWB, переход по одному из 3 адресов.
A	108-97	12	Адрес следующей микрокоманды или адрес ПЗУ констант.

MAP	96-95	2	<p>Выбор источника адреса, поступающего на вход D СУАМ.</p> <p>0 — PE, конвейерный регистр; 1 — ME, ПНА КОП основного или дополнительного формата, в зависимости от КОП основного формата (3FH = 077B); 2 — GRP, ПНА групп и микропрограммные признаки "След0" И "След1"; 3 — не используется (по умолчанию).</p>
ALU	94	1	<p>Разрешение выдачи информации из МПС на шину Y. По умолчанию — нет вывода (0).</p>
ALUD	93-91	3	<p>Управление приемниками результата АЛУ МПС. По умолчанию — нет загрузки в регистры (1).</p> <p>0 — Q, загрузка в регистр Q; 1 — NO, выдача результата только на выход Y, содержимое регистров не изменяется; 2 — BA, загрузка в регистр в рзу, на выход Y подается значение регистра A; 3 — B, загрузка в регистр в РЗУ; 4 — RSBQ, сдвиг вправо, загрузка F/2 в B, Q/2 в Q; 5 — RSB, сдвиг вправо, загрузка F/2 в B; 6 — LSBQ, сдвиг влево, загрузка 2F в B, 2Q в Q; 7 — LSB, сдвиг влево, загрузка 2F в B.</p>
FUNC	90-88	3	<p>Код операции АЛУ МПС.</p> <p>0 — ADD, $R + S + C0$; 1 — SUBR, $S - R - 1 + C0$; 2 — SUBS, $R - S - 1 + C0$; 3 — OR, $R S$; 4 — AND, $R \& S$; 5 — NOTRS, $\sim R \& S$; 6 — EXOR, $R \wedge S$; 7 — EXNOR, $\sim(R \wedge S)$.</p>
ALUS	87-85	3	<p>Управление источниками операндов на входы АЛУ.</p> <p>0 — AQ; 1 — AB; 2 — ZQ; 3 — ZB; 4 — ZA; 5 — DA; 6 — DQ; 7 — DZ.</p>
H	84	1	<p>Управление числом разрядов, участвующих в операции АЛУ: 32 или 64. По умолчанию — 32 разряда (0).</p>

RB	83-80	4	<p>Адрес регистра канала В МПС. По умолчанию — регистр WR6 (10).</p> <p>64-разрядные регистры: 0 — А, сумматор; 1 — У, регистр младших разрядов; 2 — INTR, ГПИ;</p> <p>32-разрядные регистры (старшие 32 разряда не используются): 3 — PC, СЧАС; 4 — PCCOPY, РОП; 5 — DADR, ИАОП;</p> <p>Рабочие константы микропрограмм: 6 — HALF, FFFF_FFFF_0000_0000; 7 — BYTE, 0000_0000_0000_00FF; 8 — EXPN, FFF0_0000_0000_0000; 9 — MANT, 000F_FFFF_FFFF_FFFF;</p> <p>Рабочие регистры микропрограмм: 10 — WR6, номер прерывания при внутренних прерываниях; 11 — WR5, данные при чт/зп в часы, таймеры СВ; 12 — WR4; 13 — WR3; 14 — WR2; 15 — WR1.</p>
RA	79-76	4	Адрес регистра канала А МПС. (Аналогично RB выше)
CI	75-74	2	<p>Управление входным переносом C0 АЛУ МПС, разряды I12-I11.</p> <p>0 — CI0, C0 МПС = 0; 1 — CI1, C0 МПС = 1; 2 — CIX, C0 МПС = CX; 3 — CIC, входной перенос c0 принимает значения NC, /NC, MC, /MC в зависимости от кодов операции I5-I1 СУСС.</p>
SHMUX	73-70	4	<p>Управление организацией сдвигов в МПС, разряды I9-I6 КОП СУСС. Направление сдвига I10 задается разрядом I7 МПС.</p> <p>Сдвиги вправо при I10=0: 0 — LSLSL, логический сдвиг вправо одинарный, освобождающийся разряд заполняется "0", MC не изменяется; 1 — NSNSL, сдвиг вправо одинарный, MC не изменяется, освобождающийся разряд заполняется "1"; 2 — ASLLS, PЗУ: логический сдвиг вправо, освобождающийся разряд заполняется "0", выдвинутый бит попадает в MC; Q: арифметический сдвиг вправо, освобождающийся разряд заполняется значением MN; используется с K1804BC2 при операции нормализации чисел обычной длины в качестве последнего шага нормализации (сдвиг в сторону младших разрядов); 3 — NDNS, сдвиг вправо двойной, освобождающиеся разряды заполняются "1", MC не изменяется; 4 — CDLDL, сдвиг вправо двойной, освобождающиеся разряды</p>

		<p>заполняются значением MC, MC не изменяется;</p> <p>5 — ADNDL, арифметический сдвиг вправо двойной, MC не изменяется, освобождающиеся разряды заполняются значением MN; используется с K1804BC2 при нормализации чисел двойной длины;</p> <p>6 — LDLD, логический сдвиг вправо двойной, освобождающиеся разряды заполняются "0", MC не изменяется;</p> <p>7 — LDLND, логический сдвиг вправо двойной, освобождающиеся разряды заполняются "0", выдвинутый из Q бит записывается в MC;</p> <p>8 — RSLRSL, циклический сдвиг вправо одинарный, выдвинутый из PЗУ бит записывается в MC;</p> <p>9 — RSSRSS, PЗУ: циклический сдвиг вправо совместно с содержимым MC, освобождающийся разряд заполняется значением MC, выдвинутый бит попадает в MC; Q: циклический сдвиг вправо;</p> <p>10 — RSRS, циклический сдвиг вправо одинарный, MC не изменяется;</p> <p>11 — IDCS, двойной сдвиг вправо с загрузкой в освобождающийся разряд значения IC (выходной перенос МПС), MC не изменяется; используется в повторяющихся микрокомандах сложения и сдвига при умножении и усреднении в арифметике без знака;</p> <p>12 — RDSRDS, циклический сдвиг вправо двойной совместно с содержимым MC, освобождающийся разряд заполняется значением MC, выдвинутый разряд попадает в MC;</p> <p>13 — RDLRDL, Циклический сдвиг вправо двойной, выдвинутый из Q разряд попадает в MC и старший разряд PЗУ;</p> <p>14 — VDCD, двойной сдвиг вправо с загрузкой значения IN^{IV} в освобождающийся разряд, MC не изменяется; используется в повторяющихся микрокомандах сложения и сдвига в двоичной дополнительной арифметике (при умножении);</p> <p>15 — RDRD, циклический сдвиг вправо двойной, MC не изменяется.</p> <p>Сдвиги влево при $I10=1$:</p> <p>0 — LSLSL, логический сдвиг влево одинарный с загрузкой MC, освобождающийся разряд заполняется "0";</p> <p>1 — NSNSL, сдвиг влево одинарный с загрузкой MC, освобождающийся разряд заполняется "1";</p> <p>2 — ASLLS, логический сдвиг влево одинарный, MC не изменяется, освобождающиеся разряды заполняются "0";</p> <p>3 — NDNS, сдвиг влево одинарный, освобождающиеся разряды заполняются "1", MC не изменяется;</p> <p>4 — CDLDL, сдвиг влево двойной с загрузкой MC, освобод. разряды заполняются "0";</p> <p>5 — ADNDL, сдвиг влево двойной с загрузкой MC, освобод. разряды заполняются "1";</p> <p>6 — LDLD, сдвиг влево двойной, освобождающиеся разряды заполняются "0", MC не изменяется;</p> <p>7 — LDLND, сдвиг влево двойной, освобождающиеся разряды заполняются "1", MC не изменяется;</p> <p>8 — RSLRSL, циклический сдвиг влево одинарный с загрузкой MC;</p> <p>9 — RSSRSS, циклический сдвиг влево одинарный совместно с MC, освобождающийся разряд заполняется значением MC, выдвинутый разряд попадает в MC;</p> <p>10 — RSRS, циклический сдвиг влево одинарный, MC не изменяется;</p> <p>11 — IDCS, сдвиг влево одинарный, MC не изменяется, PЗУ: освобождающийся разряд заполняется значением MC; Q: освобождающийся разряд заполняется "0";</p> <p>12 — RDSRDS, циклический сдвиг влево двойной совместно с</p>
--	--	---

			<p>содержимым MC, освобождающийся разряд заполняется значением MC, выдвинутый разряд попадает в MC;</p> <p>13 — RDLRDL, циклический сдвиг влево двойной, выдвинутый бит попадает в MC и в освобождающийся разряд Q;</p> <p>14 — VDCD, сдвиг влево двойной, MC не изменяется, освобождающиеся разряды заполняются значением MC;</p> <p>15 — RDRD, циклический сдвиг влево двойной, MC не изменяется.</p>
STOPC	69-64	6	<p>Разряды I5-I0 КОП СУСС, управляющие:</p> <ul style="list-style-type: none"> - микромашинным статусным регистром N; - машинным статусным регистром M; - выходом Y; - выходом кода условия; - входным переносом C0 АЛУ МПС. <p>0 — YTON, MTON;</p> <p>1 — SETM, SETN;</p> <p>2 — MCN, NCM;</p> <p>3 — CLRN, CLRM;</p> <p>5 — INVM;</p> <p>7 — OPC7;</p> <p>8 — CLRNZ;</p> <p>9 — SETNZ;</p> <p>10 — CLRNC;</p> <p>11 — SETNC;</p> <p>12 — CLRNN;</p> <p>13 — SETNN;</p> <p>14 — CLRNV;</p> <p>15 — SETNV;</p> <p>18 — OPC18;</p> <p>19 — OPC19;</p> <p>20 — NZ, по умолчанию;</p> <p>21 — /NZ;</p> <p>22 — NV;</p> <p>23 — /NV;</p> <p>26 — NC;</p> <p>27 — /NC;</p> <p>30 — NN;</p> <p>31 — /NN;</p> <p>32 — OPC32;</p> <p>33 — OPC33;</p> <p>34 — OPC34;</p> <p>36 — MZ;</p> <p>37 — /MZ;</p> <p>38 — MV;</p> <p>39 — /MV;</p> <p>42 — MC;</p> <p>43 — /MC;</p> <p>46 — MN;</p> <p>47 — /MN;</p> <p>52 — IZ;</p> <p>53 — /IZ;</p> <p>54 — IV;</p> <p>55 — /IV;</p>

			58 — IC; 59 — /IC; 62 — IN; 63 — /IN.
MOD	63	1	Режим привилегированных команд 002 и 032, разрешающий обращение к специальным регистрам.
PSHF	62-56	7	Параметр сдвига сдвигателя, задающий число сдвигов и направление. 0x40 - SH0, параметр сдвига на 0 разрядов
MNSA	62-61	2	Адрес источника номера модификатора. По умолчанию — отсутствующий источник (2). 0 — U, регистр исполнительного адреса; 1 — IRA, поле модификатора команды; 3 — MP, микропрограмма.
MODNM	60-56	5	Номер модификатора в группе регистров, используемый в микропрограмме. Регистры 8-3 - область упрятывания регистров общего назначения и рабочие регистры микропрограмм. 0 — MREZ, резерв; 1 — PROCNC, номер процесса, равен содержимому РНП у активного процесса; 2 — SVFA, регистр адреса поля упрятывания; 3 — PCCC, ПОП; 4 — PCC, СЧас; 5 — YCR, правая половина РМР; 6 — YCL, левая половина РМР; 7 — ACR, правая половина сумматора; 8 — ACL, левая половина сумматора; 9 — CTR, регистр счетного времени процесса, правая половина; 10 — CTL, регистр счетного времени процесса, левая половина; 11 — CTT, таймер счетного времени процесса; 12 — SPRADR, указатель стека адресов возврата из подпрограмм PAB; 13 — RRR, расширение регистра режимов, содержащее область упрятывания тега результата, номер предыдущей группы регистров и номер резервной группы регистров; 14 — RR, регистр режимов; 15 — C, регистр изменения адреса; 16 — SP, указатель магазина; 17 — M14; 18 — M13; 19 — M12; 20 — M11; 21 — M10; 22 — M9; 23 — M8; 24 — M7; 25 — M6; 26 — M5;

			27 — M4; 28 — M3; 29 — M2; 30 — M1; 31 — M0.
DSRC	55-52	4	Управление источниками информации на шину D. 1 — MODGN, регистр номера группы ОЗУ модификаторов; 2 — PROCN, регистр номера процесса; 3 — CNT, триггеры признаков; 4 — PHYSPG, регистр физической страницы; 5 — ARBOPC, регистр КОП арбитра (для анализа при прерываниях); 6 — MULRZ1, младшие разряды произведения; 7 — MULRZ2, старшие разряды произведения; 8 — COMA, адресная часть команды; 9 — SHIFT, результат сдвига; 10 — OPC, код операции команды; 11 — LOS, результат поиска левой единицы; 12 — PROM, ППЗУ констант.
RTIME	55-52	4	Управление чтением информации с часов и таймера счетного времени. 14 — RT, сигнал чтения часов, таймеров на шину Y.
WTIME	55-52	4	Управление записью информации в часы и таймер счетного времени. 15 — WT, сигнал записи в часы, таймеры с шины Y (совместно с сигналом WRD).
YDST	51-48	4	Управление приемниками информации с шины Y ЦП. 1 — MODGN, регистр номера группы ОЗУ модификаторов; 2 — PROCN, регистр номера процесса РНП; 3 — CNT, регистр режимов и триггеры признаков; 4 — PHYSPG, регистр физической страницы РФС; 5 — ARBOPC, КОП арбитра (для пультового останова); 6 — MUL1, множимое (1-ый сомножитель); 7 — MUL2, множитель (2-ой сомножитель), одновременно - запуск умножителя; 8 — ADRREG, регистр исполнительного адреса (запись); 9 — PSHIFT, регистр параметра сдвига (только запись); 10 — CCLR, запуск сброса кэша; 11 — BTRCLR, "сброс" арбитра или сброс признака BTR (вместе в НОП арбитра).

SHF	47-46	2	<p>Код операции сдвигателя.</p> <p>0 — CICL, циклический сдвиг вправо; 1 — LOG, логический сдвиг; 2 — ARIPH, арифметический сдвиг; 3 — EMULF, "расхлопывание" - переход к формату БЭСМ-6.</p>
ARBI	45-42	4	<p>Код операции арбитра общей шины.</p> <p>1 — CCRD, чтение кэш команд; 2 — CCWR, запись в кэш команд; 3 — DCRD, чтение кэш операндов; 4 — DCWR, запись в кэш операндов; 8 — FETCH, чтение команды; 9 — DRD, чтение операнда; 10 — DWR, запись результата; 11 — RDMWR, чтение-модификация-запись (семафорная); 12 — BTRWR, запись в режиме блочной передачи; 13 — BTRRD, чтение в режиме блочной передачи; 14 — BICLR, сброс прерываний на шине; 15 — BIRD, чтение прерываний с шины.</p>
RLD	41	1	Управление загрузкой регистра селектора адреса СУАМ и ШФ шин У ЦП и D СУАМ.
LETC	40	1	Управление прохождением признака ПИА на вход ПНА команд.
CYSTR	39-37	3	<p>Управление длительностью тактового импульса.</p> <p>1 — NT3, 3 нанотакта; 0 — NT4, 4 нанотакта; 4 — NT5, 5 нанотактов; 6 — NT6, 6 нанотактов; 2 — NT7, 7 нанотактов; 3 — NT8, 8 нанотактов; 7 — NT9, 9 нанотактов; 5 — NT10, 10 нанотактов = 500 нсек (по умолчанию).</p>
SCI	36	1	Управление передачей условия на вход инкремента регистра адреса микропрограммы. Условие, выбираемое полем COND, подается на вход CI СУАМ ("жду").
ICI	35	1	Инверсия условия, передаваемого на вход инкремента регистра адреса микропрограммы (CI) СУАМ.
ICC	34	1	Инверсия условий, выбираемых полем COND, управляющих последовательностью исполнения микрокоманд.

ISE	33	1	Разрешение внешних и внутренних прерываний. Признак последней микроинструкции, разрешающий прохождение некоторых прерываний и копирование ТКК в ППК.
CEM	32	1	Разрешение записи в машинный регистр состояния M СУСС.
CEN	31	1	Разрешение записи в микромашинный регистр состояния N СУСС.
CSM	30	1	Управление обращением к ОЗУ модификаторов.
WEM	29	1	Разрешение записи в ОЗУ модификаторов.
ECB	28	1	Выбор канала В БОИ данных.
WRB	27	1	Запись по каналу В в БОИ данных и БОИ тега.
BRA	26-25	2	Адрес регистра канала В БОИ данных и БОИ тега. По умолчанию — 3 (чтобы не было случайной записи в RG0). 0 — RG0, физический адрес, в БОИ тега не используется; 1 — RG1, регистр левой-правой команды, в БОИ тега - тег команды; 2 — RG2, регистр операнда, в БОИ тега - тег операнда; 3 — RG3, регистр результата, в БОИ тега - тег результата (сумматора).
ECA	24	1	Выбор канала А БОИ данных.
WRA	23	1	Запись по каналу А в БОИ данных.
ARA	22-21	2	Адрес регистра канала А БОИ данных. По умолчанию — 3 (чтобы не было случайной записи в RG0). 0 — RG0, физический адрес; 1 — RG1, регистр левой-правой команды; 2 — RG2, регистр операнда; 3 — RG3, регистр результата.
YDEV	20-18	3	Выбор источника или приемника информации с шины Y, управление — WRY. 2 — PHYSAD, физический адрес (только на чтение); 3 — RADRR, регистр исполнительного адреса (чтение); 4 — PSMEM, ОЗУ приписок (CS); 5 — MPMEM, ОЗУ обмена с ПП; 6 — STOPM0, ОЗУ останова 0 (только на запись); 7 — STOPM1, ОЗУ останова 1 (только на запись). Выборка ОЗУ останова совмещена с сигналом записи.

YDEVТ	20-18	3	Выбор регистров БОИ тега, управление — WRB. 1 — ECBTAG, канал в БОИ тега (сигнал ECB БОИ).
WRY	17	1	Запись в источники или приемники шины Y.
DDEV	16-14	3	Выбор источника или приемника информации с шины D, управление — WRD. 1 — BB, БОБР, БИЗМ; 2 — MODB, БМСП; 3 — CLRCD, сброс ПИА, дополнительный сигнал; 5 — STATUS, СУСС; 6 — PPMEM0, ОЗУ приоритетов страниц 0; 7 — PPMEM1, ОЗУ приоритетов страниц 1.
YDTIM	16-14	3	Выбор часов и таймера счетного времени, управление — RTIME, WTIME, WRD. 4 - CTIME, регистр и таймер счетного времени (сигнал CS).
WRD	13	1	Управление записью в источники или приемники шины D.
IOMP	12	1	Выбор блока обмена с ПП, дешифратора триггеров признаков (0) или управляющих сигналов часов и таймера счетного времени (1).
FFCNT	11-7	5	Установка/сброс триггеров признаков или управляющие сигналы A1, A0 для обращения к часам и таймеру. 1 — LOGGRP, установка логической группы; 2 — MULGRP, установка группы умножения; 3 — ADDGRP, установка группы сложения; 5 — SETC, установка тг. ПИА; 6 — CLRRCB, сброс тг. ППК; 7 — SETRCB, установка тг. ППК; 8 — CLRJMP, сброс тг. ППУ; 9 — SETJMP, установка тг. ППУ; 10 — SETEI, сброс маски прерываний (разрешение прерываний); 11 — CLREI, установка маски прерываний (запрет прерываний); 12 — CLRTR0, сброс микропрограммного признака "След0"; 13 — SETTR0, установка мп признака "След0"; 14 — CLRTR1, сброс мп признака "След1"; 15 — SETTR1, установка мп признака "След1"; 16 — CLRCT, сброс прерывания от часов счетного времени; 17 — CLRCTT, сброс прерывания от таймера счетного времени; 18 — CLRTKK, сброс тг. коммутации команд - ТКК (ППК стандартизатора); 19 — SETTKK, установка ТКК; 20 — SETNR, установка НР; 21 — STRTLD, запуск загрузки ОЗУ БМСП единицами; 22 — SETER, установка РЭ; 23 — CHTKK, перебрoс ТКК (работает в счетном режиме!);

			<p>24 — SETHLT, установка тг. "Останов" (Halt);</p> <p>25 — CLRINT, сброс прерываний (кроме прерываний от таймеров);</p> <p>26 — CLRRUN, сброс тг. "Пуск";</p> <p>27 — RDMPCP, установка признака "ОЗУ обмена ПП -> ЦП прочитано";</p> <p>28 — LDMPCP, установка признака "в ОЗУ обмена ПП -> ЦП есть информация";</p> <p>29 — LDCMP, установка признака "в ОЗУ обмена ЦП -> ПП есть информация";</p> <p>30 — PRGINT, установка программного прерывания с номером 31;</p> <p>31 — EXTINT, установка внешнего прерывания на магистраль.</p>
MPADR	10-7	4	<p>Адрес регистра в блоке обмена с ПП.</p> <p>Информационные байты обращений ЦП к ПП (используются ОС через WMOD):</p> <p>0 — INFB1;</p> <p>1 — INFB2;</p> <p>2 — FCP, флаг для ПП по инициативе ЦП;</p> <p>3 — FMP, флаг ПП-ЦП по инициативе ПП.</p> <p>Байты адреса регистра или внутренней памяти ЦП при обращениях ПП (в младшем по номеру регистре - старший байт адреса):</p> <p>4 — ADRB1;</p> <p>5 — ADRB2;</p> <p>6 — ADRB3;</p> <p>7 — ADRB4.</p> <p>Байты данных при обращениях ПП (в младшем по номеру регистре - старший байт данных):</p> <p>8 — DATAB1;</p> <p>9 — DATAB2;</p> <p>10 — DATAB3;</p> <p>11 — DATAB4;</p> <p>12 — DATAB5;</p> <p>13 — DATAB6;</p> <p>14 — DATAB7;</p> <p>15 — DATAB8.</p>

COND	6-2	5	<p>Выбор условия, подлежащего проверке.</p> <p>0 — YES, "да"; 1 — NORMB, блокировка нормализации (БНОР); 2 — RNDB, блокировка округления (БОКР); 3 — OVRIB, блокировка прерывания по переполнению (БПП); 4 — BNB, блокировка выхода числа за диапазон БЭСМ-6 (ББЧ); 5 — OVRFTB, блокировка проверки переполнения поля упрятывания (БППУ); 6 — DRG, режим диспетчера; 7 — EMLRG, режим эмуляции; 8 — RCB, ППК; 9 — CB, ПИА; 10 — CEMLRG, РЭС, 20-й разряд РР (резерв); 11 — CT, сигнал CT СУСС; 12 — TR1, След1; 13 — INTSTP, ПОП; 14 — IR15, ИР15; 15 — ТККВ, ТКК; 16 — RUN, "пуск" от ПП; 17 — NMLRDY, отсутствие готовности умножителя; 19 — INT, признак наличия прерываний; 20 — FULMEM, ОЗУ БМСП единицами заполнено; 21 — ARBRDY, готовность арбитра; 22 — TR0, След0; 23 — CPMP, ОЗУ обмена "ЦП -> ПП" свободно.</p>
MPS	1	1	<p>Управление выбором источника параметра сдвига. Задание параметра сдвига из микропрограммы, 56-62 разряды (1) или из регистра параметра сдвига (0).</p>