

FPGA Design – Spring 2022

Homework 1

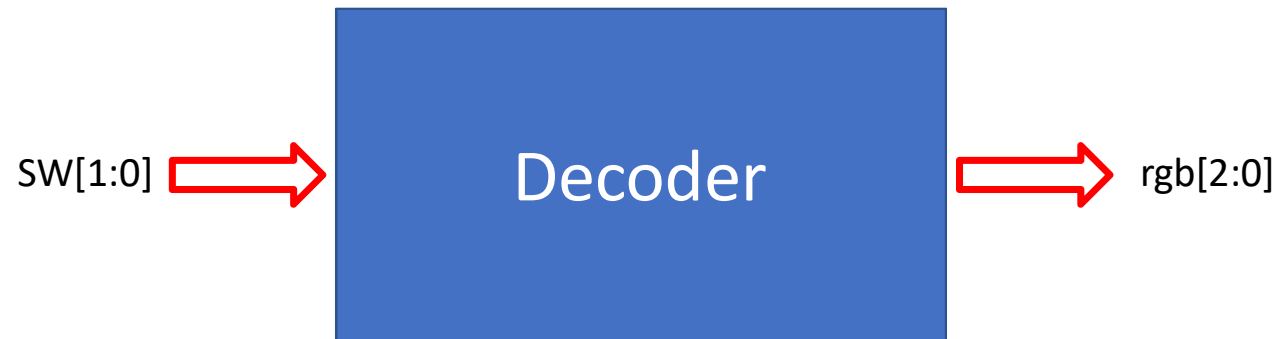
Date : 2022/03/07

Outline

- Problem1 - RGB LED
- Problem2 - Traffic Light
- Problem

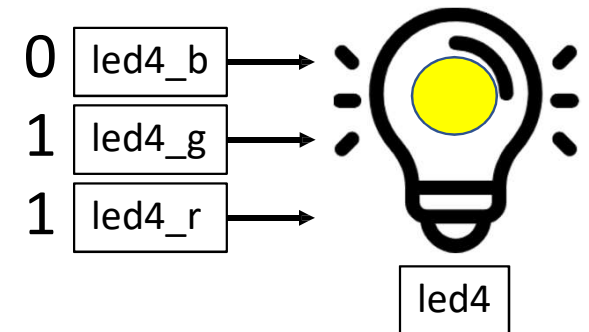
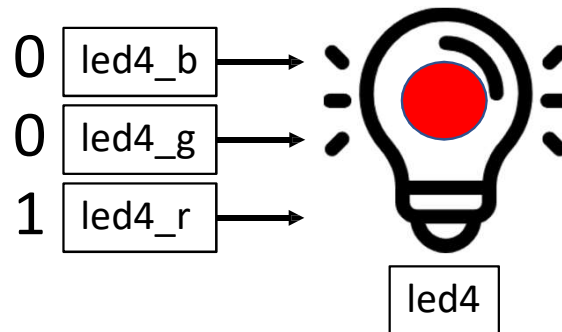
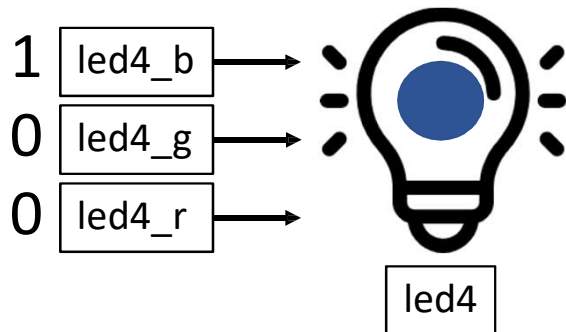
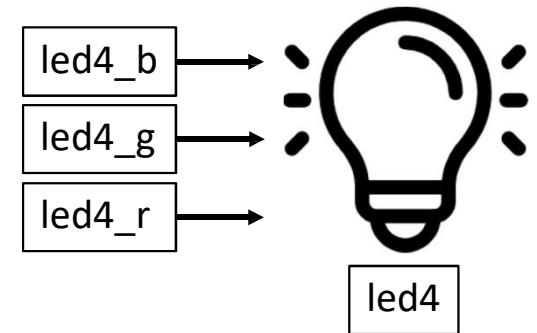
Problem1 – RGB LEB (30%)

- 實作一個電路，可根據不同的switch輸入改變RGB LED的顏色



RGB LED Control

- 1個RGB LED由3個bit控制

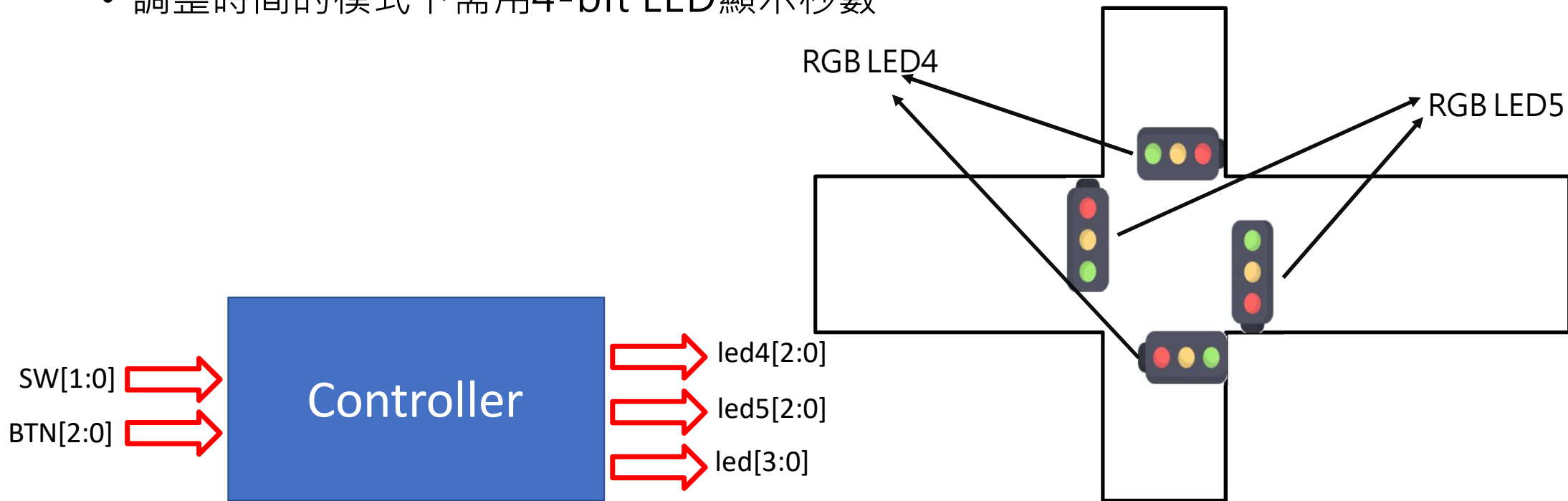


Spec

Switch	RGB LED
00	White
01	Red
10	Green
11	Yellow

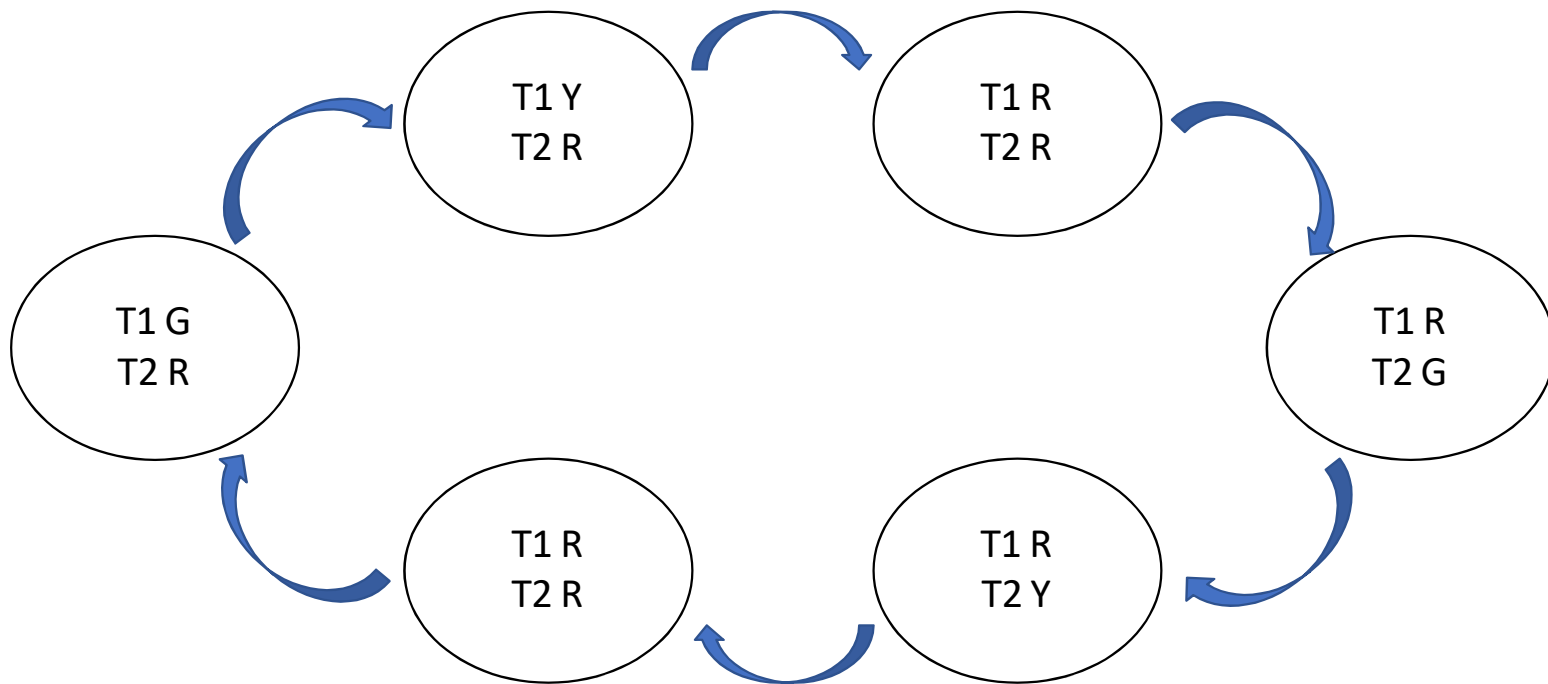
Problem 2 – Traffic Light (60%)

- 使用兩個RGB LED實現一個路口的兩個號誌燈
- 並使用 switch 和 button調整各個燈號的時間
- 調整時間的模式下需用4-bit LED顯示秒數



Traffic Light State

- 兩個號誌燈分別為 T1, T2，R代表紅燈、Y代表黃燈、G代表綠燈



Spec

- Default時長：紅綠燈5秒，黃燈1秒(即一紅一黃的時間)，同時紅燈1秒
- 各時長最短為1秒，最長為15秒
- 1秒不必是精確的一秒，可直接使用LAB提供的除頻器

Switch	RGB LEDs	BTN	LEDs	State
00	正常運作	BTN[0]:RESET BTN[1]:加一秒 BTN[2]:減一秒	顯示當前秒數	正常運作
01	亮一紅一綠		顯示目前紅綠燈時長	調整紅綠燈時長
10	亮黃燈		顯示目前黃燈時長	調整黃燈時長
11	亮白燈		顯示目前同時紅燈時長	調整同時紅燈時長

Problem (10%)

- 1. 為什麼要加入 “blinky.xdc” ?
 - Hint : (Chapter 3)
https://www.xilinx.com/support/documentation/sw_manuals/xilinx2020_2/ug903-vivado-using-constraints.pdf
- 2. Vivado 的開發流程中，Synthesis和Implementation的結果差異在哪？
 - Hint : 觀察兩個步驟的Device圖

繳交說明


- 繳交期限 : 3/21 (一) 19:00 逾時拒收以0分計算
- 請壓縮成 .rar 或是 .zip
- 說明文件內容至少要有組員學號、電路設計說明
 - 使用Word、PPT撰寫請轉成pdf檔，違者斟酌扣分
 - 使用Markdown撰寫可直接上傳
- 不用上傳整個Vivado Project，只需提供source file、xdc、bitstream即可


檔案格式

FPGA_HW1_GroupX


Problem1


 src

 xdc

 bit

Problem2

 src

 xdc

 bit

 document