

## Prática 4: Somadores e Subtratores

Nesta prática tem como o objetivo de estudar os circuitos somadores e subtratores, assim como o instanciamento e conexão de diversos módulos.

### ① Circuito Somador

A figura 1 ilustra o circuito Meio Somador. No meio somador não consideramos o caso em que temos o carry na entrada.

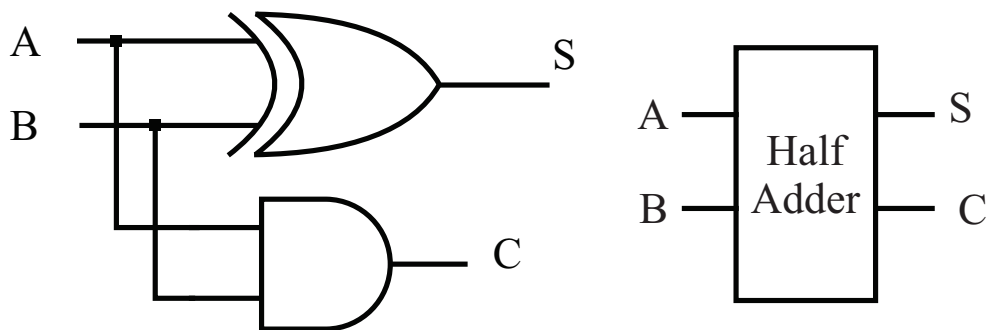


Figura 1: Meio Somador

As expressões lógicas para a saída do Meio Somador são:

$$S = A \oplus B$$

$$C = AB$$

Considerando o carry de entrada, têm-se o circuito somador completo, cujo esquemático é ilustrado na figura 2.

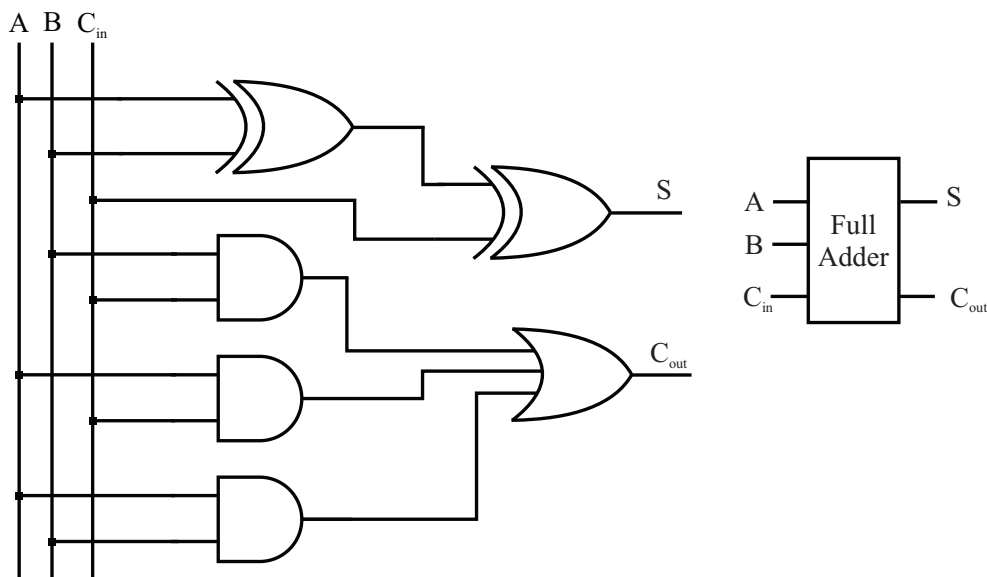


Figura 2: Somador Completo

As expressões lógicas para a saída do Somador Completo são:

$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = BC_{in} + AC_{in} + AB$$

- ② **Circuito Subtrator** A figura 3 ilustra o circuito Meio Subtrator. No meio somador não consideramos o caso em que temos o carry na entrada.

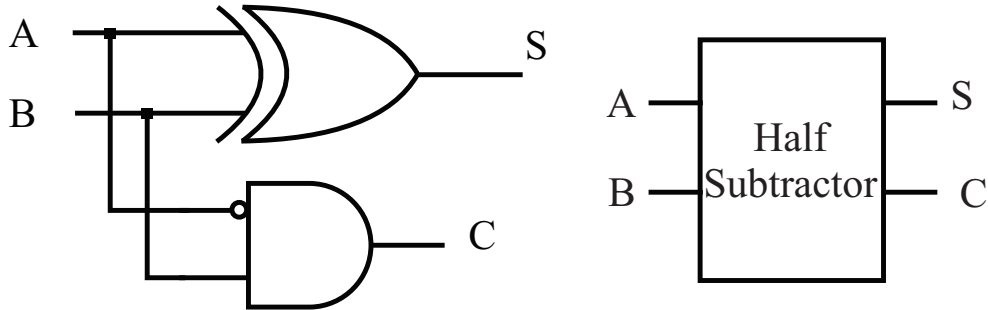


Figura 3: Meio Subtrator

As expressões lógicas para a saída do Meio Subtrator são:

$$S = A \oplus B$$

$$C = \bar{A}B$$

Considerando o carry de entrada, têm-se o circuito somador completo, cujo esquemático é ilustrado na figura 4.

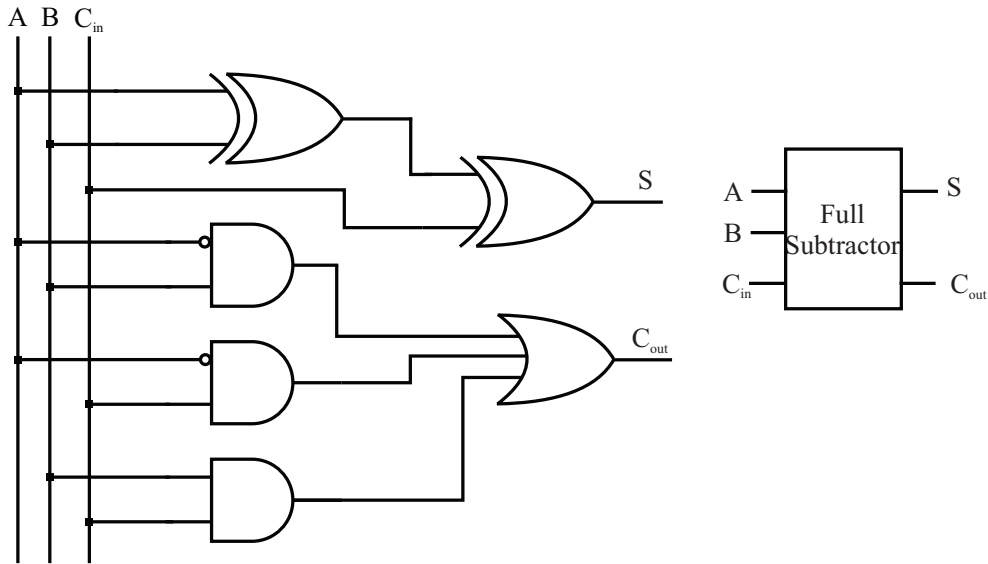


Figura 4: Subtrator Completo

As expressões lógicas para a saída do Subtrator Completo são:

$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = \bar{A}C_{in} + \bar{B}C_{in} + BC_{in}$$

### 3 Somadores e Subtratores de $n$ bits:

Utilizando os blocos descritos acima, é possível realizar a soma/subtração de  $n$  bits, como ilustrado na figura 5.

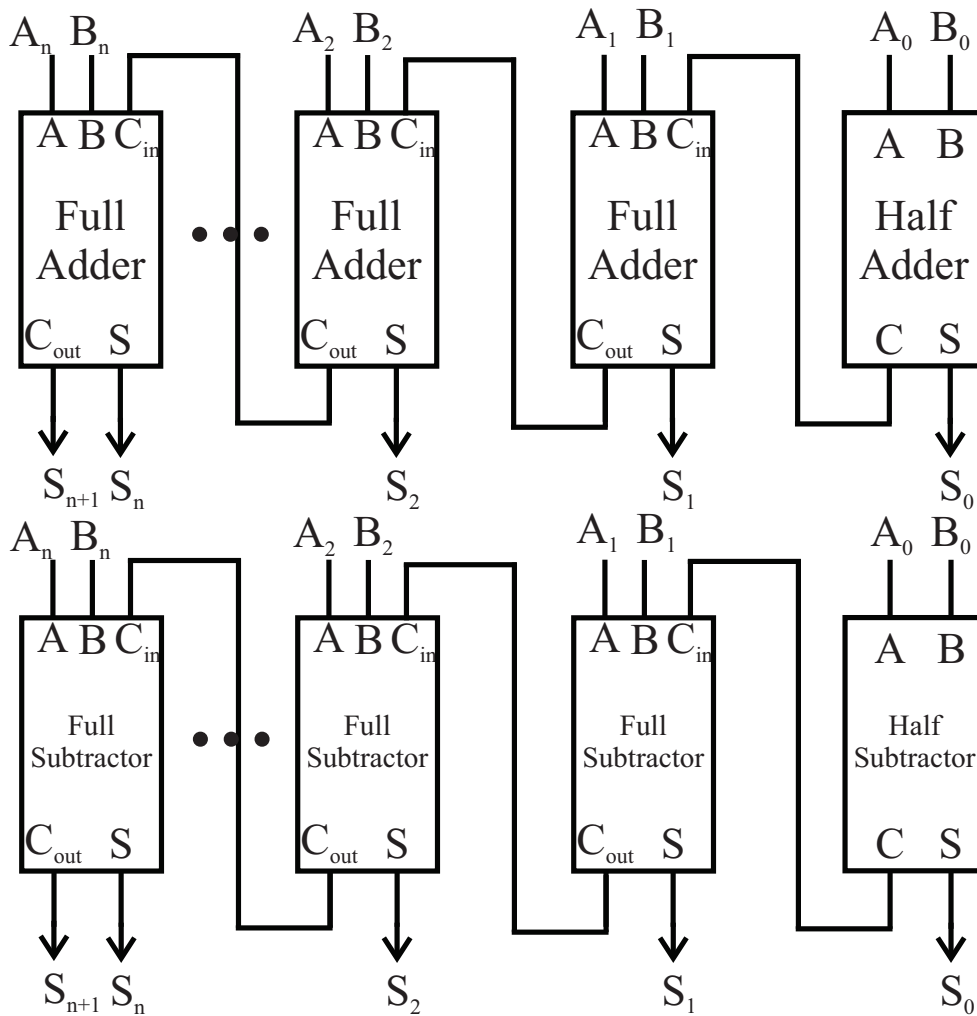


Figura 5: Somador e Subtrator de  $n$  bits

### 4 Tarefas:

- 1.) Desenvolva os módulos em Verilog dos circuitos Meio Somador, Somador Completo, Meio Subtrator, Subtrator Completo.
- 2.) Teste cada um desses módulos individualmente.
- 3.) Crie um módulo que instancie diversos desses módulos para realizar uma Soma/Subtração com 8 bits.
- 4.) Submeta os arquivos Verilog desenvolvidos, assim como as formas de ondas obtidas em todos os testes.