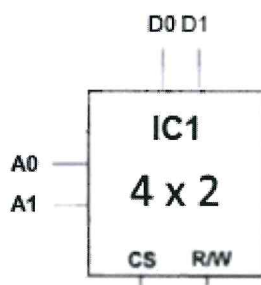


**Parte Teórica**

- 1 Considere uma máquina com uma cache com capacidade de 32KB de mapeamento direto e blocos de 1 Byte e com 9 bits de *tag*.
  - a) Qual é o espaço de endereçamento da RAM? Justifique. (1 Val)
  - b) Qual a função da *tag*? Justifique. (1 Val)
  - c) Qual a capacidade total desta cache, contando com os bits da *tag* mais os *valid bits*? (1 Val)
- 2 Considere o circuito integrado de memória RAM da figura, onde  $A_1$  e  $A_0$  representam linhas de endereço,  $D_1$  e  $D_0$  representam linhas de dados, R/W representa a linha de leitura/escrita e CS a linha de *Chip Selection*.



Faça um esboço associando múltiplos circuitos integrados iguais de forma a obter uma memória RAM com 8 endereços com 8 bits cada. Deverá ser indicada explicitamente a linha de CS (*Chip Selection*) da memória resultante. (2 Val)

- 3 Considere as seguintes designações associadas à Unidade Central de Processamento: Secção de aquisição e decodificação de instruções; Unidade de controlo; Unidade Aritmética e Lógica; Registos; Barramentos internos; Unidade Funcional; *Datapath*; Palavra de controlo.

Indique o papel de cada um destes elementos na dinâmica da CPU, fazendo referencia a possíveis interações dos diferentes elementos listados. (2 Val)

**Parte Prática (Realize cada uma das perguntas em Folhas separadas)**

- 1 Realize um programa em Assembly que faça a tabela de multiplicação até 10 para cada um dos elementos existentes em VETOR1 do tipo byte, armazenando o resultado em VETOR2. Possíveis valores para Vetor1 e Vetor2 são apresentados abaixo. O Vetor1 é terminado pelo valor 0. **(2,5 Val)**

VETOR1 -> 15, 11, 9, 8, 0

- 2** Realize um programa em Assembly que, recorrendo à memória de vídeo, reorganize a informação existente em todo o ecrã da seguinte maneira:

Assuma que o elemento no topo superior esquerdo se encontra na linha 0, coluna 0.

ABCDEFGHIJKLMNOPQRSTUVWXYZ  
abcdefghijklmnopqrstuvwxyz

```
0102030405060708090a0e0i0o0u
0!0#0%0&0/0(0)0=0?0+0-0>0<0$
```

NOTAS:

## Template Base

1-

a) CACHE com capacidade de 32 KB  $= 32 \cdot 2^{10}$   
 $= 2^5 \cdot 2^{10} = 2^{15}$

O que significa que a cache é indexada por 15 bits

Caso a tag tenha 9 bits

O espaço de endereçamento da memória será

$15 + 9 = 24$  bits de espaço de endereçamento  
que corresponde a  $2^{24}$  endereços  $= 16$  MB

b) A tag permite determinar qual o endereço da Memória Principal do Computador que corresponde a uma determinada posição da CACHE. Concretamente a CACHE contém os bits mais significativos do endereço da memória em curso.

1-c) - A cache contém 32 KB de Dados = 256 Kbits

- Cada linha contém 9 bits de TAG

que corresponde a  $9 \times 32$  Kbits

- Cada linha contém um valid bit que

corresponde a  $1 \times 32$  Kbits

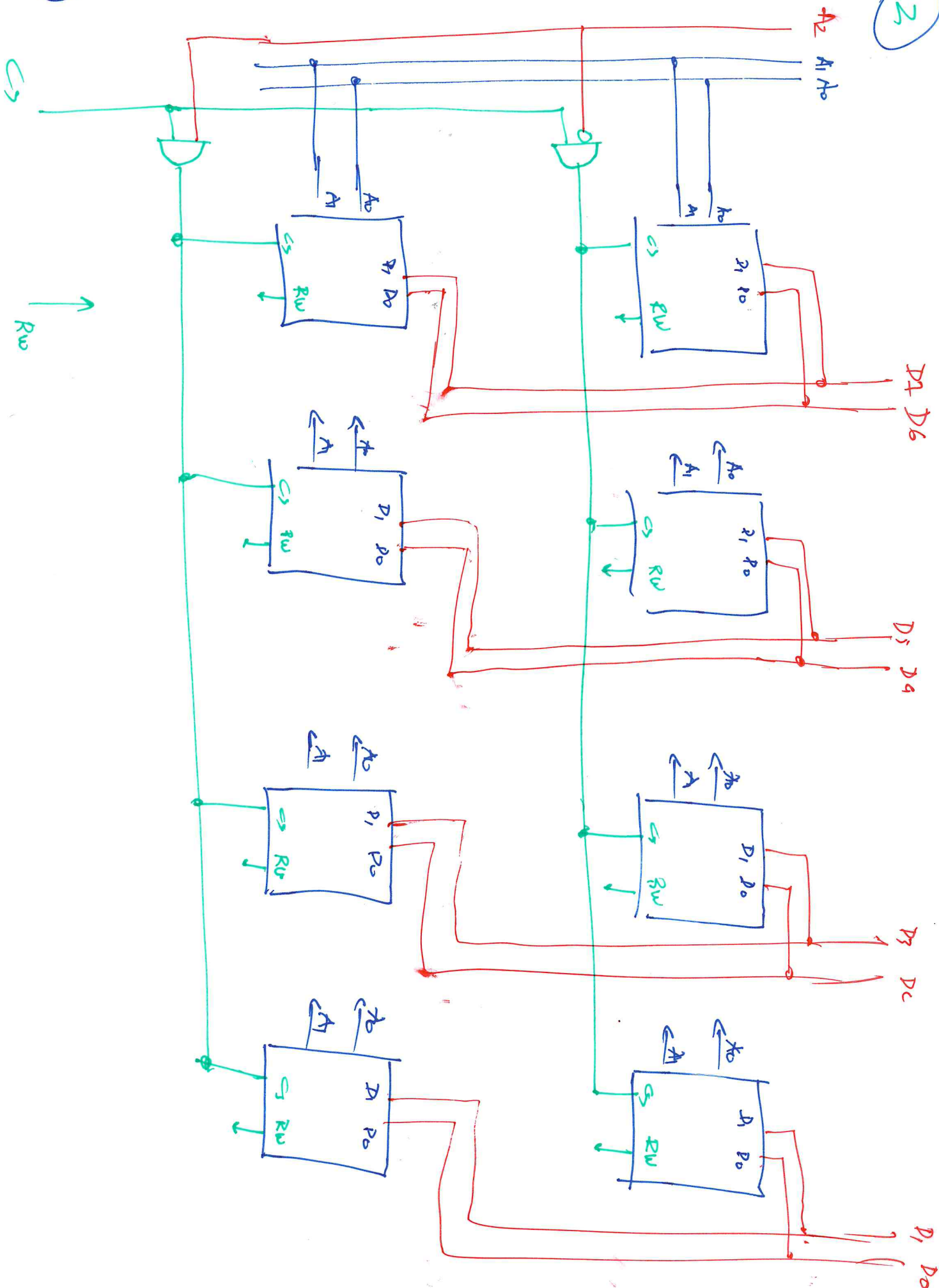
Capacidade de cache = ~~18 x 32 Kbits~~

$$8 \times 32 \text{ Kbits} + 9 \times 32 \text{ Kbits} + 1 \times 32 \text{ Kbits} =$$

$$18 \times 32 \text{ Kbits} = 18 \times 4 \text{ KBytes} = 72 \text{ KBytes}$$



2



2

3- Segue de aguardar e decodificação de instruções vai à memória ler as sucessivas instruções e de seguida decodifica as instruções gerando a palavra de controle que vai enviada à unidade de controle.

A seguir de execução é constituída por:

- Unidade de controle
- Unidade Aritmética e lógica (ALU)
- Registos.

A unidade aritmética e lógica tem por função efetuar as operações aritméticas e lógicas de acordo com as ~~das~~ instruções em causa. A unidade aritmética e lógica é também conhecida por unidade funcional. Esta unidade recebe os dados dos registos, efetua as operações e envia novamente os dados para os registos através dos busamentos internos.

3-(continuação)

Os caminhos internos são caminhos de  
circulação  
dos dados que ligam registros à  
unidade funcional. Este termo é  
conhecido por "Data path".

A unidade de controle configura o Data path  
de acordo com a instrução a executar.