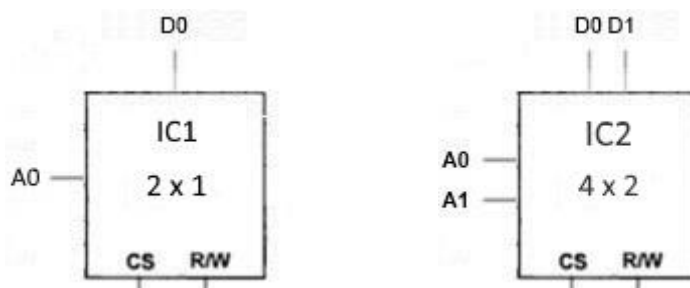


**Parte Teórica**

- 1** Considere uma máquina com uma cache com mapeamento direto, blocos de 1 Byte e com 7 bits de *tag*. Esta máquina tem uma memória RAM com 2KB de capacidade.
- a) Qual a função da *tag*? Justifique. **(0,5 Val.)**
  - b) Qual a função dos *valid bits*? Justifique. **(0,5 Val.)**
  - c) Qual a capacidade total desta cache, contando com os bits da *tag* mais os *valid bits*? **(2 Val.)**
- 2** Considere os circuitos integrados de memória RAM da figura, onde  $A_1, A_0$  representam linhas de endereço,  $D_1, D_0$  representam linhas de dados, R/W representa a linha de leitura/escrita e CS a linha de *Chip Selection*.



Faça um esboço, associando múltiplos circuitos integrados do tipo IC1, de forma a obter uma memória RAM com a capacidade e características do circuito IC2. **(2 Val)**

- 3** A gravação perpendicular e a gravação longitudinal utilizam formas distintas de representação da informação nos pratos dos discos rígidos. Descreva resumidamente as diferenças substanciais entre estas duas formas de gravação, fazendo referência às vantagens e inconvenientes de cada uma delas. Justifique a sua resposta.

**(2 Val)**

## Parte Prática

1. Faça um programa em *Assembly* que calcule o factorial dos números pares presentes em **VectorInicial**, cuja gama de valores está compreendida entre 0 e 255. Os factoriais calculados deverão ser colocados em **VectorFactorial**.

O número de valores a analisar em **VectorInicial** está definido na variável **NumElemCal**.

Exemplo:

(2,5 Val.)

```
NumElemCal 6
VectorInicial 5, 4, 7, 6, 9, 2, 2, 2, 1, 120
VectorFactorial 24, 720, 2
```

2. Elabore um programa em *Assembly* que escreva no écran (usando acesso directo à memória de vídeo) uma determinada palavra, numa determinada posição (linha e coluna) e orientação (**Horizontal – Direita ou Esquerda**; **Vertical - Cima ou Baixo**). Para isso, deve ser declarado no segmento de dados a variável **PALAVRA** com a seguinte estrutura: o **1º e 2º byte** correspondem à posição linha e coluna, respetivamente e o **3º e 4º byte correspondem à sua orientação** (Por exemplo: **HE** especifica que a palavra deve ser escrita **Horizontalmente** para a **Esquerda**, ou então **VC**, que significa que deve ser escrita **Verticalmente** para **Cima**, podendo ainda ser **HD** e **VB**) e os **próximos bytes correspondem à palavra a escrever que deve terminar com o valor numérico 0**.

Notas: Neste programa não é permitida a utilização de interrupções (não é permitida a utilização da instrução **INT**). A memória de vídeo, no caso de sistemas policromáticos, tem início na localização B800h:0000h.

(2,5 Val.)

```
.8086
.model small
.stack 2048

DATA_HERE    SEGMENT
...
DATA_HERE    ENDS
CODE_HERE    SEGMENT
    ASSUME CS:CODE_HERE, DS:DATA_HERE
START:mov     ax, DATA_HERE
    mov     ds, ax
    mov     bx, 0b800h
    mov     es, bx
    ...
    mov     ah, 4ch
    int     21h
CODE_HERE    ENDS
END START
```

BOA SORTE! ☺

## TAC

EXAME - ~~ÉPOCA~~ NORMAL

27-6-2018

TEÓRICA

- 1- a) A tag tem por função identificar os bits mais significativos do endereço de memória RAM ao qual corresponde uma determinada célula de CACHE.
- b) Cada célula de memória cache tem um valid bit que permite identificar se esse valor é válido, isto é, se o seu valor ~~é~~ já foi utilizado e está de acordo com o correspondente valor de memória RAM.

c)

A Memória RAM tem capacidade de 2KB

Se a um endereçamento de 1KB corresponde  
 $n = 10$  bits de endereço então 2KB corresponde

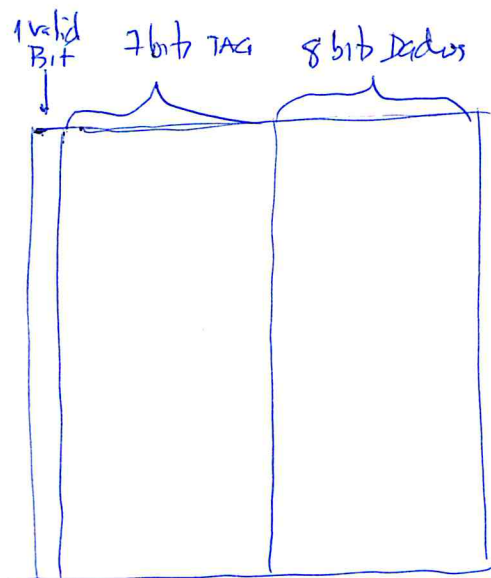
$n = 11$  bits de endereço

Como a TAG tem 7 bits de endereço  
 não podemos saber qual o número  
 de bits de endereço da cache  $n_c$

$$11 - 7 = n_c = 4$$

Logo a cache possui guardas 16 bytes  
 de dados ( $2^4 = 16$ )

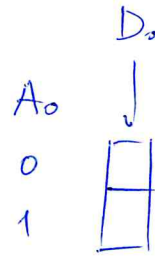
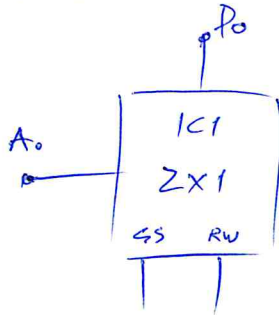
Portanto a CACHE será:



Capacidade ~~total~~  
 da ~~cache~~ cache  
 incluindo os bits de  
 TAG e o valid BITS  
 será  
 32 bytes

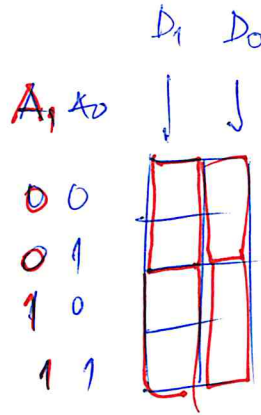
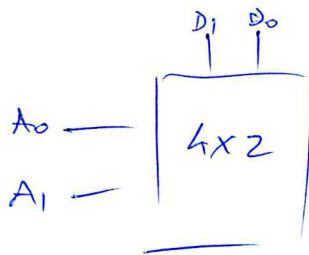
(2)

IC1:



Tipos de  
Memória  
Compartilhada

Problema-IC2



Como se pode ver, são necessários 4 circuitos IC1 para armazena os dados de correspondência à capacidade de IC2

(c)

⑤

