

---

## Tecnologias e Arquitecturas de Computadores

Licenciatura em Engenharia Informática- Pós-Laboral

Licenciatura em Engenharia Informática

Curso Europeu de Informática



Instituto Superior de  
Engenharia da Covilhã

## Tecnologia da Informática

Licenciatura em Engenharia Informática

Exame – Época Normal

---

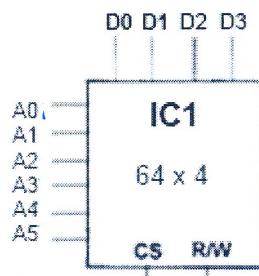
Duração Total Exame (T + P) : 2h:20m / Sem consulta

1 de Julho de 2014

### Parte Teórica

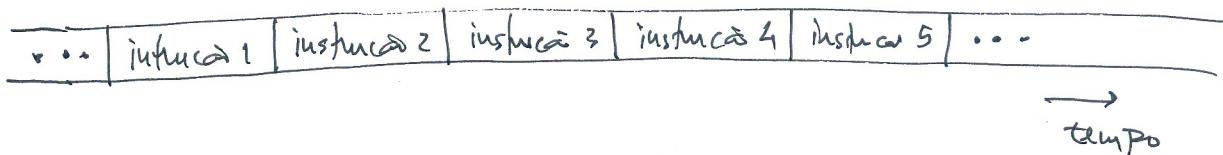
- 1 Faça uma descrição das Arquitecturas Superescalares indicando de que forma o Pipeline Dinâmico e a Predição dos Desvios influenciam a eficácia desta tecnologia. **(1,5 Val)**
  
- 2 O CD-ROM apresenta-se como um dispositivo de memória secundária de utilização comum. Descreva: **(2 Val)**

  - a) A forma de representação da informação nestes dispositivos e a tecnologia de leitura dessa informação;
  - b) O formato das pistas e dos blocos;
  - c) A importância do mecanismo de posicionamento (tracking).
  
- 3 O processador 80286 introduz dois modos de funcionamento distintos, respectivamente o “modo protegido” e o “modo real”. Indique as virtudes e limitações de cada um destes modos de funcionamento. **(1,5 Val)**
  
- 4 Pretende desenvolver-se um sistema embebido para aquisição de dados que deve dispor duma memória com capacidade para armazenar 100 Bytes de dados. A memória deve ser construída com recurso a circuitos integrados de memória RAM representados na figura, onde A<sub>5</sub>, A<sub>4</sub>, A<sub>3</sub>, A<sub>2</sub>, A<sub>1</sub>, A<sub>0</sub> representam linhas de endereço, D<sub>3</sub>, D<sub>2</sub>, D<sub>1</sub>, D<sub>0</sub> representam linhas de dados, R/W representa a linha de leitura/escrita e CS a linha de *Chip Selection*.



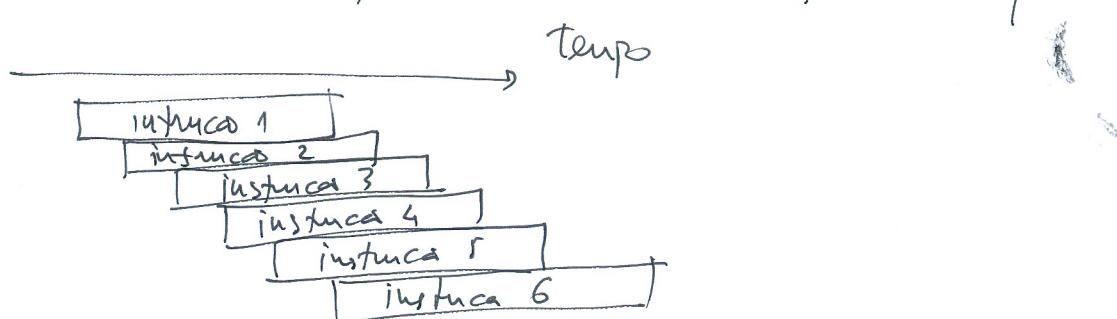
Faça um esboço associando múltiplos circuitos integrados iguais de forma a obter a memória RAM pretendida identificando claramente as linhas de dados, de endereços, bem com as linhas R/W e CS da nova memória. **(2 Val)**

- ① O tempo era usado para identificar a arquitetura clássica baseada no modelo de Von Neumann que executava uma única instrução de cada vez manipulando operandos diretos. Em cada período de tempo só se executava operar uma instrução.



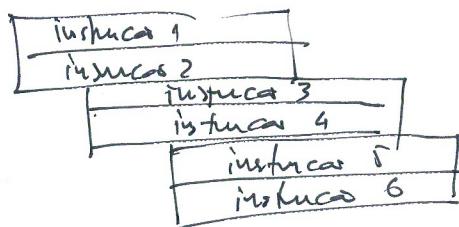
Este modelo enganhou-se bem no conceito de programação clássico que se basava neste princípio de execução sucessiva de instruções. Com o objetivo de acelerar o processo de execução do programa foi adoptado o mecanismo de pipeline que aproveita o facto da execução de duas instruções ser feita em sucessivas fases que utilizam diferentes recursos do EPU para colocar as sucessivas instruções em execução simultaneamente. Cada instrução passa pelas sucessivas fases: (FETCH; DECODIFICAÇÃO; CÁLCULO DOS OPERANDOS; FETCH DOS OPERANDOS; EXECUÇÃO DA INSTRUÇÃO; REGISTRA OS OPERANDOS).

Assim a execução passa a ter um conjunto de paralelismos



Nas micros Superescalares existe uma duplicação de recursos do processador de forma a permitir a execução em ~~3~~ completa simultânea de diferentes instruções.

→ tempo



A dependência dos dados e os saltos são uma limitação a este tecnologia que é quando interrompe a link da pipeline para obter os dados necessários à execução da próxima instrução o que faz saber para onde está o salto.

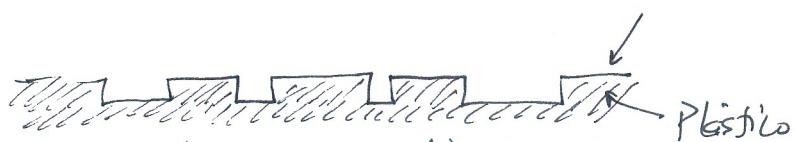
Para que a link da pipeline não fique parada é introduzida a execução de instruções ESPECULATIVA, com o objetivo de melhorar a arquitetura superescalares.

Uma ferramenta importante é a programação dinâmica em paralelo e fns de orden quando são independentes e podem ser despackadas com base na disponibilidade de recursos.

A medida dos serviços condicionais é conhecido como execução especulativa que pode executar instruções sem saber ainda a condição do salto condicional.

2) a) CD-ROM. Gravação é feita com pequenos furos ao longo da pista de gravação (pits com uma profundidade de  $0,125\mu m$ ). As áreas não furadas entre pits são lands.

Alumínio



Como os pits têm uma reflectividade diferente dos lands, conseguem assim representar uma informação digital.

b) O disco tem uma única pista em espiral organizada em blocos. ~~blocks~~ No modo de gravação mais simples (modo I). Cada bloco é constituído por 2352 bytes de cada 2048 bytes sendo dedicados a dados de utilizador e os restantes contêm dados de endereçamento, detectores e conectados a esses, etc.

c) O mecanismo de "tracking" tem por objetivo manter o laser da leitura sobre a pista de dados. Este é uma ação fundamental e importante dado que a pista em espiral está em continuo movimento e a cabeça de leitura laser tem que acompanhá-la esse movimento para manter paralelo o fluxo de dados da leitura.

(3)

Para manter a compatibilidade com os procedimentos mais antigos, o 80286 é dotado de dois modos operacionais distintos:

- Modo Real
- Modo Protegido

No Modo real o 286 reproduz o sistema de funcionamento do 8086, herdando todas as limitações incluindo a barreira de 1MB de memória principal.

O Modo protegido faz uso o conjunto da memória disponível que pode ir até aos 16 MB de RAM real ou até 1 GB de memória virtual.

④ O objetivo é dimensionar um memória com 1 capacidade de armazenar 100 bytes.

Assim a memória terá que armazenar 8 bits por endereço e terá que ter pelo menos 100 endereços diferentes.

O IC1 apresenta apenas capacidade de 4 bits por endereço e ter capacidade de 64 endereços.

Assim juntando 4 circuitos IC1 seria possível dimensionar uma memória ~~128x8~~ 128x8 que ultrapassa a capacidade mínima necessária mas ~~apenas~~ ~~apenas~~ ~~apenas~~ pode ser reduzida para metade o que não será armazena ~~o~~ 100 bytes.

Como o avanço do espaço de endereçamento de 64 para 128 células de memória é necessário adicionar uma linha de endereço extra ( $A_6$ ) perfazendo assim + linhas de endereço.

A - (continuación)

