Atividade Prática 1.1: VHDL: Tipos de Dados

DIM0128 Circuitos Lógicos

Edgard de Faria Corrêa

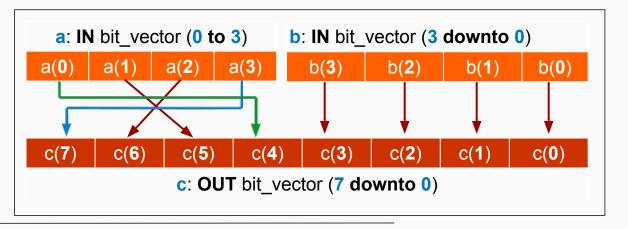
Exercício 1

UFRN/CCET/DIMAp

- Não é necessário compilar/simular.
 - ENVIO: apenas linhas de código

- Apresente o trecho de código VHDL que possibilite:
 - Criar o tipo BYTE a partir de STD_LOGIC_VECTOR.
 - Criar o tipo **BARRAMENTO** de 4 bytes.

- ENVIO: Código + Imagem da Simulação
- Apresente descrição de uma entidade com 2 portas de entrada e 1 porta de saída, todas do tipo "bit_vector".
- Ambas as entradas possuem 4 bits, e o valor presente nessas entradas deve ser transferido para a saída de 1 byte, conforme mostrado na figura.
- Descreva, também, para essa entidade, arquitetura que realize essa transferência.



Exercício 3

ENVIO: Código + Imagem da Simulação

Faça a descrição, em VHDL, de um circuito de duas entradas (A e B) e uma saída (C), todas do tipo "std_logic", que implementa a seguinte tabela verdade:

A	В	С
0	0	1
0	1	1
1	0	1
1	1	0

Atividade Prática 1.1: VHDL: Tipos de Dados

DIM0128 Circuitos Lógicos