

Práctica 2: Oscilador digital controlable numéricamente (NCO)

Queremos generar una onda senoidal utilizando un generador digital basado en la utilización de una memoria ROM que contiene la función seno.

La figura 2.1 muestra el diagrama de bloques del generador digital senoidal. Consta de un acumulador de fase (PA) y de una LUT de tamaño $2^m \times b$. Para reducir el tamaño de la LUT, el bloque Q trunca la fase y se queda con los m bits más significativos de PA ($m < n$). Supuesto que cada N_s ciclos de reloj, PA se habilita y se incrementa una cantidad $\Delta\theta$, la frecuencia de la señal senoidal generada es:

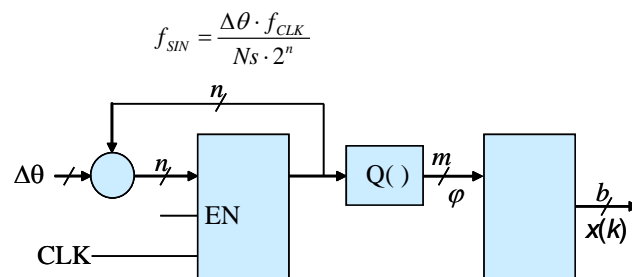


Figura 2.1. Diagrama de bloques del generador digital senoidal.

Teniendo en cuenta que la frecuencia de reloj es de 50 MHz y la frecuencia de muestreo de 100 kHz hay que calcular el número de bits n para que la frecuencia generada sea de 20 KHz con un error máximo de 0,1 Hz. Los números m y b se calculan para que el SFDR sea de al menos 60 dB para ello el resultado de la simulación se escribe en un fichero (nco.txt) para ser procesado por Matlab (nco.m).

Una vez que funcione se modificara el diseño para utilizar una ROM solo con el primer cuadrante del seno más la lógica necesaria para calcular los valores de los otros tres cuadrantes.

Para poder observar la senoide generada se conectan los 16 bits más significativos de la LUT a un bloque ILA (Integrated Logic Analyzer).