

Nombre y apellidos: _____

PREGUNTAS (4 puntos)

1- A partir de las dos figuras siguientes, indicar qué operaciones se realizan si las instrucciones son 999Dh y C181h. Para cada caso, actualiza el PC si $PC = 27_{10}$ (0.75 p).

$R_0 = A0$ $R_1 = R_2$ R_3 R_4 R_5

→ registros educativos bien dice.

| Instrucción | Código de Operación | Mnemónico | Dirección | Descripción | Bits de estado |
|-----------------|---------------------|-----------|------------|---|----------------|
| Mover A | 0000000 | MOVA | DA, AA | $R[DA] \leftarrow R[AA]^*$ | N, Z |
| Incrementar | 0000001 | INC | DA, AA | $R[DA] \leftarrow R[AA] + 1^*$ | N, Z |
| Sumar | 0000010 | ADD | DA, AA, BA | $R[DA] \leftarrow R[AA] + R[BA]^*$ | N, Z |
| Restar | 0000101 | SUB | DA, AA, BA | $R[DA] \leftarrow R[AA] - R[BA]^*$ | N, Z |
| Decrementar | 0000110 | DEC | DA, AA | $R[DA] \leftarrow R[AA] - 1^*$ | N, Z |
| AND | 0001000 | AND | DA, AA, BA | $R[DA] \leftarrow R[AA] \text{ and } R[BA]^*$ | N, Z |
| OR | 0001001 | OR | DA, AA, BA | $R[DA] \leftarrow R[AA] \text{ or } R[BA]^*$ | N, Z |
| XOR | 0001010 | XOR | DA, AA, BA | $R[DA] \leftarrow R[AA] \text{ xor } R[BA]^*$ | N, Z |
| NOT | 0001011 | NOT | DA, AA | $R[DA] \leftarrow \text{not } R[AA]^*$ | N, Z |
| Mover B | 0001100 | MOV B | DA, BA | $R[DA] \leftarrow R[BA]^*$ | |
| Desp. Dcha | 0001101 | SHR | DA, BA | $R[DA] \leftarrow \text{sr } R[BA]^*$ | |
| Desp. Izqda | 0001110 | SHL | DA, BA | $R[DA] \leftarrow \text{sl } R[BA]^*$ | |
| Cargar inm. | 1001100 | LDI | DA, OP | $R[DA] \leftarrow OP^*$ | |
| Sumar inm. | 1000010 | ADI | DA, AA, OP | $R[DA] \leftarrow R[AA] + OP^*$ | N, Z |
| Cargar | 0010000 | LD | DA, AA | $R[DA] \leftarrow M[AA]^*$ | |
| Almacenar | 0100000 | ST | AA, BA | $M[AA] \leftarrow R[BA]^*$ | |
| Saltsi cero | 1100000 | BRZ | AA, AD | if $R[AA] = 0$; $PC \leftarrow PC + AD$ else $PC \leftarrow PC + 1$ | N, Z |
| Saltsi negativo | 1100001 | BRN | AA, AD | if $R[AA] < 0$; $PC \leftarrow PC + AD$ else $PC \leftarrow PC + 1$ | N, Z |
| Salto incond. | 1110000 | JMP | AA | $PC \leftarrow R[AA]$ | |

* Para estas instrucciones, el contador de programa se actualiza como $PC \leftarrow PC + 1$

999D

1001109 10011101

Range inmediato.

ldi R6, 5

(cargar 5 en R6)

PC = 28₁₀.

C081

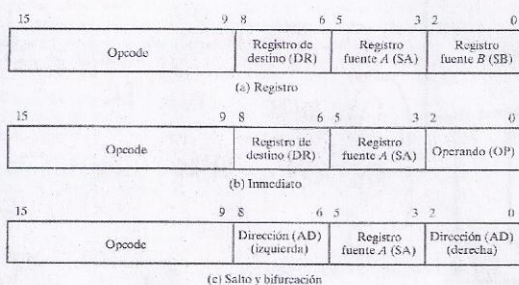
1100 000 0100 0001

Saltsi negativo R3 → 110 001

? Han habido salto?

C10 101 → 114 + 16 = 21.

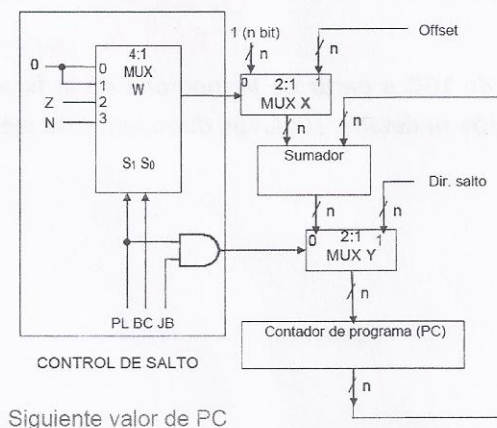
PC = 21 + 27 = 48.



2- A partir de la siguiente figura, con $PC = 200_{10}$, Actualiza el PC si:

a. $Z = 0$, $N = 1$, $PL = 0$; $BC = 1$; $JB = 1$; Offset = 17_{10} ; Dir. Salto = 25_{10} . (0.25 p).

b. $Z = 1$, $N = 1$, $PL = 1$; $BC = 1$; $JB = 0$; Offset = 17_{10} ; Dir. Salto = 25_{10} . (0.25 p).



Siguiente valor de PC

a) $PC : PC + 1 \rightarrow PC : 201$.

b) $PC : PC + Offset \rightarrow PC : 217$.

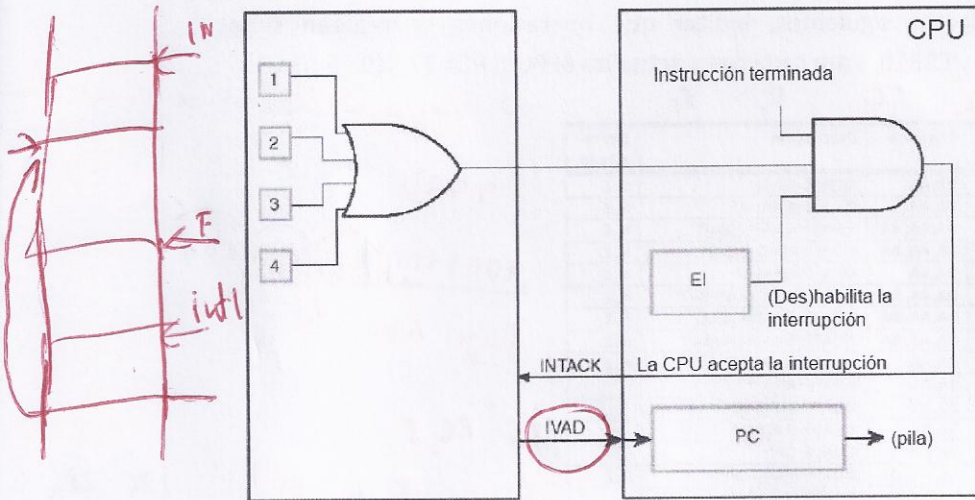
PC : dirección de salto

PC : 25.

201
25

Nombre y apellidos: _____

3- Analizar lo más detalladamente posible la figura (0.5 p).



① Servicio a interrupciones.

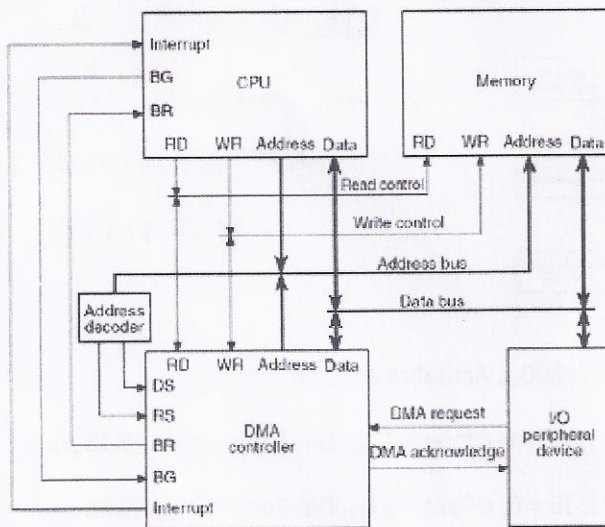
② OR a 1 si por lo menos 1 pide servicio

③ AND: ① la instrucción en curso se ha de terminar.
② Ei interrupción habilitada.

④ INTACK: la cpu acepta la interrupción y le avisa al controlador.

⑤ IVAD: se carga en el PC la dirección de servicio a la interrupción.
⑥ Se guarda en pila la dirección de retorno.

4- A partir de la figura, explicar el funcionamiento del acceso directo a memoria (0.75 p).



① i/o periférico hace DMA request.

② DMA ack.

③ DMAC a CPU: BR

④ CPU a DMAC: BG

⑤ AR y WR.

⑥ Se roba al bus y se transfiere 1 palabra.

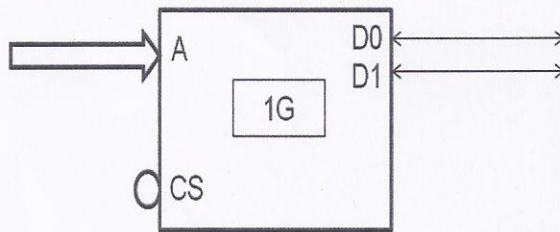
⑦ Se actualizan AR y WR y se devuelve el bus a la CPU.

⑧ ¿WR=0? no. → ①, ②...

⑨ WR=0 → sí → Interrupt a la CPU.
Final de acceso a memoria.

5- Se quiere diseñar una memoria de 1GB a partir de la memoria de la figura. Realizar el diseño sin olvidar ninguna conexión ni detalle. ¿Cuántas direcciones de memoria podrán direccionarse? (0.5 p).

Nombre y apellidos: _____



6 A partir de la siguiente figura justificar las respuestas.

a) Características de los buses para ambos casos: multiplexados/dedicados, síncronos/semisíncronos/asíncronos, serie/paralelo (0.25).

b) Para la figura 1: analizar el cronograma. ¿Cuál es la operación que se ejecuta? ¿Qué es lo que pasa en cada uno de los 6 ciclos de reloj? (0.75) **0,65**

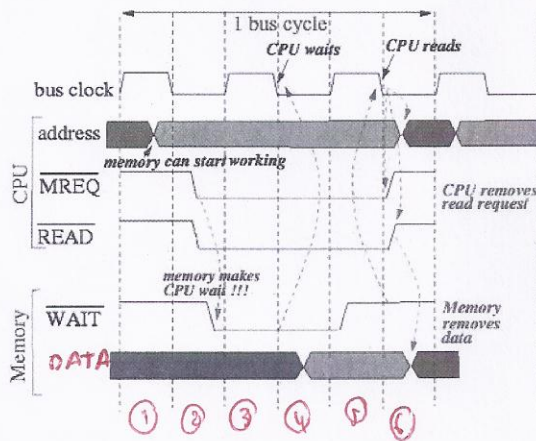


Figura 1

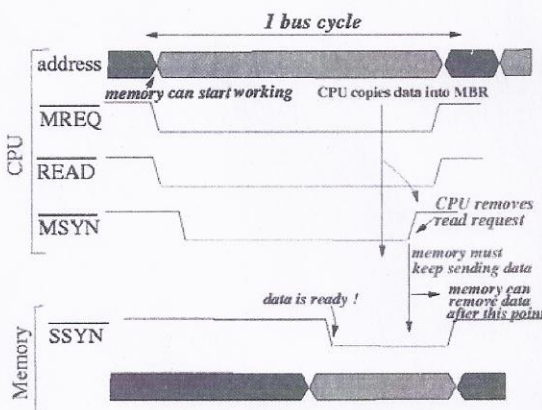


Figura 2

- ② Busos dedicados. 0.05
- ③ 1º semisíncrono 0.07
- 2º asíncrono. 0.07
- ④ Paralelo. - 0.05

Figura 1. La CPU va a leer un dato de memoria.

- ① Se coloca la dirección a la que se quiere acceder en el bus de direcciones.
- ② CPU hace petición de memoria activando \overline{MREQ} y de lectura con \overline{READ} la memoria activa \overline{WAIT} , no está lista.
- ③ Ciclo de espera mientras que la memoria accede a la dirección del bus de direcciones.
- ④ La Memoria coloca el dato en el bus de datos.
- ⑤ La Memoria desactiva \overline{WAIT} ya ya ha dejado el dato en el bus.
- ⑥ La CPU lee el dato y desactiva \overline{MREQ} y \overline{READ} .