

BILBOKO INGENIARITZA ESKOLA
Kudeaketaren eta Informazio Sistemen Informatikaren Ingeniaritzako Gradua

SISTEMA DIGITALEN DISEINUKO OINARRIAK (1. kurtsoa)
Ekaina 2020 (2. deialdia)

1. atala: I-II-III gaiak

1. Koma higikorreko zehazpen simple formatuan (ANSI/IEEE 754 estandarra jarraituz) idatziko zenbakia bihurtu, hamaseitarretik hamartarrera. **(2 puntu)**
 $N = 404C0000_{16}$
2. F funtzioen, adierazpen minimoa bilatu (maxterm-eko edo minterm-ekoa). Sortutako funtzioa gauzatu 8:1 multiplexadore baten bitartez. **(4 puntu)**
 $F(A, B, C, D) = \sum m(3, 5, 7, 8, 12) + \sum d(1, 9)$
3. Bit bateko bi zenbakien arteko batuketa (gehi beste bit bat) egiten duen zirkuitu konbinatzipionala (erabateko batutzailea) diseinatu. Zirkuitu hori (behar duzun aldiz berrepikatuz) erabiliz, 4 biteko bi zenbakien arteko kenketa egiten duen zirkuitua garatu. Zirkuitu bera erabiliz, 3 biteko bi zenbakien arteko konparazioa egiten duen zirkuitua garatu. Sarrerak A eta B 3 biteko zenbakiak dira, eta irteerak 3 funtzioak: $Z_{A>B}$, $Z_{A=B}$ eta $Z_{A<B}$. **(4 puntu)**

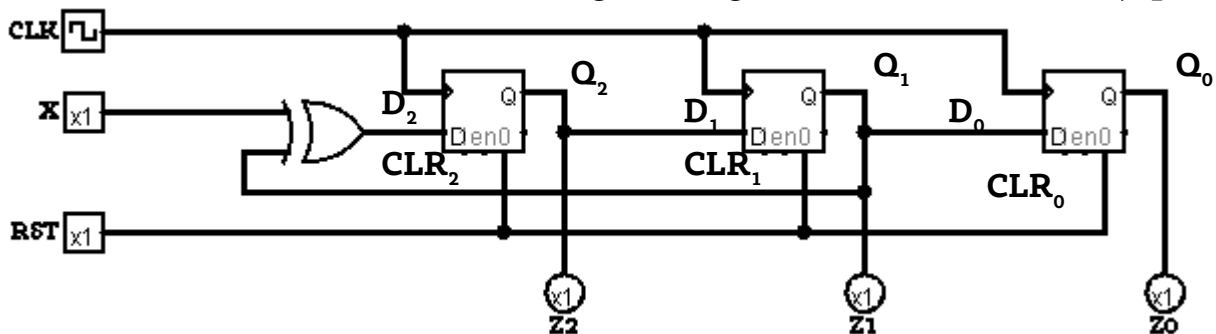
DENBORA: ordu 1 eta 15 minutu.

OHARRA: Azterketa atal hau ez da kalifikatuko galdera edo ariketa bi egin gabe uzten edo "0"-rekin kalifikatzen bada

BILBOKO INGENIARITZA ESKOLA**Kudeaketaren eta Informazio Sistemen Informatikaren Ingeniaritzako Gradua****SISTEMA DIGITALEN DISEINUKO OINARRIAK (1. kurtsoa)****Ekaina 2020 (2. deialdia)****2. atala: IV-V-VI gaiak**

1. 4 biteko **kontagailu sinkronoa** zer den ondo azaldu. Zirkuitua marraztu. Kontagailu honetan, bit guztiak aldatzen dira une berean? Zergatik? **Kronograma** baten laguntzaz, azaldu noiz eta nola gertatzen dira seinaleen aldaketak 0tik 1era. (2 puntu)

2. Zirkuitu sekuentzial honen **analisi**a egin. Atal guztiak ondo azaldu. (3 puntu)



3. Zirkuitu sekuentzial sinkrono bat diseinatu, bi sarrerak (X eta Y) dituen. Zirkuituak **Z irteera 1ean** ipiniko du **Y sarrera 1 denean, lehenago X=1 izan bada (erloju periodo berean gerta daiteke hau)**. Z irteera 1-ean mantenduko da Y-ren balioa berriro 0ra itzuli arte, zirkuitua hasierako funtzionamendura itzuliz. Moore eredua eta JK biegonkor sinkronoak erabil itzazue eta sarrera asinkrono RST bat ipini hasierako egoerara itzultzeko. (5 puntu)

DENBORA: ordu 1 eta 15 minutu.**OHARRA:** Azterketa atal hau **ez da kalifikatuko** galdera edo ariketaren bat **egin gabe** uzten edo **"0"-rekin kalifikatzen** bada.

BILBOKO INGENIARITZA ESKOLA
Kudeaketaren eta Informazio Sistemen Informatikaren Ingeniaritzako Gradua

SISTEMA DIGITALEN DISEINUKO OINARRIAK (1. kurtsoa)
Ekaina 2020 (2. deialdia)

3. atala: VHDL lengoaia

Ebaluazio jarraiaren nota ez gordetzea erabaki duten ikasleek, 2. atalaren 3. ariketaren zirkuitu sekuentziala gauzatuko dute VHDL erabiliz. Horretarako ISE Design Suite software erabiliko dute eta inplementazioa Spartan 3 FPGA zirkuitu integratuan eta Nexys 3 txartelarako prestatuko dute.

DENBORA: ordu 1 eta 30 minutu.