



Universidad  
del País Vasco Euskal Herriko  
Unibertsitatea

# Ordenagailuen Egitura

# Nekane Azkona Estefanía

# **EUSKARAREN ARLOKO ERREKTOREORDETZAREN SARE ARGITALPENA**

ISBNa: 978-84-9860-936-3

## Liburu honek UPV/EHUko Euskararen Arloko Errektoreordetzaren dirulaguntza jaso du

# Ordenagailuen Egitura

Oinarrizko ezagutzak

Ordenagailuen Egitura

## Oinarrizko ezagutzak

- *Hau errepasoko gaia da, lehen lauhilekoan ikusi baitziren bertan bildutako kontzeptuak. Jakintzat ematen dira eta irakasgaian zehar erabili dira; norberaren ardura da, beraz, ulertu eta kontrolatzen dituela ziurtatzea.*

Ordenagailuen Egitura

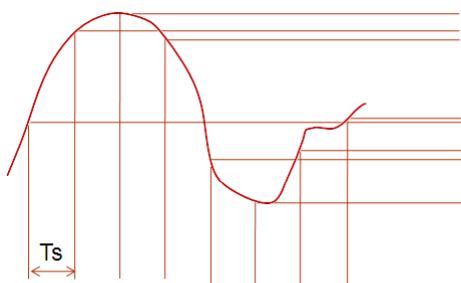
## Aurkibidea

- Digitalizazioa
- Lekunezko zenbaki-sistemak
- Sistema bitarra
  - Koma finkoa: zenbaki positiboak/negatiboak
  - Koma higikorra
- Eragiketak zenbaki bitarrekin
- Kode detektatzaile eta zuzentzaileak
- Bitaren biltegiratzea: FF, erregistroak eta zenbatzaileak
- Boole, truth-table, Karnaugh-ren mapak
- Multiplexore eta deskodetzaileak

Ordenagailuen Egitura

## Digitalizazioa

- Informazio analogikoak balio errealak hartzen ditu → digitalizazioak balio diskretu adierazgarri gertuenera pasatzea esan nahi du.



Ordenagailuen Egitura

## Lengoaia digitala

- Datu-adierazpideak:
  - Lekunezko zenbaki-sistemak (bihurketak)
  - Zeinurik gabekoak/zeinudunak
  - Koma finkoa/koma higikorra
- Eragiketak
  - Logikoak (oinarrizkoak): AND, OR, XOR, NOT
  - Aritmetikoak: batuketa, kenketa, (biderketa, zatiketa)
- Kode detektatzale eta zuzentzaileak
  - Hamming distantzia
  - Hamming kodea

Ordenagailuen Egitura

## Terminologia

- Bit, byte...
  - Bit
  - Nibble: 4 bit
  - Byte: 8 bit
  - Word: arkitekturaren araberako luzera
- MSB, lsb
  - Ezkerreko bita, pisurik handienekoa (Most Significant Bit)
  - Eskuinekoa, pisurik txikieneakoa (least significant bit)

Ordenagailuen Egitura

## Lekenezko zenbaki-sistemak (1)

$$Z = \sum_{i=k}^{n-1} d_i \cdot b^i$$

non  $d_i = i$ . biderkatzailea,  $b =$  oinarria

	b	d
bitarra	2	{0,1}
zortzitarra	8	{0,1,2,3,4,5,6,7}
hamartarra	10	{0,1,2,3,4,5,6,7,8,9}
hamaseitarra	16	{0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F}

Ordenagailuen Egitura

## Lekenezko zenbaki-sistemak (2)

Adibidea:

	2001,125 <sub>10</sub>
bitarra	11111010001,001
zortzitarra	3721,1
hamartarra	2001,125
hamaseitarra	7D1,2

Oharra: hamaseitarra helbideraketarako (laborategia)

Ordenagailuen Egitura

## Oinarrien arteko bihurketak (1)

zortzitar  $\leftrightarrow$  bitar  $\leftrightarrow$  hamaseitar

hamaseitar	7	B	A	3	B	C	4	
bitar	0	1	1	0	1	1	0	1
zortzitar	7	5	6	4	3	5	7	0

Ordenagailuen Egitura

## Oinarrien arteko bihurketak (2)

### Hamartarra $\leftrightarrow$ besteak:

- Bihurtu nahi den zenbakiaren **zati osoa**: nahi den **oinarria**  $\rightarrow$  zatitzen jarraitu, zatiduraren zati osoa zatitzalea baino txikiagoa izan arte  $\rightarrow$  hondarrek zenbakia ematen dute eskuinetik ezkerrera.
- Bihurtu nahi den zenbakiaren **zati dezimala x oinarria**  $\rightarrow$  biderketekin jarraitu, biderkadurak zati dezimala duen heinean  $\rightarrow$  zati osoek zenbakia ematen dute ezkerretik eskuinera.

Ordenagailuen Egitura

## Praktika

Pasa bitarrera honako zenbaki hamartar hauek:

$$8_{10} =$$

$$28_{10} =$$

$$14,125_{10} =$$

$$256,75_{10} =$$

Pasa hamartarrera honako zenbaki hauek:

$$1010_2 =$$

$$FFh = FF_{16} =$$

Ordenagailuen Egitura

## Bitarrean Kodenakoa Hamartarra

Hamartar	BCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
ez	1010
Erabiliak	1011 1100 1101 1110 1111

Pertsonak → hamartarra

+

Makinak → logika bitarra

=

**BCD (Binary Coded Decimal)**

Adib:  $396_{10} = 0011\ 1001\ 0110$

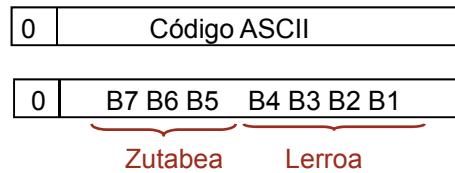
(16 konbinaketetik 9 baino ez)

Ordenagailuen Egitura

## Kode alfanumerikoak: ASCII (1)

ASCII: *American Standard Code for Information Interchange*

- 7 bit → 128 karaktere
- 1 byte (MSB=1) → 128 konbinaketa karaktere berezientzat



Ordenagailuen Egitura

## Kode alfanumerikoak: ASCII (2)

B <sub>4</sub> B <sub>3</sub> B <sub>2</sub> B <sub>1</sub>	B <sub>7</sub> B <sub>6</sub> B <sub>5</sub>							
	000	001	010	011	100	101	110	111
0000	NULL	DLE	SP	0	@	P	~	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	,	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	:	K	[	k	[
1100	FF	FS	,	<	L	\	l	l
1101	CR	GS	-	=	M	]	m	]
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

Ordenagailuen Egitura

## Zeinudun zenbakiak (1)

Nola adierazi zenbaki negatiboak, emandako bit kopuru batekin?

Konbinaketen erdiak zenbaki positiboak adieraziko ditu, beste erdiak negatiboak. Aukerak:

- Zeinua eta magnitudea
- Baterako osagarria
- Birako osagarria
- Gehiegia  $2^{n-1}$  edo  $(2^{n-1}-1)$

Ordenagailuen Egitura

## Zeinudun zenbakiak (2)

Zeinua eta magnitudea

- MSB zeinua: '0' positiboa, '1' negatiboa
- Besteek magnitudea
- Adibidea:
  - $0101=5$
  - $1101=-5$
  - $0000=0=1000=-0$  (adierazpen bikoitza zeroarentzat)

Ordenagailuen Egitura

## Zeinudun zenbakiak (3)

Baterako osagarria

- Zenbaki ez-negatiboek zeinuan eta magnitudean (Z&M) duten adierazpen bera.
- Praktikan, bit guztiak alderantzizatuz lortzen da ( $0 \leftrightarrow 1$ ).
- Adibidea:
  - $0101=5$
  - $1010=-5$
  - $0000=0=1111=-0$  (adierazpen bikoitza zeroarentzat)

Ordenagailuen Egitura

## Zeinudun zenbakiak (4)

Birako osagarria

- Zenbaki ez-negatiboek zeinurik gabekoan adierazpen bera (Z&M eta baterako osagarrian bezala).
- Praktikan, baterako osagarriari bat gehituz lortzen da.
- Adibidea:
  - $0101=5$
  - $1010+1=1011=-5$
  - $0000=0$  (adierazpen bakarra zeroarentzat → ikusitako beste adierazpenekin baino zenbaki bat gehiago adieraz daiteke).

Ordenagailuen Egitura

## Zeinudun zenbakiak (5)

- Oharra:

- Eragiketa gisa, baterako zein birako osagarria, edozein bit multzori aplika badakioke ere (bi norantzako eragiketak dira), zeinudun zenbakien adierazpenari dagokionez, zeinuan eta magnitudean bezala, pisurik handieneko bitak (MSB) zeinua adierazten du ('0' positiboa, '1' negatiboa).

Ordenagailuen Egitura

## Zeinudun zenbakiak (6)

### Gehiegia $2^{n-1}-1$ ( $2^{n-1}$ )

- Zenbaki guztiekin ( $2^{n-1}-1$ )ko gehiegia dute.
- ( $2^{n-1}-1$ ) kenduz zenbakia lortzen da.
- Adibidea:
  - $1111 = 15 - (2^{4-1} - 1) = 15 - (2^3 - 1) = 15 - 7 = 8$
  - $0000 = 0 - (2^{4-1} - 1) = -7$
  - $0111 = 0$  (adierazpen bakarra zeroarentzat → baterako osagarri edo zeinuarekin eta magnitudearekin baino zenbaki bat gehiago adieraz daiteke.

Ordenagailuen Egitura

## Zeinudun zenbakiak (7)

- Tarte adierazgarria n bitekin:

- Bitar positiboak:  $0 \leq Z \leq 2^n - 1$
- Zeinua eta magnitudea:  $-(2^{n-1} - 1) \leq Z \leq 2^{n-1} - 1$
- Baterako osagarria:  $-(2^{n-1} - 1) \leq Z \leq 2^{n-1} - 1$
- Birako osagarria:  $-2^{n-1} \leq Z \leq 2^{n-1} - 1$
- $2^{n-1}$  gehiegia:  $-2^{n-1} \leq Z \leq 2^{n-1} - 1$
- $(2^{n-1} - 1)$  gehiegia:  $-(2^{n-1} - 1) \leq Z \leq 2^{n-1} - 1$

Ordenagailuen Egitura

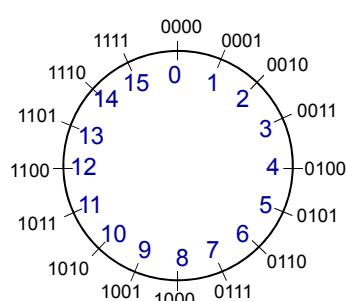
## Praktika

- Bete taula tarte adierazgarriarekin.

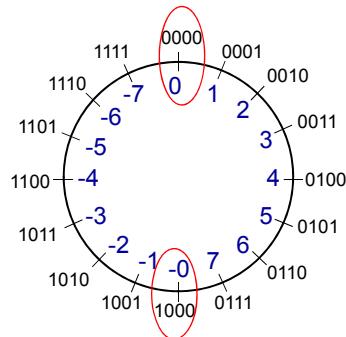
	4 bit	8 bit
Zeinurik gabe		
Zeinua eta magnitudea		
Baterako osagarria		
Birako osagarria		
Gehiegia (7, 127)		

Ordenagailuen Egitura

## Zeinudun zenbakiak (8)



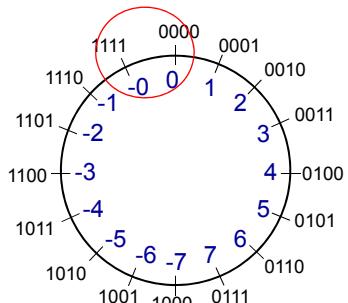
Zenbaki bitar positiboak



Zeinua eta magnitudea

Ordenagailuen Egitura

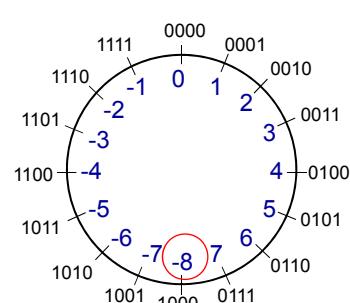
## Zeinudun zenbakiak (9)



1erako osagarria

$$A^{(1)} = 2^4 - 1 - |A|$$

Ordenagailuen Egitura



2rako osagarria

$$A^{(2)} = 2^4 - |A| = A^{(1)} + 1$$

## Zeinudun zenbakiak (10)

Hamartarra	Zeinu magnitudea	1erako osagarria	2rako osagarria	$(2^{n-1}-1)$ gehiegia
-8			<b>1000</b>	----
-7	<b>1111</b>	<b>1000</b>	<b>1001</b>	<b>0000</b>
-6	<b>1110</b>	<b>1001</b>	<b>1010</b>	<b>0001</b>
-5	<b>1101</b>	<b>1010</b>	<b>1011</b>	<b>0010</b>
-4	<b>1100</b>	<b>1011</b>	<b>1100</b>	<b>0011</b>
-3	<b>1011</b>	<b>1100</b>	<b>1101</b>	<b>0100</b>
-2	<b>1010</b>	<b>1101</b>	<b>1110</b>	<b>0101</b>
-1	<b>1001</b>	<b>1110</b>	<b>1111</b>	<b>0110</b>
-0	<b>1000</b>	<b>1111</b>	----	----
0	<b>0000</b>	<b>0000</b>	<b>0000</b>	<b>0111</b>
1	<b>0001</b>	<b>0001</b>	<b>0001</b>	<b>1000</b>
2	<b>0010</b>	<b>0010</b>	<b>0010</b>	<b>1001</b>
3	<b>0011</b>	<b>0011</b>	<b>0011</b>	<b>1010</b>
4	<b>0100</b>	<b>0100</b>	<b>0100</b>	<b>1011</b>
5	<b>0101</b>	<b>0101</b>	<b>0101</b>	<b>1100</b>
6	<b>0110</b>	<b>0110</b>	<b>0110</b>	<b>1101</b>
7	<b>0111</b>	<b>0111</b>	<b>0111</b>	<b>1110</b>
8	----	----	----	<b>1111</b>

Ordenagailuen Egitura

## Idazkera zientifikoa: koma higikorra (1)

$$Z=f \cdot 10^e$$

f: frakzio edo mantisa → doitasuna  
e: berretzailea → barrutia

**Koma higikorra:** konputagailuentzako bertsio bitarra

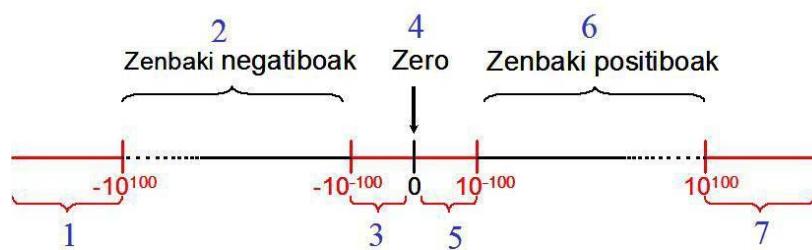
- FL (doitasun bikoitza, 64 bit)
- FS (doitasun simplea, 32 bit)

### • ANSI/IEEE Std. 754 (1985)

- Berretzailea (8 bit): normalizatutako zenbakientzat 127ko gehiegia.
- Berretzailean denak '0' eta denak '1' erreserbaturik.

Ordenagailuen Egitura

## Idazkera zientifikoa: koma higikorra (2)



- 1,3,5 eta 7 eskualdeak ezin dira irudikatu.
- Eragiketa aritmetiko baten emaitza 1 edo 7 eskualdean eroriz gero → *gainezkatze-errorea* (negatibo/positiboa).
- 3 edo 5 eskualdetan *azpigainezkatze errorea* ( $\approx 0$ ).
- Zenbaki diskretuak dira:  $0,1 \cdot 10^3 : 3 \approx 0,333 \cdot 10^2$  *biribilketa*.

Ordenagailuen Egitura

## Idazkera zientifikoa: koma higikorra (3)

- Konputagailuetan errepresentazio honen aldaera, non oinarria 2, 8 edo 16.
- Frakzio baten komaren eskuineko digitua ‘1’ denean, *normalizatuta* dagoela esaten da.
- Komaren eskuinean zeroak badaude → zenbakia ezkerrera desplazatu eta berretzailea dekrementatu (frakzioa normalizatzen da balioa aldatu gabe).

Ordenagailuen Egitura

## Idazkera zientifikoa: koma higikorra (4)

Adibidea:

23	22, 21 ... 16 15, 14, 13, 12 .....	2, 1, 0
+	berretzailea	frakzioa
-		

Oinarria=2, berretzailea 64 gehiegian.

Ez-normalizatua:

$$01010100.0000000000011011 = 2^{20} \cdot (2^{-12} + 2^{-13} + 2^{-15} + 2^{-16}) = 432$$

Normalizatua:

$$01001001.1101100000000000 = 2^9 \cdot (2^{-1} + 2^{-2} + 2^{-4} + 2^{-5}) = 432$$

Ordenagailuen Egitura

## Idazkera zientifikoa: IEEE 754 (1)

**ANSI/IEEE Std. 754 (1985)**

Modu normalizatuan, frakzioan 1 implizitua →

1	8	23	→	$(-1)^s \times 2^{(e-127)} \times (1+f)$
z	e	f		

a)

1	8	23
+	berretzailea	frakzioa

b)

1	11	52
+	berretzailea	frakzioa

a) Doitasun simplea

b) Doitasun bikoitza

Ordenagailuen Egitura

## Idazkera zientifikoa: IEEE 754 (2)

- Frakzioa eta berretzailea balio normalizatu batentzat, eta esanahia erreserbatutako kasuentzat:

Normalizatua	$\pm$	$0 < \text{Ber.} < \text{Max}$	Edozein bit multzo
Ez normalizatua	$\pm$	0	Zero ez den edozein bit multzo
Zero	$\pm$	0	0
Infinitu	$\pm$	1 1 1...1	0
Ez da zenbakia	$\pm$	1 1 1...1	Zero ez den edozein bit multzo

Ordenagailuen Egitura

## Eragiketa bitarrak (1)

- Eragiketa logikoak:
  - NOT
  - AND
  - OR
  - XOR
- Eragiketa aritmetikoak:
  - Zeinurik gabeko zenbakien batuketa/kenketa (A:0111, B:0100)
  - Kenketa → baterako/birako osagarrian batuketa

Ordenagailuen Egitura

## Errore detektatzaile/zuzentzaileak (1)

- Paritate bita: informazio bitei gaineratzen zaie, eta guztira '1' kopurua bikoitia (paritate bikoitia) edo bakoitia (paritate bakoitia) izateko beharrezko balioa hartzen dute ('0' edo '1'). Adostutako paritatea jakinda eta '1' kopurua begiratuz, bit bateko erroreak antzeman daitezke.
- *Informazioa 7 bit eta paritateko 1 izanik, zenbat konbinaketa dira posibeleak (errorerik gabe)?*
- Ezinezko konbinaketa batek jakinarazten digu biten batean errore bat egon dela, baina ezin dugu jakin zein bitetan.

Ordenagailuen Egitura

## Errore detektatzaile/zuzentzaileak (2)

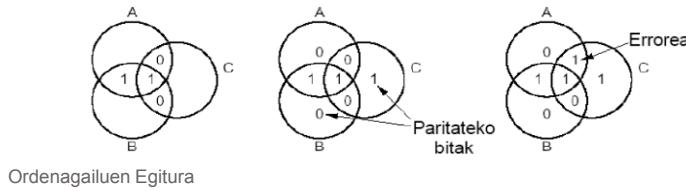
- Memoria-hitz bakoitzari bit gehigarriak eransten zaizkio → hitza irakurtzean, hauei esker jakin daiteke errorerik egon den (paritate bitak).
  - $m$  datu bit
  - $r$  egiaztapen bit
$$\left. \begin{array}{l} n=m+r \text{ biteko kode-hitz} \\ 2^n \text{ kode-hitzetatik } 2^m \text{ baliagarri} \end{array} \right\}$$
- Bi kode-hitz desberdintzen diren bit kopurua: **Hamming distantzia**. Legezko kode-hitz guztien artean Hamming distantzia minimoa: kodearen Hamming distantzia.

Ordenagailuen Egitura

## Errore detektatzaile/zuzentzaileak (3)

- Bit bakarreko d errore:
  - detektatzeko  $(d+1)$ eko distantzia duen kodea behar da.
  - zuzentzeko  $(2d+1)$ eko distantzia duena.
- $m$  biteko hitz batean bit bateko edozein errore zuzentzeko  $\rightarrow r$  egiaztapen bit /  $(m+r) \leq 2^r - 1$

Errore-zuzenketa adibidea ( $m=4, r=3$ ):



## Errore detektatzaile/zuzentzaileak (4)

### Hamming kodea (paritate bikoitza):

- \* 2ko berretura diren posizioetan, paritate-bitak daude.
- \* Bitak 1etik eta ezkerretik hasita zenbakitzenten dira.
- \*  $b$  datu-bitak  $b_1, b_2, \dots, b_j$  paritate-bitak egiaztatzen dute, eta  $b_1 + b_2 + \dots + b_j = b$  da.
- \*  $b_j$  paritate-bitak =  $2^i$  bita '1' duten datu-biten XOR.

Datua: 1111000010101110  $\rightarrow m=16 \rightarrow r=5$

0 0 1 0 1 1 1 0 0 0 0 0 1 0 1 1 0 1 1 1 0  
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21

\* errore bat badago  $\rightarrow$  errorea ematen duten paritate-biten posizioen baturak emango digu aldatu den bita.

## Errore detektatzaile/zuzentzaileak (5)

- *Adibidea*

Datua: 1111000010101110

$m=16 \rightarrow r=5$

0	0	1	0	1	1	1	0	0	0	0	0	1	0	1	1	0	1	1	0	
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21

- *Erroredun posizioa ezagututa, zuzentzea erroredun bita ukatzea baino ez da.*

Ordenagailuen Egitura

## Errore detektatzaile/zuzentzaileak (6)

*Praktika:*

- *Hamming (Ig.): dato 0101*
- *Hamming (Rx.): 0110101*
- *Hamming (Rx.): 0010101*

Ordenagailuen Egitura

## Informazioaren biltegiratzea (1)

- Flip-flopak

RS            JK            T            D

Ordenagailuen Egitura

## Informazioaren biltegiratzea (2)

Biegonkorrek bit bakarra biltegira dezakete. Bit konbinaketa biltegiratu ahal izateko, biegonkorra multzokatu beharko ditugu.

- Erregistroak
  - Biltegiratze-erregistroak
  - Desplazamendu-erregistroak
- Zenbatzaileak

Ordenagailuen Egitura

## Boole, Truth-Table, Karnaugh-ren mapak (1)

- **Booleren algebraren postulatuak:**
  1. Berberatasun elementuak.
  2. Elementu menderatzalea.
  3. Trukatze-proprietatea.
  4. Banatze-proprietatea.
  5. Osagarriaren axiomak.
  6. Idenpotentziaren teoremak.
  7. Inboluzio legea.
  8. Xurgatze teorema.
- **De Morganen legeak**

Ordenagailuen Egitura

## Boole, Truth-Table, Karnaugh-ren mapak (2)

- Boolear funtzioak

*Adib.: Diseina ezazu auto baten alarma (AL) gaitzen duen sistema, honako kasu hauetako bat gertatzen den bakoitzean: a) olioaren sentsoreak (OS) maila baxua adierazten du, tenperatura sentsoreak (TS) maila altua adierazten du, edo argiak (AR) piztuta daude atea (AT) zabalik dagoela.*

- Funtzioen murrizketa → Karnaugh-en mapak (maxterm eta minterm)

Ordenagailuen Egitura

## Multiplexadoreak eta kodetzaileak

- Multiplexadoreak / Demultiplexadoreak

- Kodetzaileak / Deskodetzaileak

Adib.:  $F = \sum(m1, m2, m6)$ . Implementa ezazu funtzioa deskodetzaile / multiplexadore batekin.

Ordenagailuen Egitura

## Batutzaileak

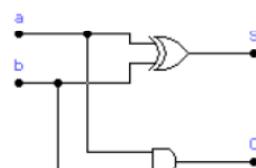
- Diseinua

- Erdi-batutzailea

- Sarrera moduan bi digitu bitar onartzen ditu eta irteera moduan bi digitu bitar ematen ditu.



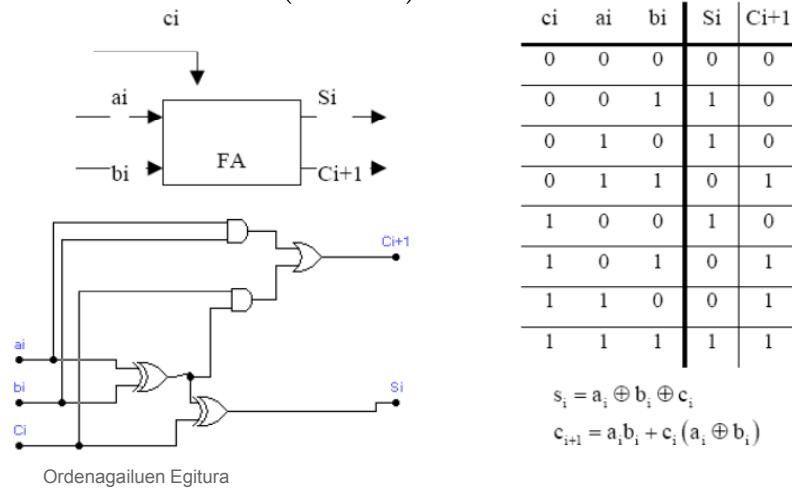
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Ordenagailuen Egitura

## Batutzaileak

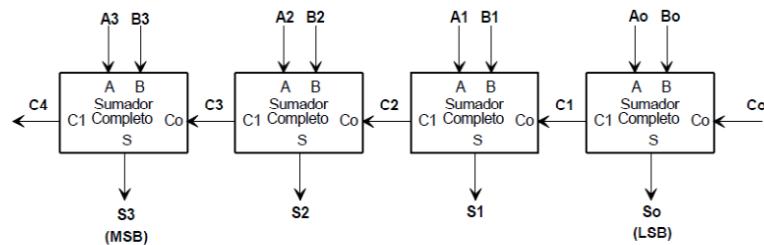
- Batutzaile osoa (full-adder)



## Batutzaileak

- Ripple-carry-adder

- Seriean daraman batutzaile paraleloa da bururakoa.
- Batugaiak bit asko dituzten zenbakiak badira, bururakoaren serie-hedapenak atzerapen handia sartzen du.

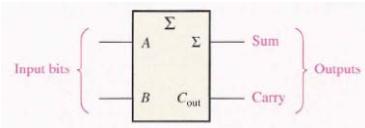


Ordenagailuen Egitura

# Batutzaileak

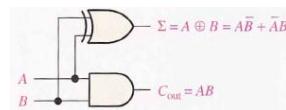
## • Laburpena:

### • Erdi-batutzailea

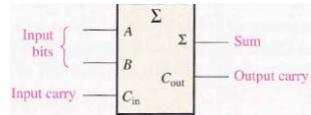


$$\Sigma = A \oplus B$$

$$C_{\text{out}} = AB$$



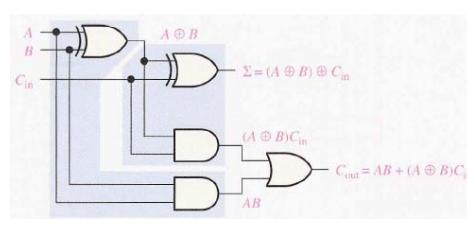
### • Batutzaile osoa



Ordenagailuen Egitura

$$\Sigma = (A \oplus B) \oplus C_{\text{in}}$$

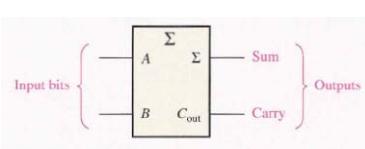
$$C_{\text{out}} = AB + (A \oplus B)C_{\text{in}}$$



# Batutzaileak

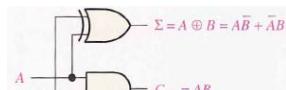
## • Laburpena

### • Erdi-batutzailea

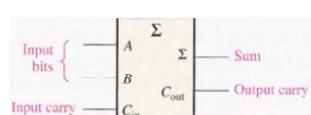


$$\Sigma = A \oplus B$$

$$C_{\text{out}} = AB$$



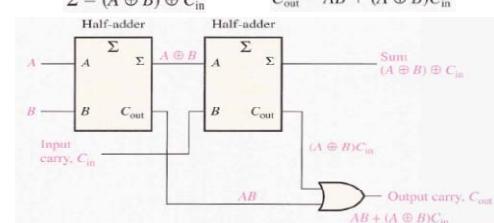
### • Batutzaile osoa



Ordenagailuen Egitura

$$\Sigma = (A \oplus B) \oplus C_{\text{in}}$$

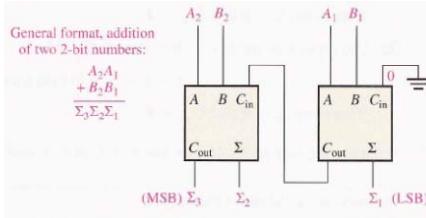
$$C_{\text{out}} = AB + (A \oplus B)C_{\text{in}}$$



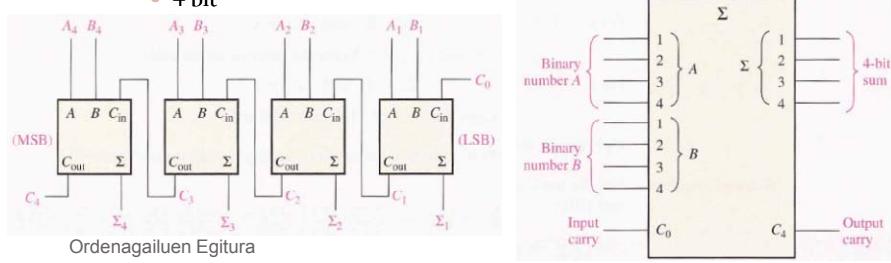
# Batutzaileak

- Batutzaile paraleloa

- 2 bit



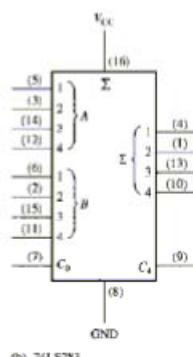
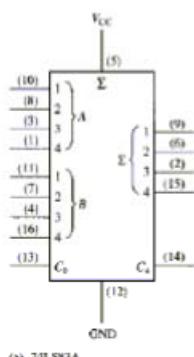
- 4 bit



# Batutzaileak

- Zirkuitu komertzialak: 7483 eta 74283

Sumadores en paralelo MSI de 4 bits.



Ordenagailuen Egitura

## Kentzaileak: batutzaileen bihurketa kentzaileetan

- Batutzaileak kentzaile bihurtzen dira zenbakien birako osagarria erabilita.
- Praktika:

$$(+5) + (+2) = (+7)$$

$$(-5) + (+2) = (-3)$$

$$(+5) + (-2) = (+3)$$

$$(-5) + (-2) = (-7)$$

$$(+5) - (+2) = (+3)$$

$$(-5) - (+2) = (-7)$$

$$(+5) - (-2) = (+7)$$

$$(-5) - (-2) = (-3)$$

Ordenagailuen Egitura

## 1. gaia

1-VON NEUMANN ARKITEKTURA

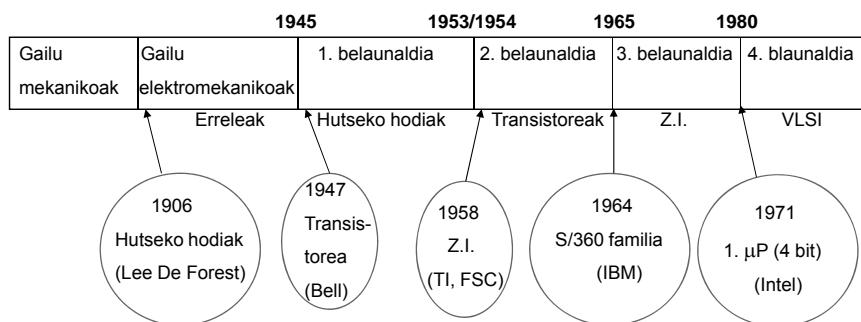
Ordenagailuen Egitura

## AURKIBIDEA

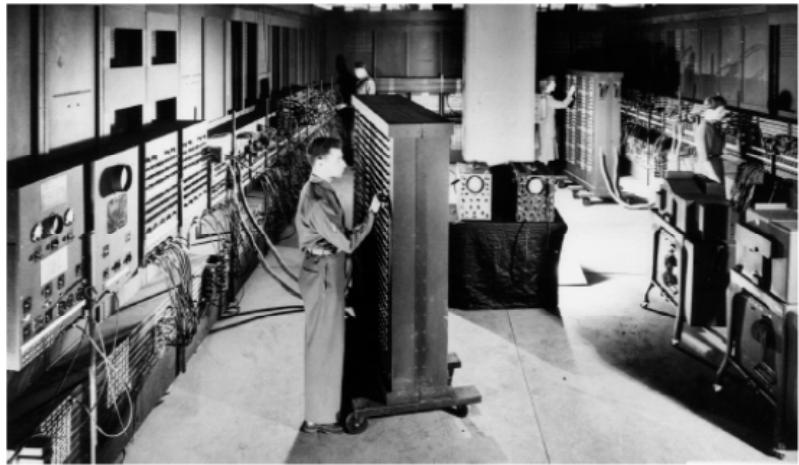
- Konputagailuen historiaren mugarriak
- Von Neumann *vs* Harvard
- Datu-bidea
  - Unitate aritmetikoa
  - Unitate logikoa
- Kontrol-unitatea
  - *Agindu-formatua*
  - Kontrol finkoa
  - Mikroprogramatutako kontrola
  - Konputagailua kanalizazioan (pipe-line)

Ordenagailuen Egitura

## Konputagailuen historia

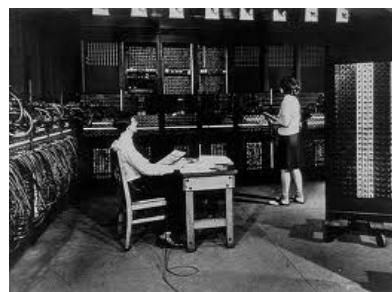
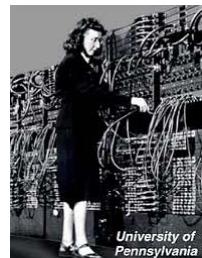
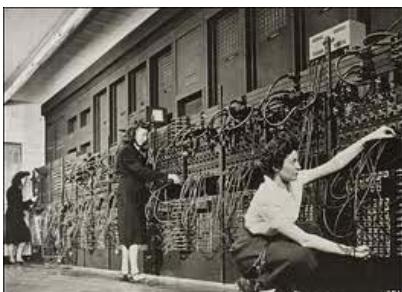


Ordenagailuen Egitura



ENIAC: *Electronic Numerical Integrator And Computer* (1946)  
J.W. Mauchly eta J.P. Eckert (Pennsylvaniako Unibertsitatea)

Ordenagailuen Egitura



Ordenagailuen Egitura

## Konputagailuen historia

- *Moore-en legea:*
  - *Siliziozko txipetan, dentsitatea 18 hilero bikoizten da.*
- *Rocken legea:*
  - *Erdieroaleen ekoizpenaren kostua 4 urtero bikoizten da.*

Ordenagailuen Egitura

## Von Neumann vs Harvard

- Ordenagailu batek jasotzen dituen aginduak interpretatu eta exekutatu egin behar ditu, eta emaitza itzuli.

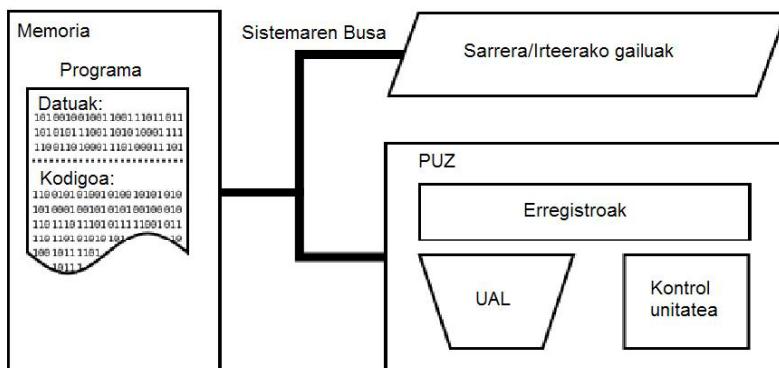
Zer behar du?



Ordenagailuen Egitura

## Von Neumann vs Harvard

- Von Neumann



Ordenagailuen Egitura

## Von Neumann vs Harvard

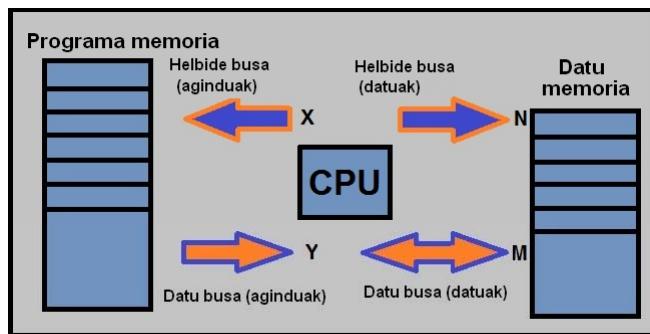
- Von Neumann

- Agindu guztiak UALetik pasatu behar dira.
- Mugak dakartza
  - Ez- von Neumann (parallelismoa)
  - Programagarritasuna

Ordenagailuen Egitura

## Von Neumann vs Harvard

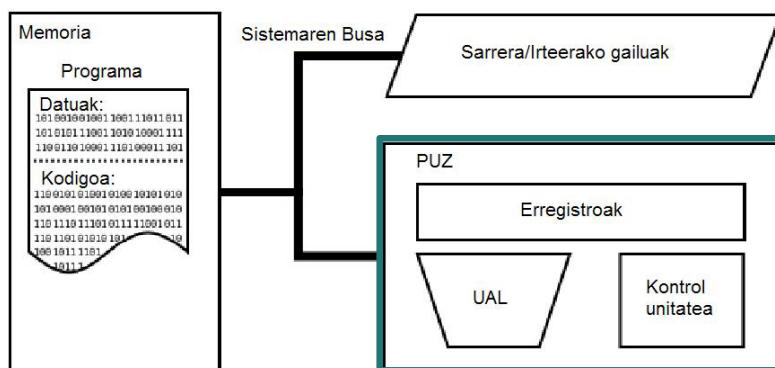
- Harvard



Ordenagailuen Egitura

## Barne-arkitektura

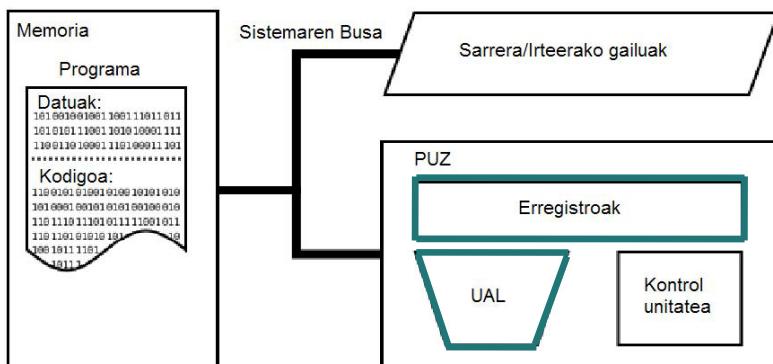
- Prozesamendu Unitate Zentrala (PUZ)



Ordenagailuen Egitura

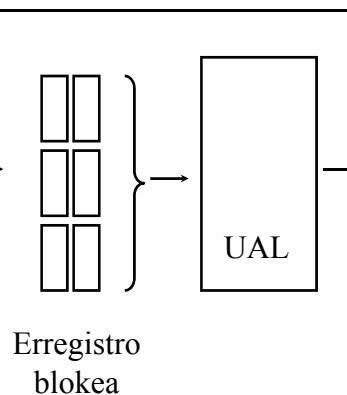
## Barne-arkitektura

- Datu-bidea



Ordenagailuen Egitura

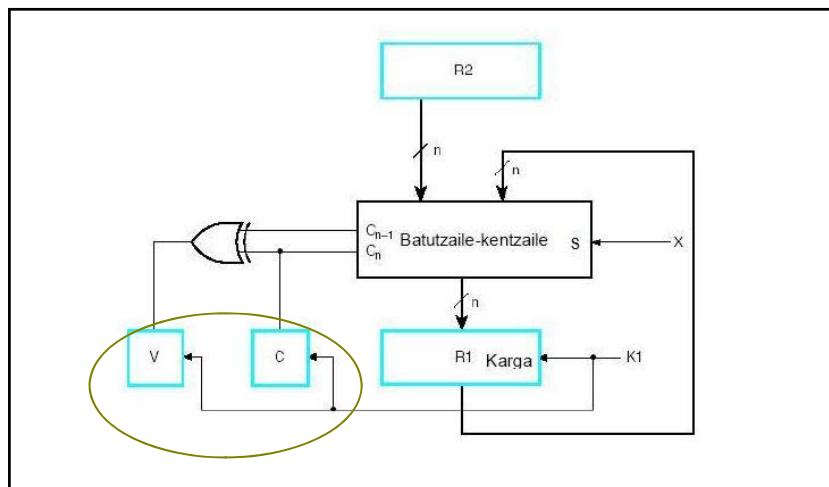
## Datu-bidea



- UAL eragiketak egiteko logika digitala.
- UAL erregistro guztiengun artean banatzen da.
- Busa( $k$ )

Ordenagailuen Egitura

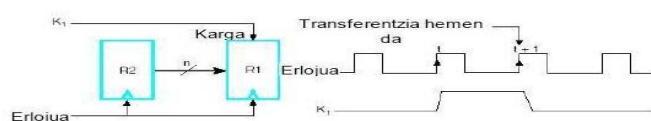
## Datu-bidea



Ordenagailuen Egitura

## Datu-bidea

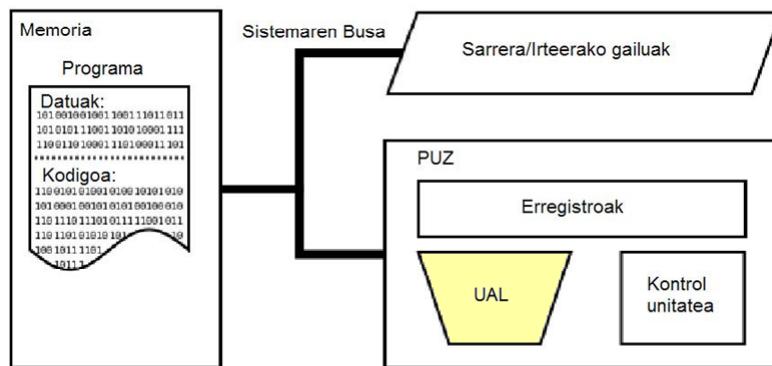
- n biteko batutzale/kentzailea.
- R1-en eta R2-ren datuak jasotzen ditu.
- Emaitza R1-en gordetzen du.
- X kontrol-aldagaiak eragiketa hautatzen du.
- K1-ek emaitza R1-en gordetzea ahalbidetzen du.
- V eta C flip-flop-etai gordetzen dira gainezkatzea (*overflow*) eta MSBren bururakoaren adierazleak.



Ordenagailuen Egitura

## Barne-arkitektura

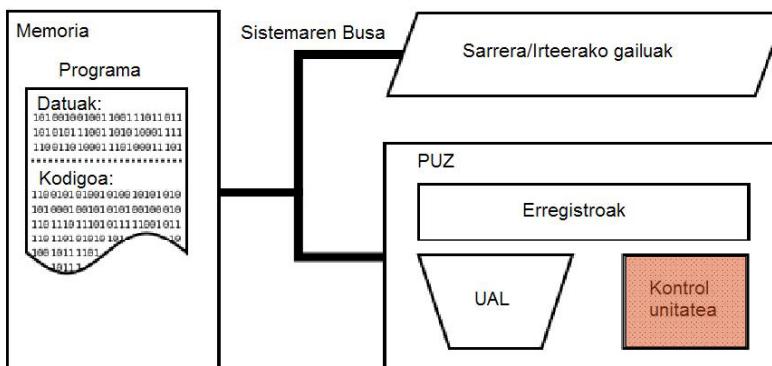
- UAL



Ordenagailuen Egitura

## Barne-arkitektura

- Kontrol-unitatea



Ordenagailuen Egitura

# 1. gaia

## 2- UNITATE ARITMETIKO LOGIKOA

Ordenagailuen Egitura

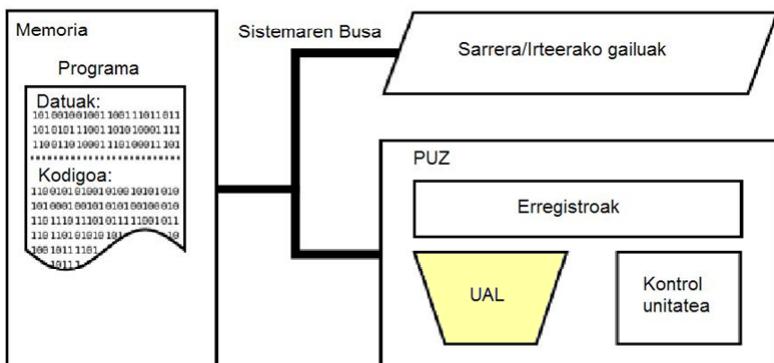
# AURKIBIDEA

- Konputagailuen historiaren mugarriak
- Von Neumann *vs* Harvard
- Datu-bidea
  - Unitate aritmetikoa
  - Unitate logikoa
- Kontrol-unitatea
  - *Agindu-formatua*
  - Kontrol finkoa
  - Mikroprogramatutako kontrola
  - Konputagailua kanalizazioan (pipe-line)

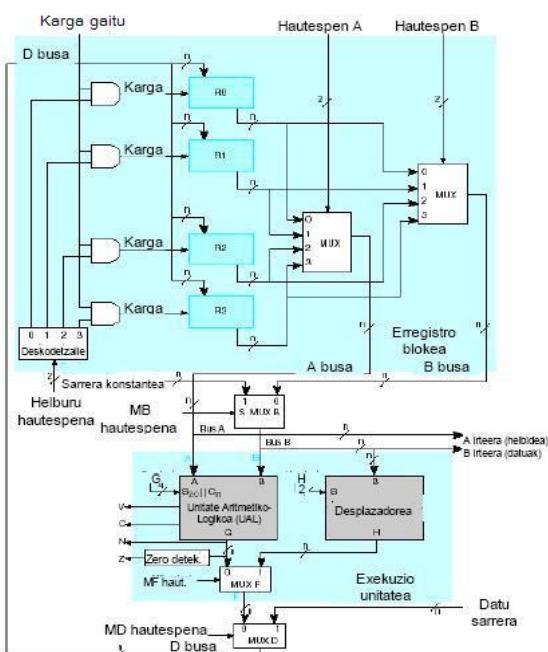
Ordenagailuen Egitura

## Barne-arkitektura

• UAL



Ordenagailuen Egitura



## Datu-bidea: bloke-diagrama

### Mikroaqindu baten adibidea:

R1  $\leftarrow$  R2 + R3

Kontrol-unitateak definitzen du:

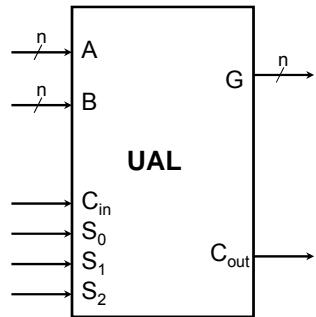
- Hautespén A → A busean R2-ko datua
  - Hautespén B eta MB → B busean R3-ko datua
  - G, UALen batuketa hautatzeko.
  - MF eta MD, UALen irteera D busean jartzeko.
  - Helburu-hautespéna eta idazketa-seinalea, datua R1-en gorde dadin.

Logic and computer design fundamentals-erakundatua

Ordenagailuen Egitura

## Datu-bidea: Unitate Aritmetiko Logikoa (UAL)

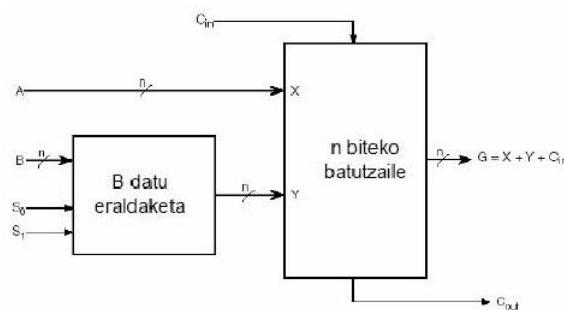
- Oinarrizko mikroeragiketa aritmetiko eta logikoak egiten dituen konbinaziozko zirkuitua.
- Kontrol-seinaleek eragiketaren exekuzioa bideratzen dute.
- Zirkitu aritmetikoa + zirkitu logikoa=UAL



n biteko UALen sinboloa

Ordenagailuen Egitura

## UAL: zirkuitu aritmetikoa (1)



• UAL, oinarrian, batutzaila bat da.

• Sarrerak kontrolatz, eragiketa aritmetiko desberdinak lor daitezke.

•  $G = A + Y + C_{in} \rightarrow$  n batutzaila eta 4:1 muxekin, edo sarrerako logikaren diseinua garatuz →

Hautespna		Sarrera		
S1	S0	Y	Cin=0	Cin=1
0	0	Dena 0	$G = A$	$G = A + 1$
0	1	B	$G = A + B$	$G = A + B + 1$
1	0	$\bar{B}$	$G = A + \bar{B}$	$G = A + \bar{B} + 1$
1	1	Dena 1	$G = A - 1$	$G = A$

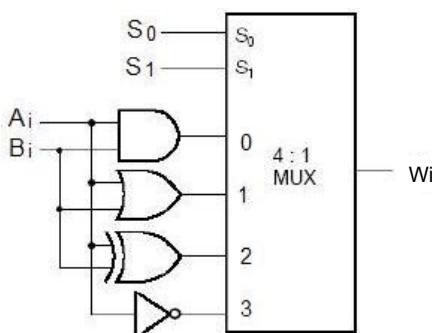
Ordenagailuen Egitura

## UAL: zirkuitu aritmetikoa (2)

S1	S0	Y
0	0	Dena 0
0	1	B
1	0	Ez B
1	1	Dena 1

Ordenagailuen Egitura

## UAL: zirkuitu logikoa

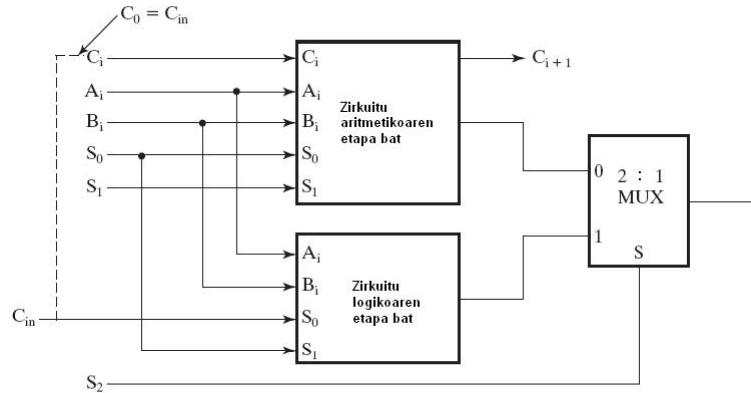


S1	S0	Irteera	Eragiketa
0	0	W=A · B	AND
0	1	W=A + B	OR
1	0	W=A $\oplus$ B	XOR
1	1	W=/A	NOT

- Bit mailako mikroeragiketa logikoak.
- Irudian, zirkuitu logikoaren etapa generiko bat eta egia-taula.
- Oinarrizko lau mikroeragiketa logiko: AND, OR, XOR eta NOT

Ordenagailuen Egitura

## UAL: zirkuitu osoa (etapa bat)



- Aurreko etapak konbinatuta  $\rightarrow$  8 eragiketa aritmetiko eta 4 logiko eskaintzen dituen zirkuitu aritmetiko-logikoaren etapa bat (n biteko UAL batek honelako n etapa).

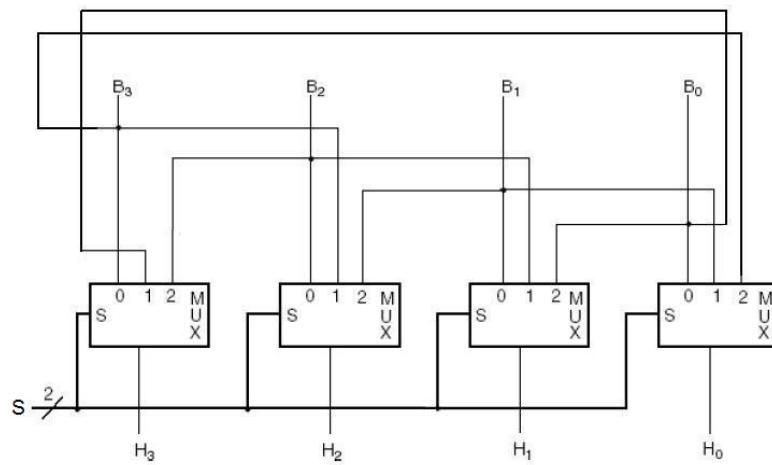
Ordenagailuen Egitura

## UALen eragiketen taula

S2	S1	S0	Cin	Eragiketa	Funtzioa
0	0	0	0	$W=A$	
0	0	0	1	$W=A+1$	
0	0	1	0	$W=A+B$	
0	0	1	1	$W=A+B+1$	
0	1	0	0	$W=A+B$	
0	1	0	1	$W=A+B+1$	
0	1	1	0	$W=A-1$	
0	1	1	1	$W=A$	
1	x	0	0	$W=A \cdot B$	
1	x	0	1	$W=A + B$	
1	x	1	0	$W=A \oplus B$	
1	x	1	1	$W=A$	

Ordenagailuen Egitura

## Desplazadorea



Ordenagailuen Egitura

## Datu-bidea: exekuzio-unitatearen kontrol-seinaleak

FS(3:0)	MF haut.	G haut.	H haut.	mikroeragiketa
		0 0 0 0	xx	$F = A$
		0 0 0 1	xx	$F = A + 1$
		0 0 1 0	xx	$F = A + B$
		0 0 1 1	xx	$F = A + B + 1$
		0 1 0 0	xx	$F = A + \bar{B}$
		0 1 0 1	xx	$F = A + B + 1$
		0 1 1 0	xx	$F = A - 1$
		0 1 1 1	xx	$F = A$
		1 x 0 0	xx	$F = A \cdot B$
		1 x 0 1	xx	$F = A + B$
		1 x 1 0	xx	$F = A \oplus B$
		1 x 1 1	xx	$F = \bar{A}$
		x x x x	0 0	$F = B$
		x x x x	0 1	$F = sr B$
		x x x x	1 0	$F = sl B$

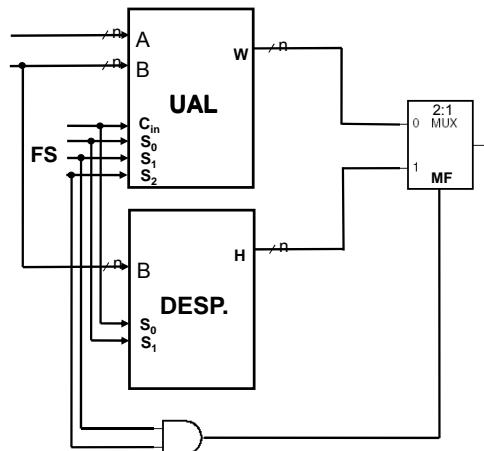
Ordenagailuen Egitura

Arimetikoak

Logikoak

Despl.

## Datu-bidea



- Erregistro-bankua (memoria baten antzekoa, non hautespen-seinaleak  $\approx$  helbideak baitira).

- Exekuzio-unitatea:

- Sarrerak:

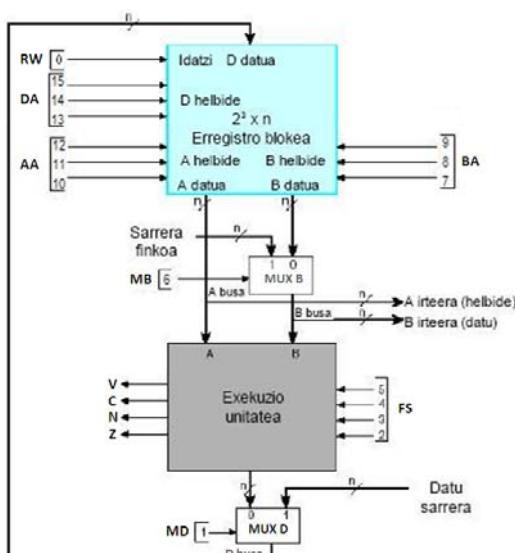
- A eta B busak
    - FS kontrol-seinaleak (12 aukera  $\rightarrow$  4 bit), H(3 aukera  $\rightarrow$  2 bit) eta MF

- Irteerak:

- D mux-en irteerak + egoera-bitak (V, C, N eta Z)

Ordenagailuen Egitura

## Datu-bidea eta kontrol-hitza



- Hautespen-seinaleak (erregistro-blokean 8 erregistro):

Ordenagailuen Egitura

## Datu-bidea: kontrol-hitza

- Kontrol-hitza:
  - Hautespen-seinaleen konbinaketa da (16).
  - Eremuetan banatuta (7).
  - Datu-bideak exekutatzen dituen eragiketak definitu eta zuzentzen ditu.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DA		AA		BA		MB		FS		MD		RW			

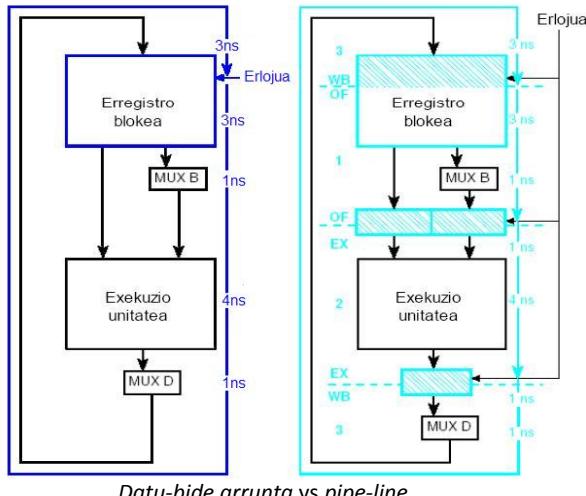
Ordenagailuen Egitura

## Kontrol-hitzaren kodifikazioa

DD, DA, DB		MB		FS		MD		RW	
R0	000	R	0	F=A	0000	Funtzioa	0	Ez idatzi	0
R1	001	Kte	1	F=A+1	0001	Datua	1	Idatzi	1
R2	010			F=A+B	0010				
R3	011			F=A+B+1	0011				
R4	100			F=A+/B	0100				
R5	101			F=A+/B+1	0101				
R6	110			F=A-1	0110				
R7	111			F=A	0111				
				F=A · B	1000				
				F=A + B	1001				
				F=A + B	1010				
				F=/A	1011				
				F=B	1100				
				F=sr B	1101				
				F=sl B	1110				

Ordenagailuen Egitura

## Datu-bidea: atzerapen-denborak



Datu-bidea + erregistroak → pipe-line

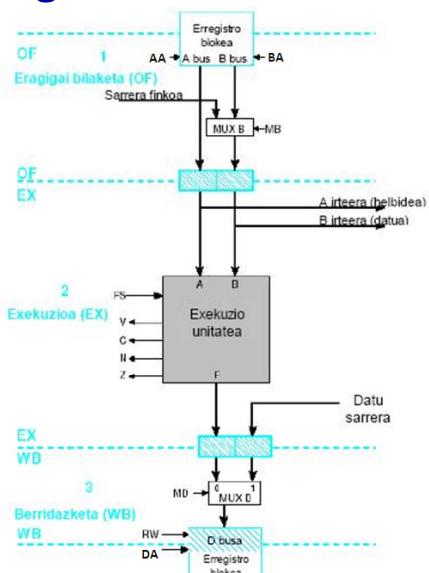
• Arrunta:

$$f = 1/12\text{ns} = 83.3 \text{ MHz}$$

• Pipe-line (idealki): hiru aldiz azkarrago

Ordenagailuen Egitura

## Datu-bidea: pipe-line datu-bidearen bloke-diagrama



Pipe-line exekuzioa duen datu-bidearen bloke-diagrama.

D mux-aren irteera erregistro-blokeria sartzen irudikatu ordez, birritan irudikatu da erregistro-blokea.

Ordenagailuen Egitura

## Mikroeragiketaren pipe-line exekuzioa

Mikroeragiketa		Erloju zikloa							
R1←R2-R3	1	1	OF	EX	WB				
R4←sl R6	2	2	OF	EX	WB				
R7←R7+1	3		OF	EX	WB				
R1←R0+2	4		OF	EX	WB				
Datu-irteera←R3	5		OF	EX	WB				
R4←datu-sarrera	6		OF	EX	WB				
R5←0	7		OF	EX	WB				

7 eragiketa 9 ziklotan, 21 ziklotan izan ordez (2,3 aldiz azkarrago). Kasurik hoberenean, 3 aldiz azkarrago (urdinez).

Ordenagailuen Egitura

## 1. gaia

3-KONTROL-UNITATEA

Ordenagailuen Egitura

## AURKIBIDEA

- Konputagailuen historiaren mugarriak
- Von Neumann *vs* Harvard
- Datu-bidea
  - Unitate aritmetikoa
  - Unitate logikoa
- Kontrol-unitatea
  - *Agindu-formatua*
  - Kontrol finkoa
  - Mikroprogramatutako kontrola
  - Konputagailua kanalizazioan (pipe-line)

Ordenagailuen Egitura

## Agindu-formatuak

- Agindua, bit multzo baten moduan aurkezten da.
- *Eremutan* banatzen da → bakoitza elementu bati esleituta dago eta hainbat funtzio zehazten ditu.
- *Eragiketa kodigoa* m biteko multzoa →  $2^m$  eragiketa zehaztu ditzake gehienez.
- *Helbide* eremuak → datuak non dauden esaten du.
- Prozesadoreak eragiketa baten bit-konbinaketa jaso eta behar den kontrol-hitzen sekuentzia eman behar du.

Ordenagailuen Egitura

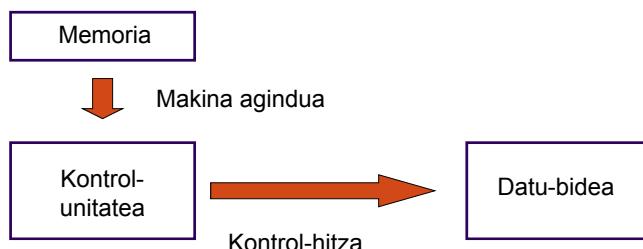
## Agindu-formatuak

15	9 8	6 5	3 2	0
Eragiketa-kodea	Erregistro helburu (DA)	Erregistro iturburu A (AA)	Erregistro iturburu B (BA)	
Erregistroak				
15	9 8	6 5	3 2	0
Eragiketa-kodea	Erregistro helburu (DA)	Erregistro iturburu A (AA)	Eragaia (OP)	
Berehalako eragia				
15	9 8	6 5	3 2	0
Eragiketa-kodea	Helbide (AD) ezkerra	Erregistro iturburu A (AA)	Helbide (AD) eskubia	

### Prozesadore xume baten hiru agindu-formatu

Ordenagailuen Egitura

## Kontrol-unitatea

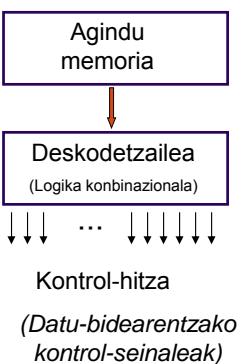


Kontrol-unitatea «itzultzalea» da. Bi metodo:

1. Kontrol finkoa
2. Mikroprogramatutako (biltegiratutako) kontrolaç

Ordenagailuen Egitura

## Kontrol-unitatea: kontrol finkoa

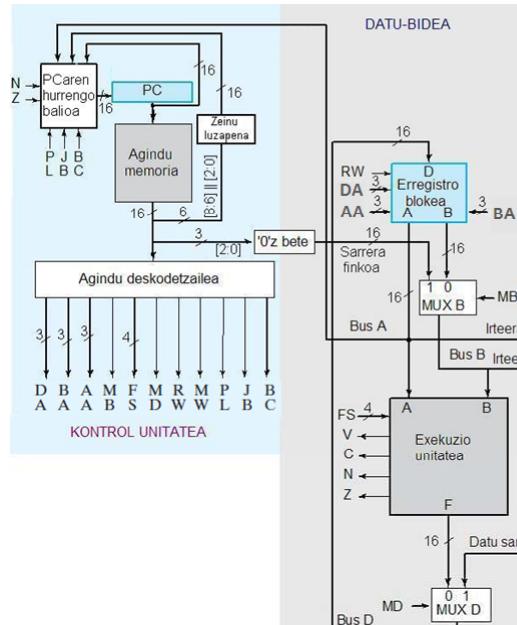


### Bereizgarriak:

- ✗ Diseinu logikoaren metodo klasikoak jarraituz diseinatzen da → neketsua eta garestia (\*)
- ✗ Eraldatzen zaila (birdiseinatu?)
- ☑ Baldintza berdineta biltegiratutako logika baino azkarragoa.

(\*) Gaur egun VLSIrentzako CAD diseinuak automatikoki ebazten ditu zaitasun gehienak.

Ordenagailuen Egitura

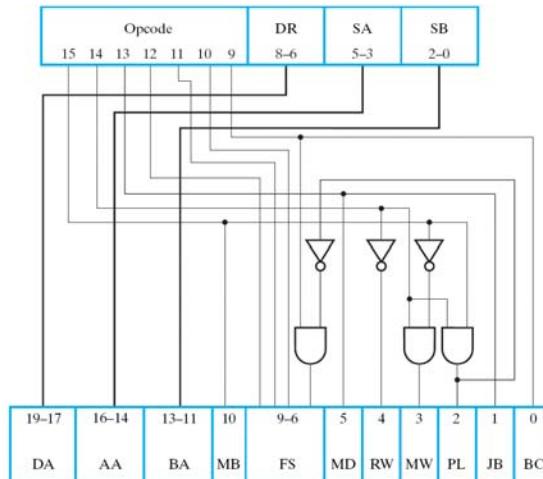


Ziklo  
bakarreko  
kontrol finkoa  
duen  
konputagailu  
baten adibidea

Ordenagailuen Egitura

Logic and computer design fundamentals-erakundea

## Kontrol-unitatea: kontrol finkoa



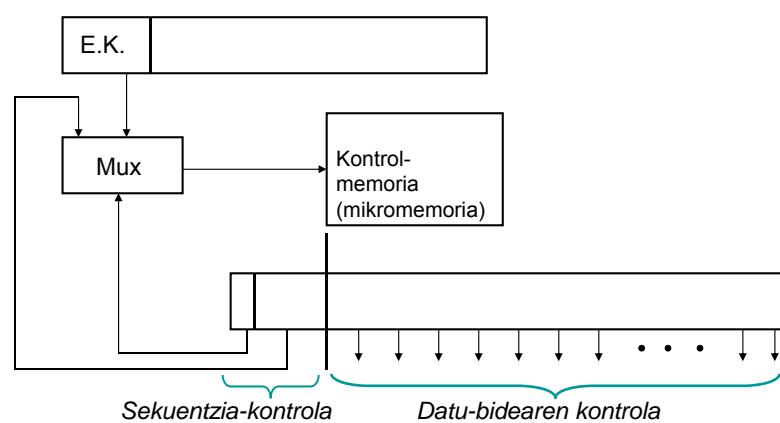
Deskodetzaile finkoa

Ordenagailuen Egitura

*Logic and computer design fundamentals*-etik eraldatua

## Kontrol-unitatea: mikroprogramatutako kontrola

Mikroprogramatutako kontrola (biltegiratutako kontrola)



Ordenagailuen Egitura

## Kontrol-unitatea: mikroprogramatutako kontrola

- Agindu batek → mikroprograma bat = ordenan dauden mikroaginduen multzoa
- Memorian mikrokodea (*firmware*)

### Ezaugariak:

1. Simpletasun kontzeptuala (\*).
2. Eraldatzen erraza (\*).
3. Agindu komplexuak gainera ditzake.
4. Agindu-joko desberdinak exekuta ditzaketen konputagailuak gara daitezke (emuladoreak ere bai).

(\*) *Mikrokodearen garapena lan neketsua da; beraz, diseinuan harware aldetik errazten dena firmware aldetik ordaintzen dela esan daiteke.*

Ordenagailuen Egitura

## Kontrol-unitatea: mikroprogramatutako kontrola

### Oinarrizko baldintzak:

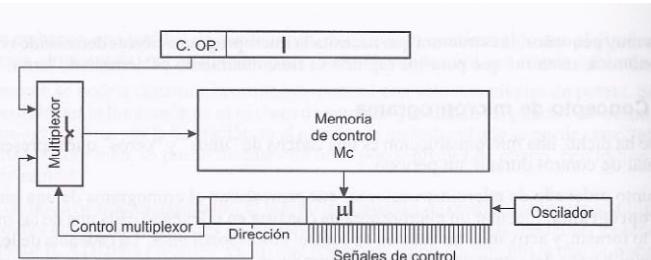
1. Makina-agindu guztiei dagozkien mikroprograma guztiak biltegiratzeko gaitasuna duen kontrol-memoria.
2. Makina-agindu bakoitzari dagokion mikroprograma esleitzeko prozedura (eragiketaren kodea (EK) → kontrol-memoriaren helbide).
3. Mikroprogramaren hurrenez hurreneko mikroaginduak irakurtzeko mekanismoa (eta mikroprograma berri batera amaitzean).
4. Baldintzatutako adarkatze makina-aginduak garatu ahal izateko, baldintzatutako mikroadarkatze-mekanismoa.

**Sekuentziatze esplizitu zein implizitu bidez ebatz daitezke.**

Ordenagailuen Egitura

## Kontrol-unitatea: mikroprogramatutako kontrola

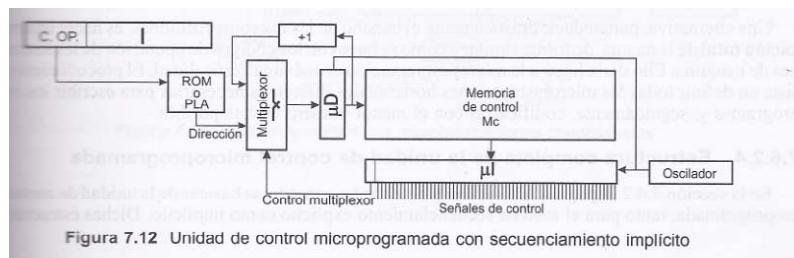
- Sekuentziatze esplizitua:
    - Mikroagindu bakoitzak hurrengoaren helbidea (ez da, beraz, sekuentziazo-mekanismorik behar).
    - Ez dira ordenan egon behar.
    - Kontrol-memoriaren zati handi bat behar.



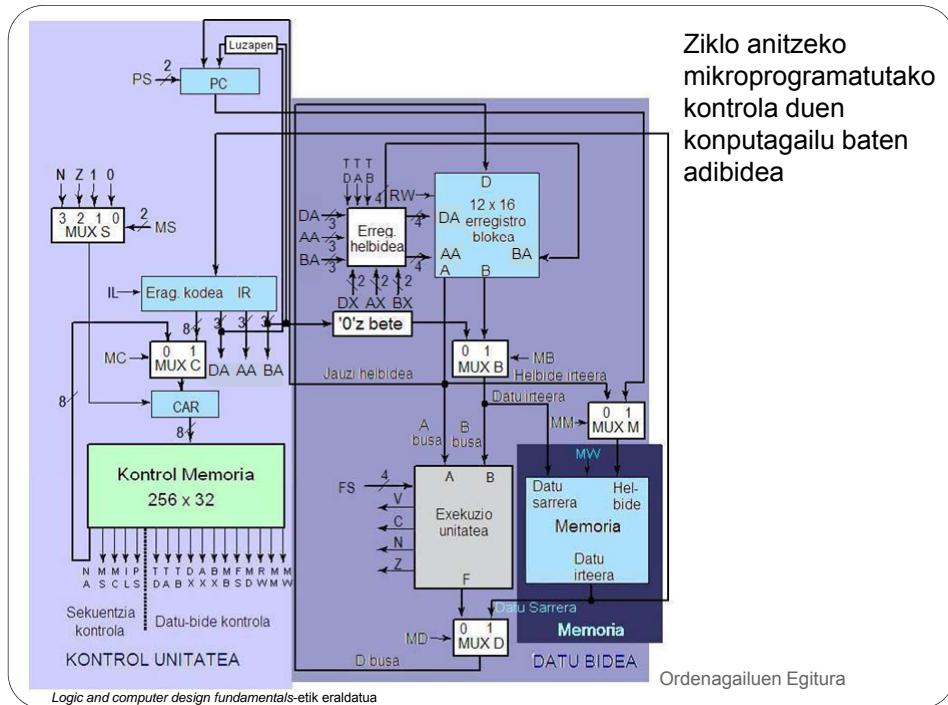
**Figura 7.11** Unidad de control microprogramada con secuenciamiento explícito  
Ordenaqailuen Egitura

## Kontrol-unitatea: mikroprogramatutako kontrola

- Sekuentziatze implizita:
    - Mikroprograma baten mikroaginduak jarraian biltegiratu behar dira memorian.
    - (2) eragiketaren kodearen eta helbidearen mux artean deskodetzaile txiki bat.
    - (3) mikrohelbide erregistro bat eta gehitzaila bat.



## Ordenagailuen Egitura



## Kontrol-unitatea: ziklo anitzeko mikroprogramatutako kontrola (5)

Mikroprogramaren sekuentziazioa

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NA		MS	M C	I L	PS	T D	T A	T B	DX	AX	BX	M B		FS	M D	R W	M M	M W													

Kontrol-hitzra

Kontrol-unitatera

Datu-bidera

Ordenagailuen Egitura

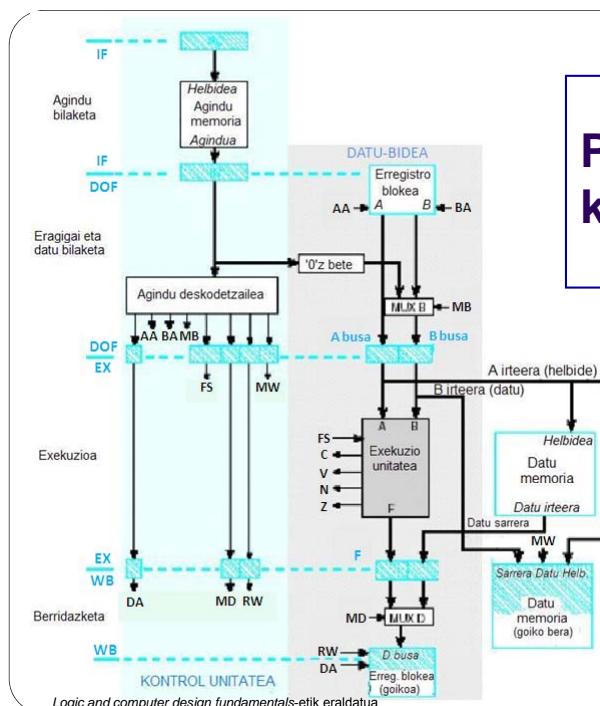
## Ziklo bakarreko kontrol finkoa vs mikroprogratutako ziklo anitzeko kontrola

Adibideen irudiak ikusiz, aztertu honako puntu hauek:

1. Memoriak (elkarrekin/banatuta, zergatik? Zer inplikatzen du horrek?)
2. Kontrol-memoriaren eta eragiketa-kodearen tamaina.
3. IR eta R8-R11 erregistroak (zergatik dira beharrezkoak? Zein kontrol-seinaleren beharra dute?)
4. Sekuentziazioa.

Ordenagailuen Egitura

## Pipe-line konputagailua



Ordenagailuen Egitura

## Pipe-line konputagailua

etapa	izena	partaideak	ardura
1	<b>IF</b> <i>Instruction Fetch</i>	PC (KU) Agindu-memoria (KU)	Agindu-memoriatik agindua eskuratu eta PCa eguneratu
	<b>IR</b>		Agindu-erregistroaren papera betetzen duen pipe-line plafoma
2	<b>DOF</b> <i>Decode and Operand Fetch</i>	Deskodetzailea (KU) Erregistro-blokea (DB)	IR deskodetu → kontrol-seinaleak: <b>AA, BA</b> eta <b>MB</b> etapa honetan datuak eskuratzeko Gainerakoak  <del>Erregistro hauetan, beranduago erabiliko diren kontrol-seinaleak biltegiratzten dira.</del>
	<b>EX</b> <i>Execution</i>	Exekuzio-unitatea (DB) Datu-memoriaren irakurketa/idazketa (DB)	UAL, memoria ala desplazamendu-eragiketa bat → <b>FS</b> eta <b>MW</b> hemen erabiltzen diren kontrol-seinaleak (datu-memoriaren irakurketa etapa honen zatitzat hartzen da → helbideratutako hitzaren edukia → Datuen Irteerara (Data Out))  3. etaparen emaitzak eta 4.erako kontrol-seinaleak Datu-memoriaren idazketa, plafoma honen zati.
4	<b>WB</b> <i>Write Back</i>	Erregistro-blokearen idazketa (DB)	<b>DA, MD</b> eta <b>RW</b> azken idazketa etapa honentzat.

Ordenagailuen Egitura

## Pipe-line konputagailua: pipe-line exekuzioaren jarduera

Pipe-line kanalizazioek atzerapenak orekatu dituzte:

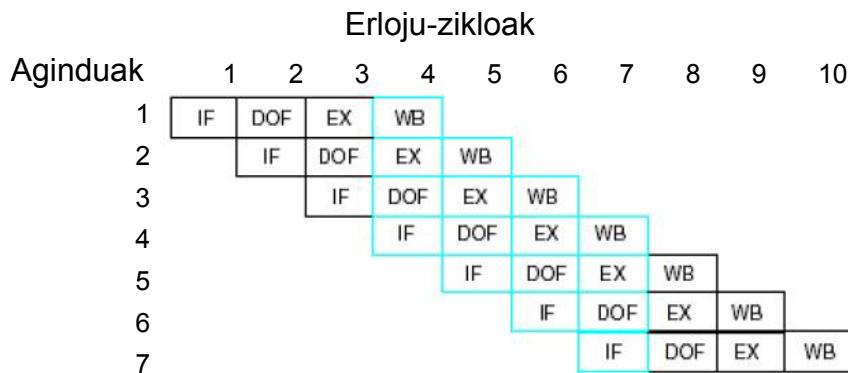
- Etapa bakoitzak  $\leq 5$  ns → erlojuaren  $f_{max} = 20$  Mhz

- Lehen agindu batek = 17 ns
- Orain agindu batek  $4 \cdot 5 = 20$  ns

} Azkarragoa da paralelotasuna erabiltzen bada.

Ordenagailuen Egitura

## Pipe-line konputagailua: pipe-line exekuzioaren jarduera



*Pipe-line programa baten exekuzioa*

Ordenagailuen Egitura

## Pipe-line konputagailua: pipe-line exekuzioaren jarduera

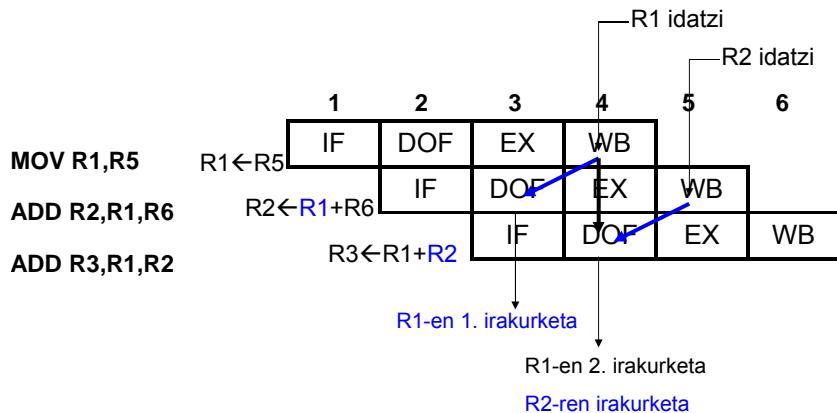
- Sarrera: 1-4 zikloetan 2,5 agindu
- Hobekuntza maximoa: 4-7 zikloetan (pipe-line guztsia beteta dagoenean)
- Guztira: 10 ziklotan 7 agindu

➔ Hobekuntza beti idealetan txikiagoa:

- pipe-linea bete/husteko denborak direla eta (etapa kopurua-1 ➔ agindu kopurua ↑ hauen eragina ↓)
- Datu-arriskua saihesteaagatik (➔)

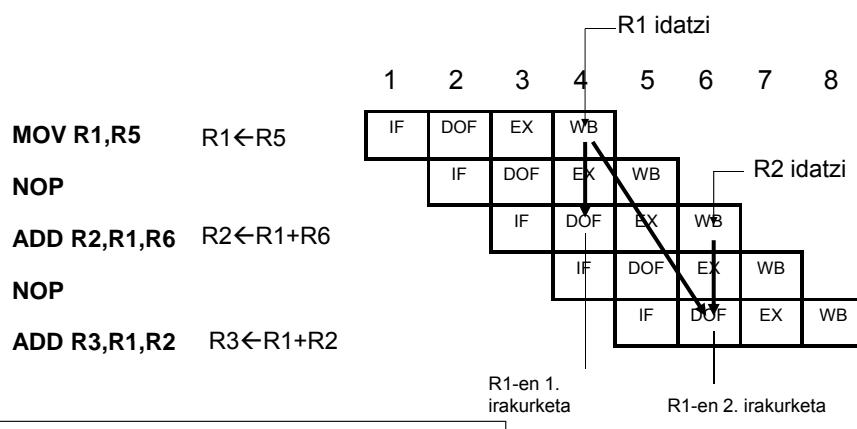
Ordenagailuen Egitura

## Pipe-line exekuzioaren jarduera: datu arriskua



Ordenagailuen Egitura

## Pipe-line exekuzioaren jarduera: datu arriskua, sw konponbidea



*Exekuzioa zuzena izango da erregistroen idatzera 4. etaparen lehen zatian, irakurketa 2. etaparen bigarren zatian suposatu baitugu.*

Ordenagailuen Egitura

## Pipe-line exekuzioaren jarduera: datu-arriskua, sw konponbidea

- Aginduak atzeratu, irakurri behar den erregistro bat ziklo horretan ala aurreko batean idatz dadin → adibidean, NOP aginduak gaineratuz erregistroen irakurketak atzeratzen dira (mikroprograman oinarritutako konponbidea da).
- *Pipe-line eragiketaren informazio zehatza behar da.*
- *Programa luzatzen da (agian, NOP ordez beste eragiketa bat exekutatzeko aprobetxatuz...)*

Ordenagailuen Egitura

## Pipe-line exekuzioaren jarduera: datu-arriskua, 1. hw konponbidea

- DOF etapan irakurri behar den eragigaietako bat hurrengo zikloan idatzi behar den erregistro batean badago → etetea, datu-arriskua dela eta. Ziklo horretan pipe-linea gelditzen da, eta jarraitzen dioten etapetan pipe-lineak burbuila bat duela esaten da.
- Ez dago NOP aginduak idazteko beharrik, baina denboraren ikuspuntutik berdina da penalizazioa.

Ordenagailuen Egitura

## Pipe-line exekuzioaren jarduera: datu-arriskua, 2. hw konponbidea

- Behar den datua ez dago oraindik erregistroan, baina D mux-aren sarreran egongo da jada → D' mux bat gaineratzen da, aurreko adibideko arriskuak detektatzeko logika berarekin → D' mux-etik zuzenean A edo B busera → ez du ziklo gehiago behar zuzen exekutatzeko.

Ordenagailuen Egitura

## 2. gaia

KONPUTAGAILUAREN AGINDUAK

Ordenagailuen Egitura

## AURKIBIDEA

- Oinarrizko kontzeptuak (definizioak)
- Agindu-formatuak
- Helbideratze moduak
- Agindu motak
- Fluxu-diagrama
- Konputagailuaren lengoia

Ordenagailuen Egitura

### Definizioak: arkitektura konputazionalaren kontzeptuak

- *Goi-mailako lengoia*
- *Behe-mailako lengoia* edo *Mihiztadura lengoia*: eragiketa-kode bitarrak eta helbideak izen sinbolikoekin ordezkatzen dituen lengoia sinbolikoa.
- *Makina-lengoia*: aginduak idazteko eta memorian biltegiratzeko erabiltzen den lengoia bitarra.
- *Arkitektura=Agindu multzoaren arkitekturak* (ISA, aginduen izen sinbolikoa eta kode bitarra), antolakuntzak eta hardwareak osatzen dute.

Ordenagailuen Egitura

## Definizioak: aginduaren egitura

- Konputagailu batek (oro har) izango ditu:
  - agindu multzo bat
  - zenbait agindu-egitura (formatu)
- Agindu formatua = agindu bitarraren bitak, eremutan banatuta, adierazten dituen kutxa errektangularra. Adibidez, izango ditu:
  - Eragiketa-kodearen eremua
  - Helbidearen eremua
  - Modu eremua (helbidearen eremua interpretatzeko)

Ordenagailuen Egitura

## Agindu-formatuak

15	9 8	6 5	3 2	0
Eragiketa-kodea	Erregistro helburu (DD)	Erregistro iturburu A (DA)	Erregistro iturburu B (DB)	

Erregistroak

15	9 8	6 5	3 2	0
Eragiketa-kodea	Erregistro helburu (DD)	Erregistro iturburu A (DA)	Eragigai (OP)	

Berehalako eragigaiak

15	9 8	6 5	3 2	0
Eragiketa-kodea	Helbide (AD) ezkerra	Erregistro iturburu A (DA)	Helbide (AD) eskubidea	

Jauzia eta adarkatzea

*Aurreko gaiko adibidean hiru hauek ikusi genituen (modu-eremurik ez duen adibide xume bat baino ez da).*

Ordenagailuen Egitura

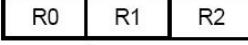
## Konputagailu baten oinarrizko execuzio-zikloa

1. Agindua memoriatik → kontrol-unitateko erregistro batera.
2. Agindua deskodetu → eragiketa eta helbideratze modua.
3. Eragigaiak bilatu (aginduaren helbide-eremua eta helbideratze modua erabiliz).
4. Eragigaiak memoriatik eskuratu.
5. Eragiketa executatu (prozesadorearen erregistroetan).
6. Emaitza behar den lekuan biltegiratzen du.
7. 1. pausora itzuli hurrengo aginduaren bila (PC).

Ordenagailuen Egitura

## Aginduaren egitura: helbideratze-arkitektura

Eragiketa-kodea	Modu	Helbide edo eragigai
-----------------	------	----------------------

ADD R0, R1, R2       $R0 \leftarrow R1 + R2$             Hiru helbide

ADD R1, R2       $R1 \leftarrow R1 + R2$             Helbide bi

ADD R2       $A \leftarrow A + R2$             Helbide bat

PUSH       $M[SP] \leftarrow R2$        $SP \leftarrow SP+1$       Helbiderik ez

*Aginduaren egitura: helbide esplizituak*

Ordenagailuen Egitura

## Aginduaren egitura: adibidea

Agindu hau exekutatzen dugu  $X = (A + B) \cdot (C + D)$ :

Hiru helbideko aginduekin:

ADD T1, A, B	$M[T1] \leftarrow M[A] + M[B]$
ADD T2, C, D	$M[T2] \leftarrow M[C] + M[D]$
MUL X, T1, T2	$M[X] \leftarrow M[T1] \times M[T2]$

Edo erregistroak erabiliz, behin-behineko gordeketak egiteko:

ADD R1, A, B	$R1 \leftarrow M[A] + M[B]$
ADD R2, C, D	$R2 \leftarrow M[C] + M[D]$
MUL X, R1, R2	$M[X] \leftarrow R1 \times R2$

*IEEE std. 694-1985 arauak gomendatutako makina-lengoaiako laburdura den mnemonikoa erabiliko dugu*

Ordenagailuen Egitura

## Aginduaren egitura: adibidea

Bi helbideko aginduekin:

MOVE T1, A	$M[T1] \leftarrow M[A]$
ADD T1, B	$M[T1] \leftarrow M[T1] + M[B]$
MOVE X, C	$M[X] \leftarrow M[C]$
ADD X, D	$M[X] \leftarrow M[X] + M[D]$
MUL X, T1	$M[X] \leftarrow M[X] \times M[T1]$

Ordenagailuen Egitura

## Aginduaren egitura: adibidea

Helbide bateko aginduekin:

LD A	$ACC \leftarrow M[A]$
ADD B	$ACC \leftarrow ACC + M[B]$
ST X	$M[X] \leftarrow ACC$
LD C	$ACC \leftarrow M[C]$
ADD D	$ACC \leftarrow ACC + M[D]$
MUL X	$ACC \leftarrow ACC \times M[X]$
ST X	$M[X] \leftarrow ACC$

Ordenagailuen Egitura

## Aginduaren egitura: adibidea

Helbiderik ez duten aginduekin:

PUSH A	$TOS \leftarrow M[A]$
PUSH B	$TOS \leftarrow M[B]$
ADD	$TOS \leftarrow TOS + TOS_{.1}$
PUSH C	$TOS \leftarrow M[C]$
PUSH D	$TOS \leftarrow M[D]$
ADD	$TOS \leftarrow TOS + TOS_{.1}$
MUL	$TOS \leftarrow TOS \times TOS_{.1}$
POP X	$M[X] \leftarrow TOS$

Ordenagailuen Egitura

## Aginduaren egitura

1) Honako agindu-egitura hau izanik...

Erag. K (6)	R1 (6)	R2 (6)	Eragigaia (14)
-------------	--------	--------	----------------

- a) Zein da zehaztu daiteken gehienezko agindu kopurua?
- b) Zenbat erregistro helbideratu daitezke?
- c) Eragigaiak zenbaki bitar naturalak badira, zein balioren arteko eragigaiak izan genitzake?
- d) Eta birako osagarrian egongo balira?

Ordenagailuen Egitura

## Aginduaren egitura

2) Memoriaren hitz-luzera 32 bitekoa bada, erregistro-blokeak 32 erregistro eta agindu-jokoak 110 agindu desberdin badituzte, agindu-egitura bakarrantzat:

- a) Zenbat bit behar ditu eragiketaren kodearen eremuak?
- b) Zenbat bit geratzen dira eragigaiarentzat? Hauek memoria helbideratzeko erabiliko balira, zein tamaina izan zezakeen horrek?
- c) Eta eragigai bat birako osagarrian adierazteko erabiliko balitz, zein zenbakiren artean egon zitekeen hori?

Erag. kodea	Erregistroa
-------------	-------------

Ordenagailuen Egitura

## Aginduaren egitura

3) 32 biteko agindu-egitura bat dugu, zeinak eragiketaren koderako ez baitu beti tamaina bera: '0'z hasten bada, 4 bitekoa da; '10'z hasten bada, 6koa; eta '11'ez hasiz gero 8koa. Zenbat eragiketa desberdin izan ditzakegu?

Erag. kodea

0---	
10----	
11-----	

Ordenagailuen Egitura

## Aginduaren egitura: helbideratze-arkitektura

Eragiketa-kodea	Modua	Helbidea edo eragigaia
-----------------	-------	------------------------

Aginduaren egitura

Helbideratze moduak:

- ✓ - Erabiltzaileari malgutasuna eskaini.
- ✓ - Helbide-eremuko bit kopurua murritztu.
- ✗ - Errendimendua jaits daiteke.
- ✗ - Konpiladoreek maiz ez dituzte era efektiboan erabiltzen.

Ordenagailuen Egitura

## Helbideratze moduak

- ZUZENA
- BEREHALAKOA
- ZEHARKAKOA
- ERLATIBOA
- INDEXATUA
- ERREGISTROA
- ZEHARKAKO ERREGISTROA

Ordenagailuen Egitura

## Helbideratze moduak

- ZUZENA
  - Aginduaren *helbide*-eremuak (datu-transferentzia zein eraldaketarako) eragigaiaren memoriako helbidea dauka.
  - [Adierazpen sinbolikoa \(adib.\): LDA ADRS](#)
  - [Erregistro-transferentzia: ACC ← M\[ADRS\]](#)

Ordenagailuen Egitura

## Helbideratze moduak

- BEREHALAKOA
  - Eragigaia aginduan bertan zehazten da (*helbide*-eremuia izan ordez *eragigai*-eremuia dela esan daiteke).
  - Erabilgarria da erregistroak konstante batean hasieratzeko.
  - LDA #NBR
  - ACC  $\leftarrow$  NBR

Ordenagailuen Egitura

## Helbideratze moduak

- ZEHARKAKOA
  - Aginduaren *helbide*-eremuak memoria-helbide bat dauka. Memoria-helbide horretan helbide efektiboa dago.
  - LDA [ADRS]
  - ACC  $\leftarrow$  M[M[ADRS]]

*Ikusi zuzenarekin ezberdintasuna ACC  $\leftarrow$  M[ADRS]*

Ordenagailuen Egitura

## Helbideratze moduak

### • ERLATIBOA

- Helbide efektiboa = aginduaren **helbide** eremua + zehaztutako PUZaren erregistro baten edukia (orokorrean PC)
- **LDA \$ADRS**
- **ACC ← M[ADRS+PC]**

Ordenagailuen Egitura

## Helbideratze moduak

### • INDEXATUA

- Helbide efektiboa = aginduaren **helbide** eremua (oinarrizko helbidea) + erregistro baten edukia (hasierako helbide horren eta datuaren arteko distantzia). Erregistro berezi bat edo erregistro-blokeko edozein izan daiteke.
  - Konputagailu batzuetan, erregistro bat dago espres helbideratze modu honentzat (implizitua).
  - Edozein izan bidaiteke, zehaztu egin behar da (esplizitua).
- *Adibidez, datuen array bat irakurtzeko (erregistroa gehituz).*
- **LDA ADRS (R1)**
- **ACC ← M [ADRS+R1]**

Ordenagailuen Egitura

## Helbideratze moduak

- **ERREGISTROA**

- Erregistroaren edukia = datua (ez dago memoria-helbiderik)
- **LDA R1**
- **ACC ← R1**

Ordenagailuen Egitura

## Helbideratze moduak

- **ZEHARKAKO ERREGISTROA**

- Erregistroaren edukia = datua duen memoriako helbidea
- **LDA (R1)**
- **ACC ← M[R1]**

Ordenagailuen Egitura

## Helbideratze moduak: adibidea

Erag.-kode	Modu	Helbideratze modua	Helbide efektiboa	Metagailua
250				
251	Helb. edo zen.= 500			
252	Hurrengo agindua			
400	700			
500	800			
752	600			
800	300			
900	200			

PC = 252

R1 = 400

ACC

Ordenagailuen Egitura

## Aginduen sailkapena

1. Datu-transferentziako aginduak
2. Datu-prozesamendurako aginduak
  1. Aritmetikoak
  2. Logikoak
  3. Desplazamendukoak
3. Programaren sekuentzia-kontrolerako aginduak

Ordenagailuen Egitura

## Agjinduen sailkapena: datu-transferentziako aginduak

- Datuak eraldatu gabe tokiz aldatu:
  - μParen erregistroak ↔ memoria
  - μParen erregistroak ↔ S/I-ko erregistroak
  - μParen erregistroak ↔ μParen erregistroak
- Adib. (agindu bakoitzarekin IEEE std. 694-1985 arauak gomendatutako bere makina-lengoaiako laburdura den mnemonikoa) → taula

Ordenagailuen Egitura

## Datu-transferentziako aginduak: taula

Izena	Mnemonikoa	
Irakurri	LD	<i>Load</i>
Gorde	ST	<i>Store</i>
Kopiatu	MOVE	<i>Move</i>
Trukatu	XCH	<i>Exchange</i>
Pilan sartu (bultza)	PUSH	<i>Push</i>
Pilatik atera (desagertu)	POP	<i>Pop</i>
Sarrera	IN	<i>Input</i>
Irteera	OUT	<i>output</i>

Ordenagailuen Egitura

## Aginduen sailkapena: datu-transferentziako aginduak (pila)

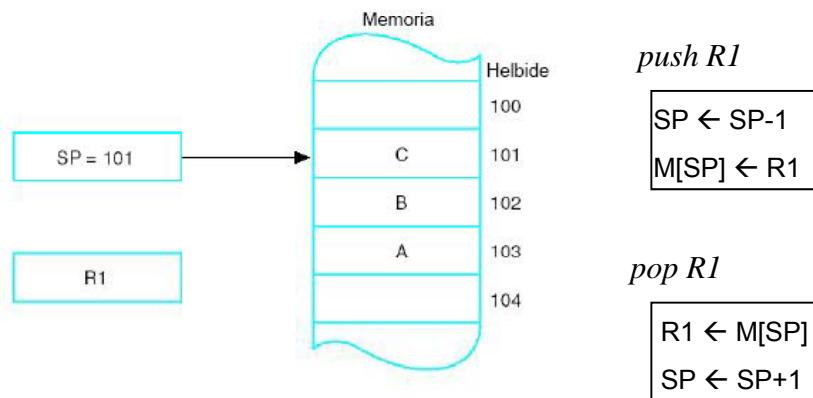
- Pila memorian → errendimendua ↓ → egoera informazioa maneiatzeko besterik ez (dei/itzulera eta etendurekin erlazionatutako procedura)
- POP → TOS irakurri eta SP eguneratu (hurrengo PUSH aginduarekin gainean idatziko da).
- SP hasieratu → automatikoki eguneratzen da eta beti dago eskuragarri → μPak ez du helbidea eman behar.
- SP-k pilaren TOS ala hurrengo posizioa adieraz dezake eta balio txikietarantz zein handietarantz haz daiteke, pilaren antolakuntzaren arabera.

SP ← SP-1  
M[SP] ← R1

R1 ← M[SP]  
SP ← SP+1

Ordenagailuen Egitura

## Aginduen sailkapena: datu-transferentziako aginduak (pila)



Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: agindu aritmetikoak

### Oinarrizko aginduak:

- 1. Batuketa
  - 2. Kenketa
  - 3. Biderketa
  - 4. Zatiketa
- Konputagailu oso txikiek  
lehen biak bakarrik, besteak  
programazio bidez.*

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: agindu aritmetikoak

Izena	Mnemonikoa	
Gehitu	INC	<i>Increment</i>
Gutxitu	DEC	<i>Decrement</i>
Batu	ADD	<i>Add</i>
Kendu	SUB	<i>Subtract</i>
Bideritu	MUL	<i>Multiply</i>
Zatitatu	DIV	<i>Divide</i>
Batu bururakoa	ADDC	<i>Add with carry</i>
Kendu mailegua	SUBB	<i>Subtract with borrow</i>
Alderantziz kendu	SUBR	<i>Subtract reverse</i>
Ezeztatu	NEG	<i>Negate</i>

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: bit-eraldaketa eta agindu logikoak

- Memorian edo erregistroetan dauden hitzengen eragiketa bitarrak gauzatu → erabilgarriak dira informazio bitarra daukaten bit multzoak maneatzeko (bit bakoitza aldagai boolean gisa).
  - Maskarak ahalbidetzen dituzte:

$$\begin{array}{l}
 \text{AND} \quad \begin{array}{ccccccccc} B_7 & B_6 & B_5 & B_4 & B_3 & B_2 & B_1 & B_0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \end{array} \\
 \hline
 \boxed{\quad}
 \end{array}
 \quad \text{OR} \quad \begin{array}{ccccccccc} B_7 & B_6 & B_5 & B_4 & B_3 & B_2 & B_1 & B_0 \\ 1 & 1 & 0 & 1 & 1 & 1 & 0 & 1 \end{array}$$

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: bit-eraldaketa eta agindu logikoak

Izena	Mnemonikoa	
‘0’an ipini	CLR	<i>clear</i>
‘1’ean ipini	SET	<i>set</i>
Ezeztatu	NOT	<i>complement</i>
Biderketa boolearra	AND	<i>AND</i>
Batuketa boolearra	OR	<i>OR</i>
Batuketa esklusiboa	XOR	<i>exclusive OR</i>
Bururakoa ‘0’an ipini	CLCRC	<i>clear carry</i>
Bururakoa ‘1’ean ipini	SETC	<i>set carry</i>
Bururakoa ezeztatu	COMC	<i>complement carry</i>

Ordenaqailuen Egitura

## Datu-prozesamendurako aginduak: desplazamendu-aginduak

- Despl. logikoa eskuinera → '0'ak sartu
- Despl. logikoa ezkerrera → '0'ak sartu (\*)
- Despl. aritm. eskuinera → zeinu-bitu mantendu
- Despl. aritm. ezkerrera → '0' bat sartu (\*)  
*(\*) berdinak baina aritmetikoak V flag-ean eragina*
- Birak = desplazamendu zirkularra
- Bira bururakoarekin = bururakoa biratu behar den erregistroaren luzapen moduan.

birako  
osagarriko  
zenbakien  
arauak

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: desplazamendua (logikoak vs aritmetikoak)

	Eskuinera	Ezkerrera
Desplazamendu logikoa	'0' bat sartu	'0' bat sartu (*)
Desplazamendu aritmetikoa	Zeinu-bitu mantendu	'0' bat sartu (*)

*(\*) berdinak, baina aritmetikoak eragina du gainezkatze-ikurrinarengan (overflow, V)*

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: desplazamendu-aginduak

Izena	Mnemonikoa
Desplazamendu logikoa eskuinera	SHR
Desplazamendu logikoa ezkerrera	SHL
Desplazamendu aritmetikoa eskuinera	SHRA
Desplazamendu aritmetikoa ezkerrera	SHLA
Bira eskuinera	ROR
Bira ezkerrera	ROL
Bira eskuinera bururakoarekin	RORC
Bira ezkerrera bururakoarekin	ROLC

Ordenagailuen Egitura

## Datu-prozesamendurako aginduak: desplazamendu-aginduak

Izena	Mnemonikoa	Diagrama
Despl. logikoa eskuin	SHR	0 → [C]
Despl. logikoa ezker	SHL	[C] ← 0
Despl. aritmetikoa eskuin	SHRA	0 → [C]
Despl. aritmetikoa ezker	SHLA	[C] ← 0
Bira eskuinera	ROR	0 → [C]
Bira ezkerrera	ROL	[C] ← 0
Bira eskuin bururakoarekin	RORC	0 → [C]
Bira ezker bururakoarekin	ROLC	[C] ← 0

*Kontuz! Hauek ez dira 8085en mnemoniko berak!*

Ordenagailuen Egitura

## Sekuentzia-kontrolerako aginduak

Izena	Mnemonikoa	
Adarkatzea	BR	<i>Branch</i>
Baldintza gabeko jauzia	JMP	<i>Jump</i>
Ezikusia egin	SKP	<i>Skip</i>
Procedura deia	CALL	<i>Call</i>
Proceduratik itzuli	RET	<i>Return</i>
Erkatu (kenketa)	CMP	<i>Compare</i>
Erkatu (AND)	TEST	<i>Test</i>

Ordenagailuen Egitura

## Fluxu-diagrama

- Fluxu-diagrama (*flowchart*) da prozesu edo algoritmo baten pausoak eta eboluzioa azaltzen dituen diagrama mota bat.
- Pausoak «kutxatilen» bidez adierazten dira, eta horiek gertatzeko ordena gezien bidez.
- Fluxu-diagramak erabiltzen dira prozesu edo programa bat diseinatu, aztertu zein dokumentatzeko.
- Prozesu baten pausoak grafikoki ikustea ahalbidetzen du, eta erraztu egiten du horiek ulertzea zein akats edo *bottleneck* direlakoak antzematea.

Ordenagailuen Egitura

## Fluxu-diagrama

### Blokeak

- **Elipsea** (edo izkina biribildun karratua): hasiera edo amaiera.
- **Karratua**: eragiketa, prozesu-pauso generikoa.
- **Erronboa**: aukera (bai/ez (T/F) motako erantzuna duen beharrezko galdera bat planteatzen du).
- **Ertz bietan marradun karratua**: azpierrutinak (prozesu-pauso konplexuak).
- **Paralelogramoa**: sarrera/irteera.
- **Gezia**: kontrolaren fluxua adierazten du; bloke batetik bestera joan daiteke edo bloke batetik gezi batera (prozesuaren exekuzioa, bukle (*loop*) baten barruan dagoela adieraziz).

Ordenagailuen Egitura

## Fluxu-diagrama

- **Adibidea** (gertakarietan oinarritutako programazioa): oinezkoen zeharkatze simplifikatua.  
Semaforo bat (autoentzat) berde dago oinezko batek eskaera-botoia sakatzen ez duen bitartean; hori gertatuz gero laranjara pasatzen da, eta 5 s geroago gorrira (oinezkoek 10 s dituzte gurutzatzeko); 10 s igaro ondoren, berdera itzultzen da.

Egin semaforo hori kontrolatzen duen programaren fluxu-diagrama, suposatuz sistemaren erlojuaren maiztasuna 1 Hz-ekoa dela, semaforoaren egoera adierazten duen aldagai “S” dela, eta «eskaera» botoia sakatu den (‘1’) edo (‘0’) adierazten duen aldagai bitarra.

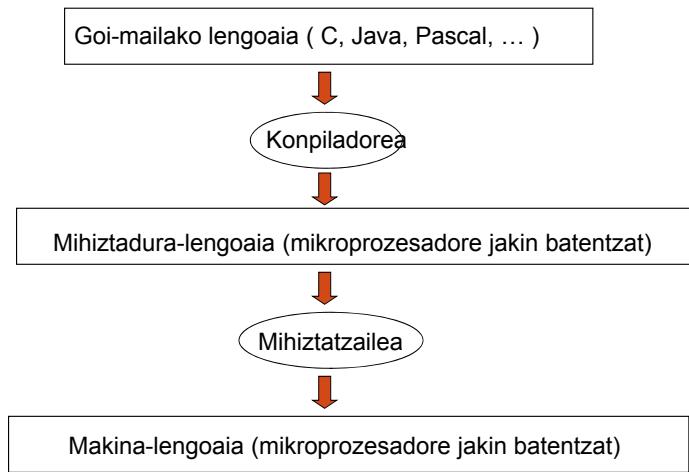
Ordenagailuen Egitura

## Abstrakzio-mailak

Maila	Adibidea
6	Erabiltzaile-maila
5	Goi-mailako lengoiaia
4	Mihiztadura-lengoiaia-
3	Sistemaren softwarea
2	Makina-lengoiaia
1	Kontrola
0	Logika digitala

Ordenagailuen Egitura

## Lengoaia digitala



Ordenagailuen Egitura

# Adibidea

Agindu-jokoaren  
arkitektura (ISA)

## Goi-mailako lengoaia

- #include <reg51.h>
- #define luces P3
- #define comutadores P1
- void main(void) {
- while(1) {
- luces = comutadores + 3;
- }

## Mihiztadura-lengoaia

```
MOV A,P1  
ADD A,#03H  
MOV P3,A  
SJMP ?C0001
```

## Makina-lengoaia

```
0000 E590  
0002 2403  
0004 F5B0  
0006 80F8
```

Ordenagailuen Egitura



## 3. gaia

AZPIERRUTINAK

Ordenagailuen Egitura

## AURKIBIDEA

- Definizioa eta oinarrizko aginduak.
- Azpierrutinen tratamendurako euskarria (azpierrutinaren exekuzioa eta aktibazio-blokearen kudeaketa).
- Etendurak *vs* prozedurari deiak.

Ordenagailuen Egitura

## Azpierrutina: definizioa

- Goi-mailako lengoaiak aldagai batzuk (parametro moduan) pasatuta eragiketa bat gauzatu eta emaitza batzuk kalkulatzen dituzten kode-bloke hauez baliatzen dira (*funtzio, prozedura edo metodoak*).
- **Azpierrutina**: parametro moduan emandako balio batzuekin eragiketa bat gauzatzen duen eta kodearen edozein puntutatik (azpierrutinatik ere bai) dei dakoileen kode zatia (mihiztadura-lengoaiaren testuinguruan).

Ordenagailuen Egitura

## Azpierrutinak: abantailak

- Problemaren zatiketa
  - *Idazten eta arazten errazagoak diren eginkizunetan.*
- Kode erredundantea ekiditen du.
- Kode kapsulatua
  - *Eginkizun ezberdinak parametroen eta emaitzen truke bidez komunikatzen direnez elkarrekin, eginkizun baten aldaketek ez dute aldaketarik behartzen gainerako programetan.*
  - *Programa batean baino gehiagotan berrerabiltzea ahalbidetzen du (liburutegiak).*

Ordenagailuen Egitura

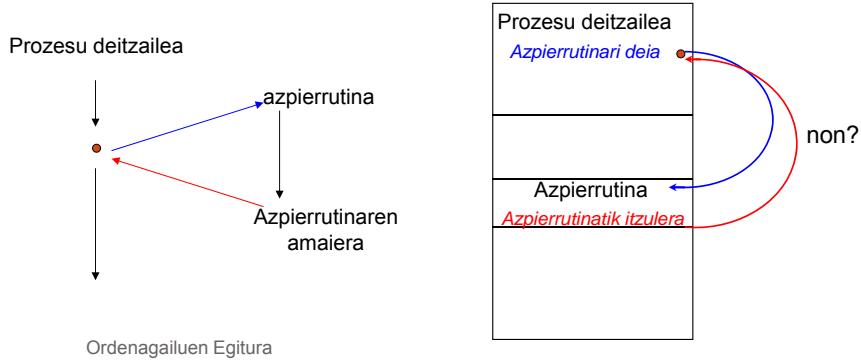
## Azpierrutina: orokortasuna

- Datu desberdinenzat (parametroak) problema berdina ebatzi behar da → orokortasuna behar:
  - Azpierrutinari deia eta azpierrutinatik itzulera
  - Parametroak eta emaitzak trukatzea

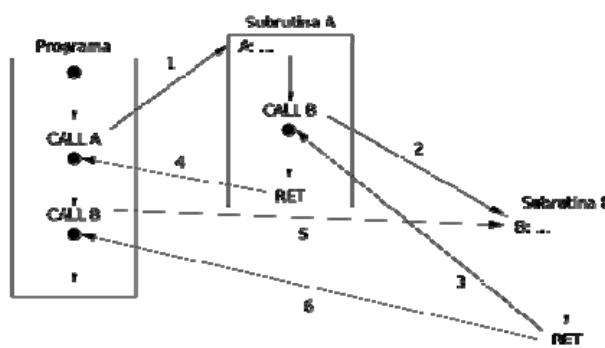
Ordenagailuen Egitura

## Azpierrutina: deia eta itzulera

Prozesu deitzaleak azpierrutina deitzen du, kalkuluak gauzatu ditzan behar dituen parametroak pasatz, eta emaitza itzultzen dionean bere exekuzioa jarraituko du.



## Azpierrutina: deia eta itzulera



Azpierrutinen dei habiaratuak

Ordenagailuen Egitura

## Sekuentzia-kontrolerako aginduak

Izena	Mnemonikoa	
Adarkatzea	BR	<i>Branch</i>
Baldintza gabeko jauzia	JMP	<i>Jump</i>
Ezikusia egin	SKP	<i>Skip</i>
Prozedura-deia	CALL	<i>Call</i>
Prozeduratik itzuli	RET	<i>Return</i>
Erkatu (kenketa)	CMP	<i>Compare</i>
Erkatu (AND)	TEST	<i>Test</i>

Ordenagailuen Egitura

## Azpierrutina: deia eta itzulera

- Azpierrutinari deia
  - **CALL** etiketa
- Azpierrutinatik itzulera
  - **RET** (ez du parametrorik)

Ordenagailuen Egitura

## Azpierrutina: deia eta itzulera

- Azpierrutinari deia
  - **CALL** etiketa.
  - Oraingo PCren balioa gorde (itzulera-helbidea).
  - Azpierrutinaren helbidea PCn biltegiratu.
- Azpierrutinatik itzulera
  - **RET** (ez du parametrorik).
  - Itzulera-helbidea berreskuratu PCn.

Ordenagailuen Egitura

## Azpierrutina: deia eta itzulera

- Non gordeko dugu itzulera-helbidea?

—**Erregistro batean?** Azpierrutinen habiaratzea ezintzen du.

—**Memorian?** RET aginduak kokagune ezaguna behar du (implizitua).

**Pilan?** Azken posizioa beti eskuragarri duen (SP) eta dinamikoki hazten den LIFO egitura.

*Programatzailearen erantzukizuna da, azpierrutinaren execuzioa amaitzean, pila hasieran bezala egotea.*

Ordenagailuen Egitura

## Azpierrutina: azpierrutinaren definizioa

- Azpierrutinaren definizioan:
  - Parametro kopurua
  - Mota (zenbaki osoa, karaktere katea...)
  - Nola pasako dira:
    - balioz (parametroa)
    - erreferentiaz (helbidea)
  - Non:
    - erregistroetan
    - memorian
    - pilan

Ordenagailuen Egitura

## Azpierrutina: parametroak trukatzea

- Erregistro bidezko parametroak trukatzea
- Programa deitzaileak eta deitutakoak onartzen dute parametroak erregistro jakin batzuetan gordeko direla. CALL aginduaren aurretik, programa deitzaileak beharrezko balioak jarriko ditu erregistro hauetan; deiaren ondoren, azpierrutina datu horiek prozesatzen hasten da zuzenean.

→ *desabantaila: xede orokorreko erregistro kopuru mugatua (oso eraginkorra parametro gutxi eta emaitza bakarra duten azpirrutinekin, prozesadoreak ez baitu memorian daturik biltegiratu behar).*

Ordenagailuen Egitura

## Azpierrutina: parametroak trukatzea

- Memoria bidezko parametroak trukatzea
  - Memoria-eskualde bat definitzen da, deia egiten zein jasotzen duenarentzat ezaguna dena; bertan, parametroen eta emaitzaren balioak kopiatzen dira elkarrekin trukatzeko.
    - *abantaila: hautazko parametro kopurua*
    - *desabantaila: eskualde hauetan aldez aurretik definiturik egon behar dira; parametro-eskualde anitzak habiaratutako azpierrutinen kasuan → amaitzear dauden azpierrutina adina eskualde behar dira (itzulera-helbidearekin bezala!)*

Ordenagailuen Egitura

## Azpierrutina: parametroak trukatzea

- Pila bidezko parametro trukatzea
  - Parametroak eta emaitzak behin-behineko datuak dira, indarrean denbora epe jakin batean besterik ez daudenak; gainera, horien sortze- eta desegite-ordena habiaratutako deietan egokia da pilaren kudeaketarako mekanismoentzat. Biltegiratze-ordena ezaguna izan behar da.
    - *Nola heldu parametroen eskualde honetara?*

SP + helbideratze indexatua

**Baina kontuz, azpierrutinaren exekuzioan zehar pila alda daiteke eta!**

Ordenagailuen Egitura

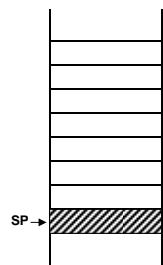
## Azpierrutina: parametroak trukatzea

- Parametro eta emaitzen eskualdera desplazamendu konstante bidez heltzeko, lehen aginduek beste erregistro batean kopiatzen dute SPren balioa (horren edukia aldez aurretik pilan gorde da) → **aktibazio-blokeari erakuslea**.
- Azpírrutinaren exekuzioa amaitzean, alderantzizko ordenan desegiten da pilan sortutako datu-egitura.
- **Aktibazio-blokea:** emaitza, parametroak, itzulera-helbidea eta aktibazio-blokearen erakusle gisa erabiliko den erregistroaren jatorrizko balioa barne dituen memoriaren pila zatia da.

Ordenagailuen Egitura

## Azpierrutina: aktibazio-blokea

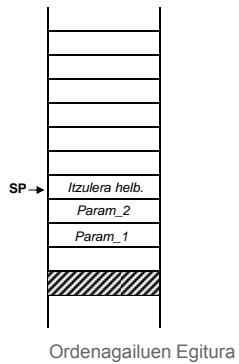
- Aktibazio-blokearen kudeaketa: programa deitzalea



Ordenagailuen Egitura

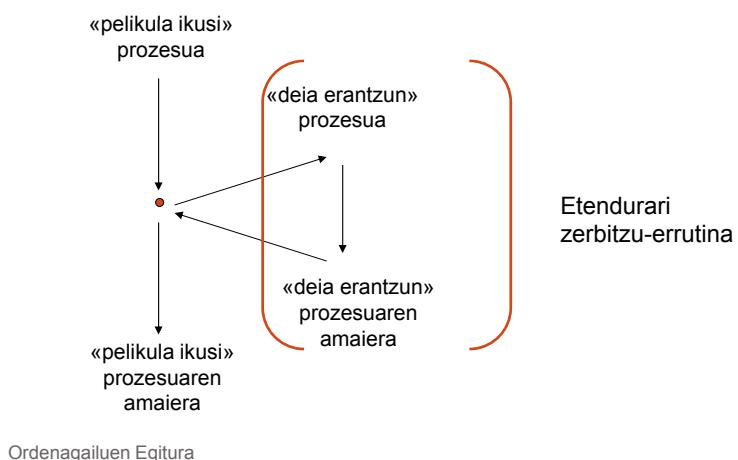
## Azpierrutina: aktibazio-blokea

- Aktibazio-blokearen kudeaketa: deitutako programa (azpierrutina)



## Etendurak

- Etxean pelikula bat ikusten ari zarela, tinbreak jotzen du...



## Etendurak

- Etendura bat gertatzen denean, programaren exekuzio normala hausten da etendurari zerbitzua ematen dion azpierrutina exekutatzeko; horren amaieran, programaren sekuentzia normalera itzultzen da. Procedura-deiaren antzekoa da, baina ez berdina:
  1. Agindu baten ordez, aldez aurretik ikusi ezin daitekeen (kanpo/barne) seinale batek eragiten du.
  2. Zerbitzu-programaren helbidea hardware bidez zehazten da (ez dago helbide-eremurik).
  3. Etendura bat gertatzen denean, ez da nahikoa PC gordetzea; erreregistro multzoaren informazioa (edo honen zati bat) gorde behar da.

Ordenagailuen Egitura

## Etendurak

- **Hardware etendura**
  - Hw errekurtsio batek arreta behar duenean → asinkronoa (lehenengo uneko makina-agindua amaitu, ondoren zerbitzu eman): *temporizadorea, elikadura hutsegitea, S/Iko gailuak (multiprozesaketa + partekatutako baliabidea (sistema eragileak kudeatuta) → «polling» ez-eraginkorra → hw etendura)...*
- **Software etendura**
  - Programatzaleak sartutakoak (sinkronizatua) (INT)
- **Tranpak (*traps*)**
  - PUZak errore-egoera baten aurrean sortutakoak: *datu multzo baten erabilera okerra edo ilegalak, zerorekin zatiketa, debekaturiko helbideratze bat...*  
Programatzaleak sartutakoak dira, baina nahigabeen (sinkronizatua).

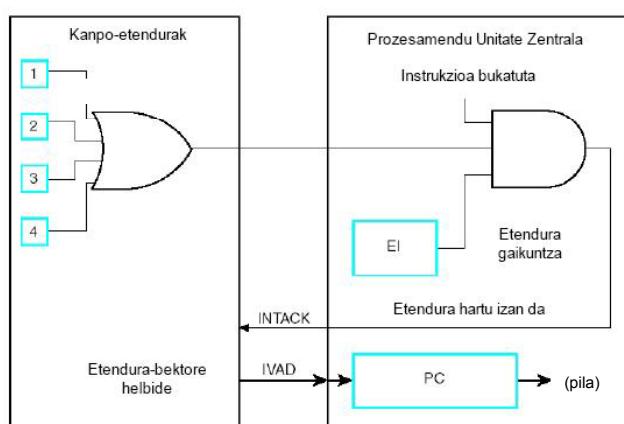
Ordenagailuen Egitura

## Etendurak

- Garrantziaren arabera:
  - Maskagarriak (ezgaitu daitezke)
  - Ez-maskagarriak (beti daude gaituta)
- Hw etendura batean, nola daki PUZak zein gailuk behartu duen etendura?
  1. Maila anitzkoa (gailu bakoitzak sarrera bat: erraza baina garestia)
  2. Lerro bakarra + «polling» (banan-banan galdu)
  3. Eten bektorizatuak (eten-seinaleaz gain, datu-busean identifikatzen duen eten-bektore bat jartzen dute) (Periferikoak edo kontroladoreak. Lehentasunaren kudeaketa. 5. gaia)

Ordenagailuen Egitura

## Kanpo-etendura adibidea



Adibide honetan, etendurari zerbitzu emango dion programaren helbidearekin erantzuten du zuzenean; identifikatzen duen bektorea bakarrik jarriz gero, PUZak hori erabiliko luke errutinen helbideak dituen taula batean erakusle moduan.

Ordenagailuen Egitura

## Kanpo-etendura adibidea

- Etendura ondorengo pausoak:

PUSH SP	{	SP ← SP-1 M[SP] ← PC	SP eguneratu (pilan tokia egin) itzulera helbidea gorde
PUSH PSW	{	SP ← SP-1 M[SP] ← PSW	SP eguneratu (pilan tokia egin) <i>egoera</i> hitza (a+(RE=F) gorde
DI		EI ← 0 INTACK ← 1 PC ← IVAD	etendurak ezgaitu hartu-agiria (acknowledge) bidali etendura bektorearen helbidea PCra (zerbitzu-errutinaren hasierako helbidea)

Ordenagailuen Egitura

## 4. gaia

### MEMORIA AZPISISTEMAK

Ordenagailuen Egitura

## AURKIBIDEA

1. Sarrera
2. Ezaugarriak
3. Memoria hierarkia eta adibideak
  1. Cache-memoria
  2. Elkartze-memoria
  3. Alegiazko memoria
4. Memoria nagusi erdieroalea (zabaltzea)

Ordenagailuen Egitura

## Memoria-azpisistemak

### 1. Sarrera

- Memoria: informazioa biltegiratzeko gai den gailua (bitarrean kodetutako informazioa).
  - Programaren aginduak
  - Datuak
- Konputagailu batean memoria anitz egongo da.
  - Elkarren artean loturik
  - Memoria-hierarkia

*Zein bereizgarri ditu?*

Ordenagailuen Egitura

## Memoria-azpisistemak

### 1. Sarrera

- Memorien egitura
  - Euskarria: memoria fisikoki nola dagoen eginda.
  - Transduktorea: magnitude fisiko bat beste batean bilakatzen du.
  - Helbideratze-mekanismoak: nahi den datu/tokiaren atzipena ahalbidetzen duten mekanismoak, informazioaren irakurketa/idazketa gauzatzeko.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

1. Kokapena
2. Edukiera
3. Atzipen-metodoak
4. Abiadura
5. Gailu fisikoak
6. Bereizgarri fisikoak
7. Antolaketa

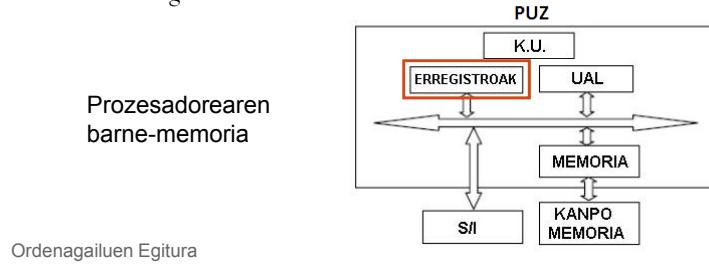
Ordenagailuen Egitura

# Memoria-azpisistemak

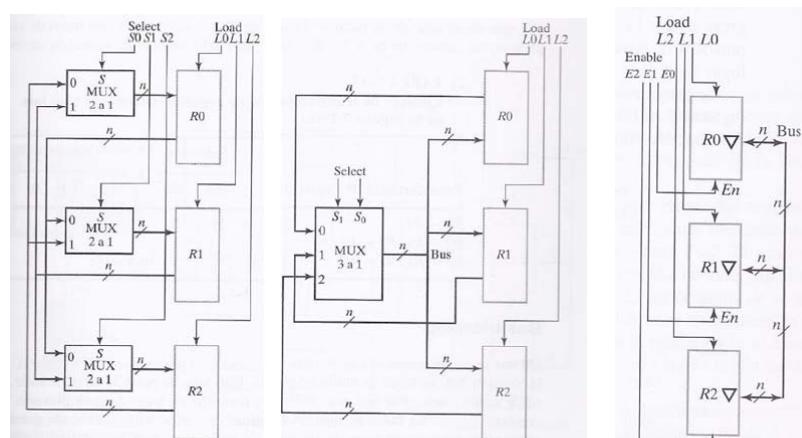
## 2. Ezaugarriak

### 1. Kokapena

- Memoriaren kokapen fisikoa:
  - Prozesadorearen barneko memoria.
  - Abiadura handia.
  - Tamaina txikia.
  - Datu eta aginduak denboraldi batez gordetzen ditu.
  - Erregistroak eta cache-memoriak osatzen dute.



### Erregistroen interkonexioa



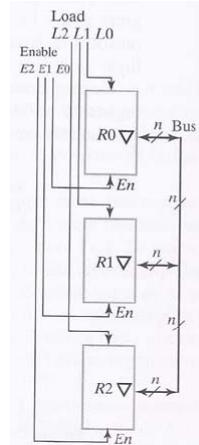
Banatutako multiplexoreak

Bus bakarra

Hiru egoerako busa bi noranzkoko lerroekin

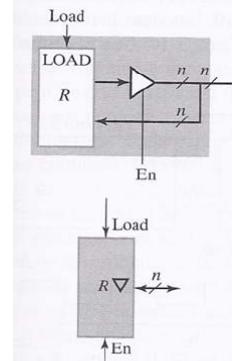
Ordenagailuen Egitura

## Erregistroen interkonexioa



Bi noranzkoko lerroek tokia eta konexioak aurrezten dituzte; horiek erabili ahal izateko, sarrera zein irteerakoak izan daitezkeen (bi noranzkoko) lerroak dituzten erregistroak behar dira.

Ikurra buffer bat duen erregistroarena da.



Ordenagailuen Egitura

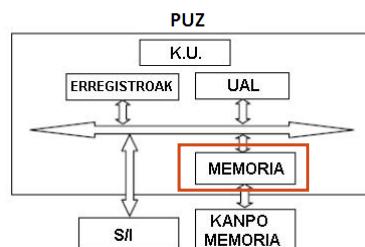
## Memoria-azpisistemak

### 2. Ezaugarriak

- Konputagailuaren barneko memoria.
  - Lehen mailako memoria edo memoria nagusia.
  - Exekutatzear dauden programak eta lortutako datuak gordetzen ditu.
  - Prozesadorearen barneko memoria baino mantsoagoa da, baina kanpoko memoria baino azkarragoa.
  - Prozesadorearen barneko memoria baino handiagoa da, baina kanpoko memoria baino txikiagoa.

Konputagailuaren barneko memoria

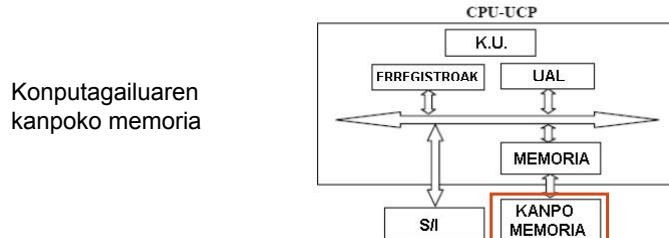
Ordenagailuen Egitura



## Memoria-azpisistemak

### 2. Ezaugarriak

- Konputagailuaren kanpoko memoria:
  - Bigarren mailako memoria edo memoria laguntzailea.
  - Aurreko biak baino mantsoagoa.
  - Aurrekoek baino kapazitate handiagoa.
  - Busaren abiadurak eta ezaugarri elektromekanikoek mugatzen dute.



Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

#### 2. Edukiera/Kapazitatea:

- Memoriak biltegiratu dezakeen informazio kantitatea.
- «bit» **b** (0 edo 1) edo «byte» **B** (zortzikote) unitateetan hitz egiten da:
  - *nibble*: 4 bit (byte erdia)
  - *word*: 16 edo 32 bit
  - *long word*: hitz bikoitza
- Multiploak
  - $k = 2^{10}$  ;  $M = 2^{20}$  ;  $G = 2^{30}$  ;  $T = 2^{40}$

1 kb eta 1 kBren arteko desberdintasuna?

*1 kb bit bakarreko 1 k (posizio) da (1024 bit).*

*1 kB 8 biteko 1 k (posizio) da (1 kx8).*

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

Adibidea:



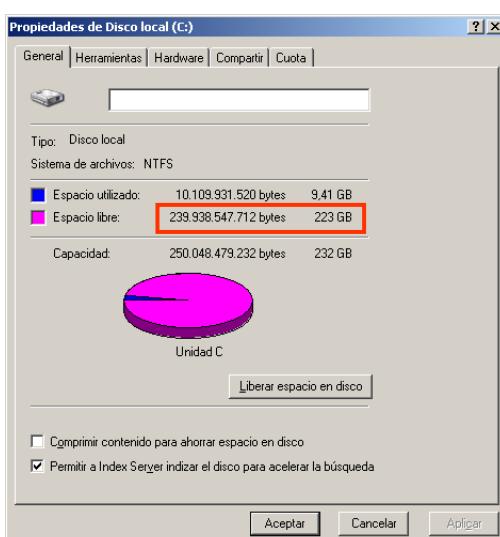
Ikuositakoaren arabera:

$$\begin{aligned}250 \text{ GB} &= 2^{30} \text{ byteko posizio} \\&= 250 \times 1024 \times 1024 \times 1024 \text{ byte} \\&= 268.435.456.000 \text{ memoria-helbidea,} \\&8 \text{ bitekoa bakotza.}\end{aligned}$$

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak



Teorikoki eduki beharrekoa:  
268.435.456.000 byte (250 GB)

Hori da fabrikatzaile batzuek giga bat  
1000 x 1000 x 1000  
bezala erabiltzen dutelako

## Memoria-azpisistemak

### 2. Ezaugarriak

#### 3. Atzipen-metodoak:

- Memoria-gelaxketara sartzeako metodoak dira.
  - Atzipen sekuentziala (SAM: *Sequential Access Memory*): datu batera iristeko, aurreko guztiak pasatu behar dira nahitaez.
    - Mantsoa.
    - Gordetzeko sistema handitan erabiltzen da (zintak)
    - Memoria buffer-eten erabilgarriak, bertan datuak ordenaturik bainadea.
  - Ausazko atzipena (RAM: *Random Access Memory*): datu batera iristeko bere helbidea erabiltzen da.
    - Atzipen-denbora beti berdina da.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

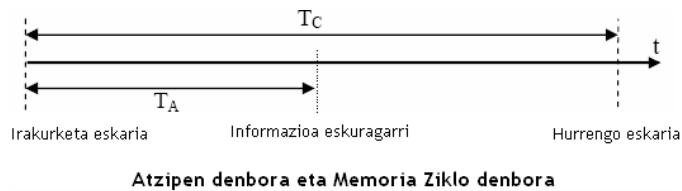
- Elkartze-atzipena (CAM: *Content Addressable Memory*):
  - Datu bat memoria guztian aldi berean bilatzen da, edukieraren arabera.
  - Datua aurkitutakoan, bere helbidea itzultzen du.
  - RAMa baino azkarragoa da, baita garestiagoa ere.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

4. Abiadura edo errendimendua: 3 parametrorekin neurtzen da.



**Atzipen denbora eta Memoria Ziklo denbora**

- Atzipen-denbora:

- Eskaria egiten denetik, datuak eskuragarri izan arteko denbora.

- Memoria-zikloa:

- Eskari bat eta hurrengoaren artean eman behar den denbora.

- Transferentzia-denbora:

- Datuak zein abiaduran transferi daitezken memoria-unitate batetik (edo batera).

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

#### 5. Gailu fisikoak

- Ferritazko memoriak:

- Irakurketa suntsitzalea: irakurri ondoren berridatzi behar da.
  - Oso azkarra (berridaztea beharrezkoa ez balitz).

- Memoria nagusia: gailu erdieroaleak.

- Bigarren mailako memoriak:

- Memoria magnetikoak: zintak, diskoak...
  - Memoria optikoak: CDROM, DVD, BluRay...
  - Memoria magneto-optikoak: MiniDisc

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

#### 6. Bereizgarri fisikoak

- Aldagarritasuna
  - Memoriaren edukia aldatzeko gaitasuna:
    - Irakurketak bakarrik: ROM memoriak (*Read Only Memory*).
    - Irakurketa/idazketa: RWM (*ReadWritable Memory*).
- Informazioaren iraunkortasuna: memorian gordetako informazioaren iraupena.
  - Irakurtzearen suntsikortasuna:
    - DRO (*Destructive Read Out*): irakurtzean informazioa galtzen da.
    - NDRO (*Non Destructive Read Out*): irakurtze ez-suntsitzalea.
  - Lurrunkortasuna: elikadura elektrikoa moztean, informazioa galtzen den ala ez.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 2. Ezaugarriak

- Gordetze mota
  - Estatikoa:
    - Gordeta duen informazioa ez da denborarekin aldatzen.
    - Oso azkarra (nanosegundo gutxi batzuk).
    - Bit bakoitzeko 6 transistore (MOSFET): lauk biegonkor bat osatzen dute, beste biek horri sarrera kontrolatzen.
  - Dinamikoa:
    - Gordetako informazioa galtzen doa denborarekin, beraz, periodikoki erreberritu behar da.
    - Mantsoagoak (hamarka nanosegundo).
    - Transistore bat eta kondentsadore bat behar dira bit bakoitzeko.

Ordenagailuen Egitura

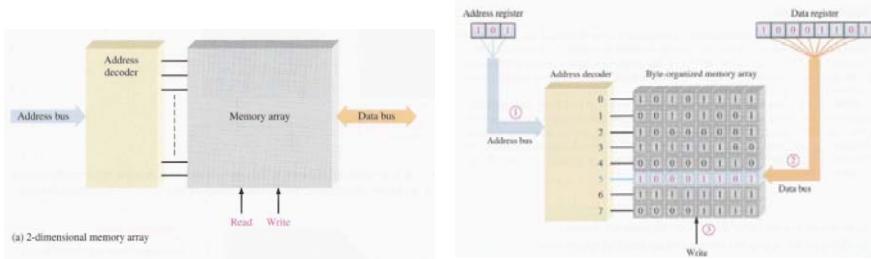
# Memoria-azpisistemak

## 2. Ezaugarriak

### 7. Antolaketa:

- Definizioa: hitzak sortzeko biten antolaketa fisikoa.

- 2D antolaketa edo antolaketa lineala



Helbidearen m bitak  $2^m$  lerrotan  
deskodetzen dira (n bitekoa bakoitzan)

Idazte-eragiketa

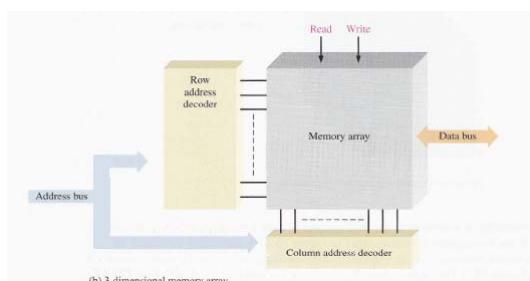
Ordenagailuen Egitura

# Memoria-azpisistemak

## 2. Ezaugarriak

- 7. Antolaketa:

- 3D antolaketa edo bat-etortze antolaketa

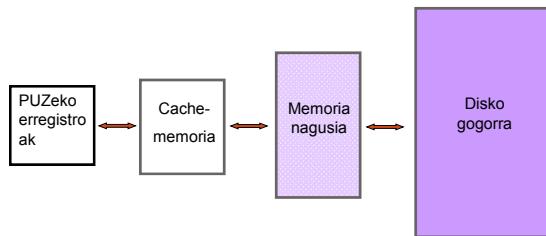


Helbidearen m bitek  $m_1$  (lerroarenak) +  $m_2$  (zutabarenak)  
osatzen dituzte. Deskodetzaileen irteerek datu-bit bakarra  
zehazten dute ( $2^{m_1}$ ,  $2^{m_2}$ ).

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3. Memoria-hierarkia



Memoria-hierarkia osatzen duten mailak:

- 0 maila: erregistroak
- 1 maila: cache-memoria
- 2 maila: memoria nagusia
- 3 maila: disco gogorra

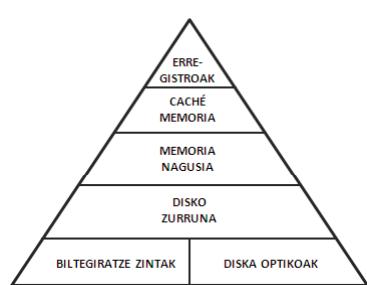
Ordenagailuen Egitura

## Memoria-azpisistemak

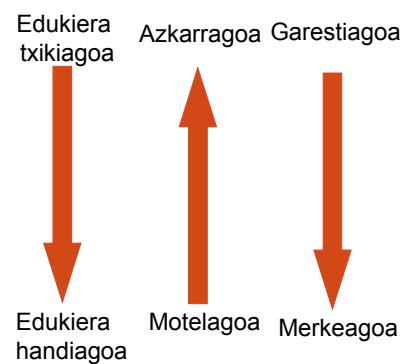
### 3. Memoria-hierarkia

Elkarrekin erlazionatutako hiru ezaugarri:

- A) Edukiera: informazioaren biltegiratze-kapazitatea.
- B) Abiadura: memoriaren atzipen-denbora.
- C) Kostua: euro biteko.



Ordenagailuen Egitura



# Memoria-azpisistemak

## 3.1 Cache-memoria

1. Lokalitate printzipioa
2. Cache-memoria kontzeptua
3. Diseinu-parametroak
  1. Cache-tamaina
  2. Bloke-tamaina (lerro-tamaina)
  3. Cachearen edukiera
  4. Cache kopurua
  5. Idazketa-estrategia (eguneratze-politika)
    1. Berehalako idazketa
    2. Post-idazketa
  6. Ordezkatze-algoritmoa
    1. LRU
    2. FIFO
    3. LFU
    4. Ausazkoa
  7. Egokitzapen funtzia
    1. Zuzena
    2. Elkarkorra
    3. Multzoka elkarkorra

Ordenagailuen Egitura

# Memoria-azpisistemak

## 3.1 Cache-memoria

### 1. Lokalitate printzipioa

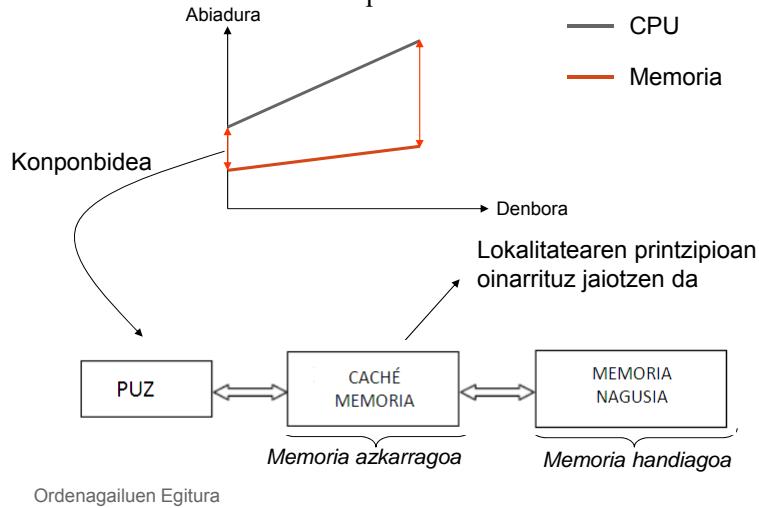
- «Denbora laburrean programa batek memoria erreferentziatzen duenean, honen zati txiki bat bakarrik erabili ohi du».
- Horren arrazoia:
  - Fluxu sekuentziala eta fluxu kontrolaren egiturak (bukleak).
  - Blokeetan biltzen dira, bai agindu eta baita datuak ere.
- Lokalitate motak:
  - *Denborazkoa*: prozesuak une bat lehentxeago erabilitako erreferentzia errepikatzeko joera.
  - *Espaziala*: prozesuak erabili berri duen erreferentziatik gertu dagoen erreferentziaren bat erabiltzeko joera.
  - *Sekuentziala*: prozesuak erreferentziatu duen azken elementuaren hurrengo elementua erreferentziatzeko joera.

Ordenagailuen Egitura - 2012/2013

## Memoria-azpisistemak

### 3.1 Cache-memoria

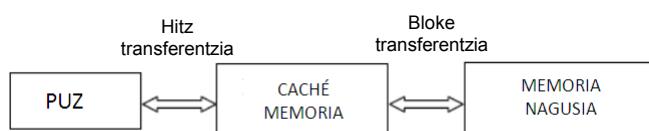
- Cache-memoria kontzeptua



## Memoria-azpisistemak

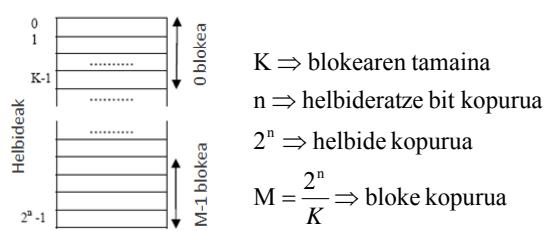
### 3.1 Cache-memoria

- MN eta CMren arteko bloke-transferentzian oinarritua, eta CPU eta CMren arteko hitz-transferentzian.



- Blokea: memoria nagusian dauden ondoz ondoko hitz multzoa.

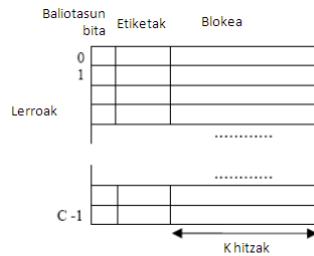
Ordenagailuen Egitura



# Memoria-azpisistemak

## 3.1 Cache-memoria

- Cache-lerro batek memoria bloke bat dauka.
- C lerroan egongo da CM zatiturik, non  $C << M$ .



- Baliotasun bita: sarrerak balio duten datuak dituen edo ez esaten digu.
- Etiketa: memoriako ze bloketako datuak diren esaten digu.
- Blokea: memoriako datuen kopia.

- Asmatze-tasa:

CPUk hitz bat bilatu nahi badu eta CMn badago: hit

CPUk hitz bat bilatu nahi badu eta CMn ez badago: miss

$$\text{Asmatze-tasa} = \frac{\text{hits}}{\text{hits} + \text{miss}}$$

Ordenagailuen Egitura

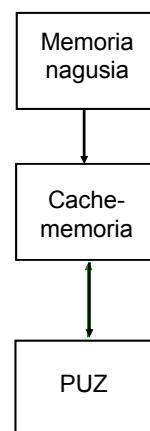
# Memoria-azpisistemak

## 3.1 Cache-memoria

Lokalitate printzipioan oinarrituz, datu bat denbora epe batean N aldiz erreferentziatuko da:

1 miss  $\rightarrow$  tMN (atzipen motela)      MISS x 1

$N-1$  hit  $\rightarrow$   $(N-1) \cdot tCM$  (atzipen azkarra)      HIT x  $(N-1)$

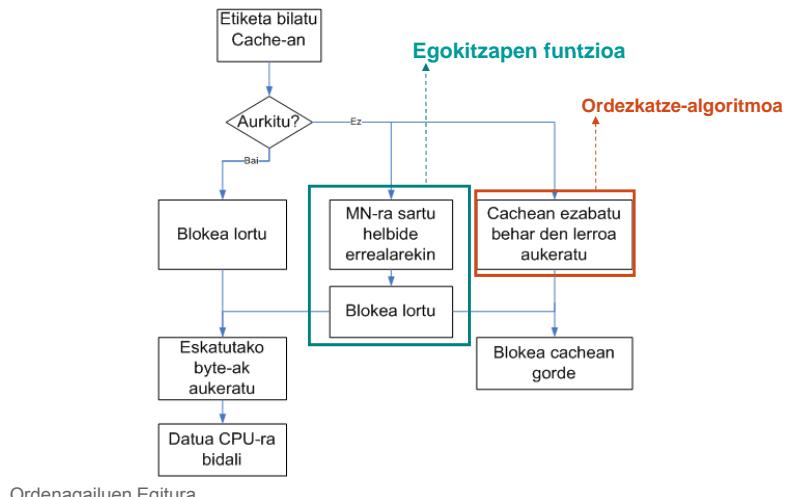


Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.1 Cache-memoria

- Funtzionamendu-organigrama:



## Memoria-azpisistemak

### 3.1 Cache-memoria

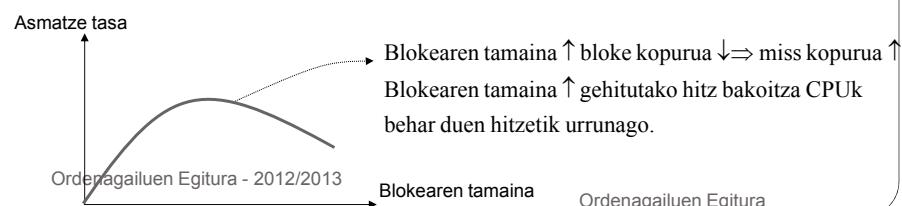
#### 3. Diseinu-parametroak

- Cache-memoriaren kapazitatea*

- Geroz eta handiagoa hobe, baina garestiagoa.
- Bit bakoitzaren batez besteko prezioa memoria nagusiarenari hurbiltzeko behar bezain txikia izan behar du.
- Batez besteko atzipen-denbora (MN eta CM) CMren gertukoa izateko behar bezain handia izan behar du.

- Blokearen tamaina*

- Kapazitate jakin bat daukan CM badugu:



# Memoria-azpisistemak

## 3.1 Cache-memoria

- *Cachearen edukia*

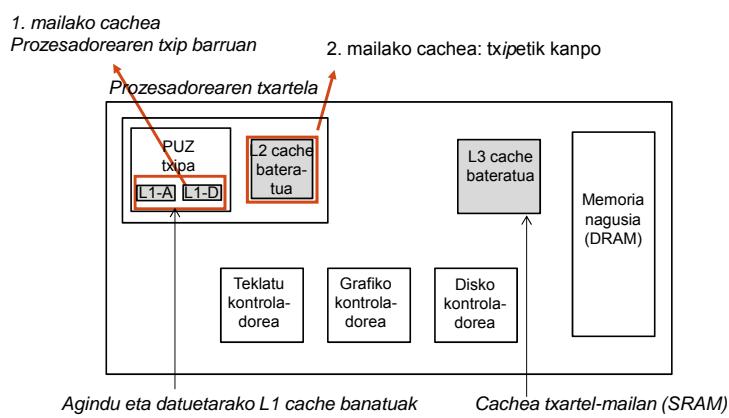
- Agindu eta datuak nola gordetzen dituen, 2 mota:
  - Cache bateratua: cache batean biak gordetzen dira.
    - Hit kopuru handiagoa dauka, karga parekatzena jotzen baitu.
    - Cache bat bakarrik diseinatu eta implementatu beharko da; kostua, beraz, txikiagoa da.
  - Cache zatitua: cache bat datuentzat eta beste bat aginduentzat.
    - Agindu-prozesadorearen eta exekuzio-unitatearen arteko lehia ekiditen du.

Ordenagailuen Egitura

# Memoria-azpisistemak

## 3.1 Cache-memoria

- *Cache kopurua*



Ordenagailuen Egitura

## Cachearen antolakuntza Pentium IIan

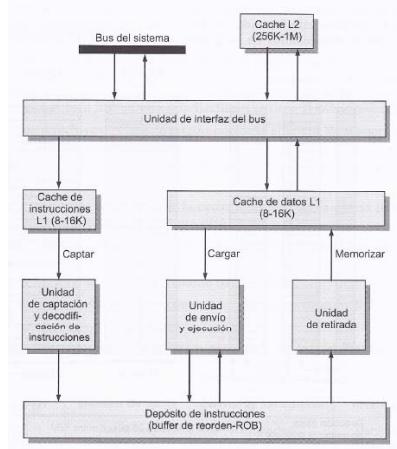


Figura 4.23. Diagrama de bloques del Pentium II.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.1 Cache-memoria

- **Datuen idazketa-estrategia – Eguneratze-politika:**
  - Cachean dagoen datu bat aldatzen bada, MN-n eguneratu behar da.
    - Zuzeneko idazketa (*Write Through*):
      - Idazketa denak MCn eta MN-n egiten dira.
      - Bi memorien artean trafiko handia sortzen du.
    - Post-idazketa (*Write Back*):
      - Cache-lerro bakoitzak «aldaketa» bit bat dauka.
      - Cache-lerro batean aldaketarik gertatzen bada, bit hori aktibatzen da.
      - Lerro hori aldatzean bit hori aktibaturik badago, MN-n idazten da.
      - Eragozpena: S/I moduluei MNra cachearen bitartez sartzea behartzen zaie.
      - Abantaila: MNren eta MCren artean trafiko gutxiago dago.

Ordenagailuen Egitura

# Memoria-azpisistemak

## 3.1 Cache-memoria

### • **Egokitzapen-funtzioa – Cachearen antolakuntza**

- Bloke baino lerro gutxiago daudenez, egokitzapena beharrezkoa da.
  - Egokitzapen **zuzena**
  - Egokitzapen (guztiz) **elkarkorra** C<M
  - Egokitzapen **multzoka elkarkorra**

MN  $\rightarrow 1 \text{ kB} = 2^{10}$

CM  $\rightarrow 32 \text{ B} = 2^5$

Blokearen tamaina  $\rightarrow 4 \text{ B} = 2^2$

MP  $\rightarrow 2^{10}/2^2 = 256$  bloke (8 bit helbideratzeko)

MC  $\rightarrow 2^5/2^2 = 8$  lerro (3 bit helbideratzeko)

*Helburua da egokitzapen-funtzioen beharra eta aukera desberdinak ulertzea. Sakontasunean ikusiko dira, ariketa praktikoekin, 2. mailako Ordenagailuen Arkitektura irakasgaien.*

Ordenagailuen Egitura

# Memoria-azpisistemak

## 3.1 Cache-memoria

### • Zuzena:

- MNko bloke bakoitzari lerro bat dagokio. Bloke bat baino gehiagorri dagokio lerro bera.

Etiketa	Lerroa	Hitza/Byte
---------	--------	------------

### • Elkarkorra:

- MNko bloke bat cachearen edozein lerrotan joan daiteke.

Etiketa	Hitza/Byte
---------	------------

### • Multzoka elkarkorra:

- MNko bloke bakoitzari hainbat lerroz osaturiko multzo bat dagokio. Bloke bat baino gehiagorri dagokio multzo bera.

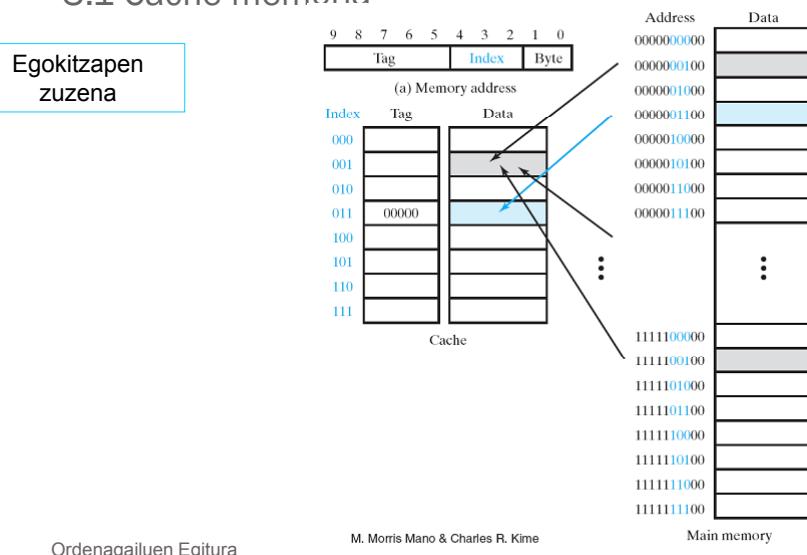
Etiketa	Multzoa	Hitza/Byte
---------	---------	------------

Ordenagailuen Egitura

# Memoria-azpisistemak

## 3.1 Cache-memoria

Egokitzapen  
zuzena

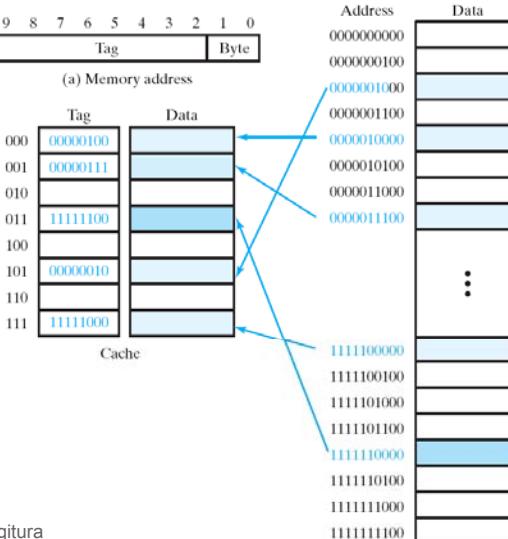


# Memoria-azpisistemak

## 3.1 Cache-memoria

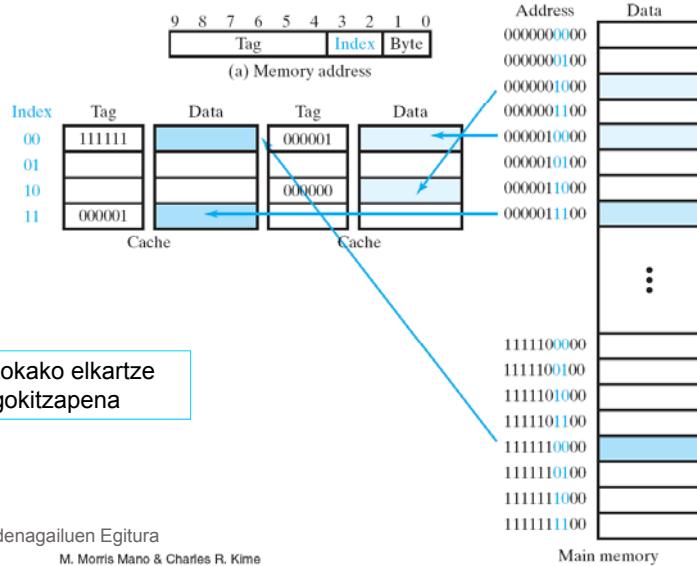
Egokitzapen  
elkarkorra

Ordenagailuen Egitura



## Memoria-azpisistemak

### 3.1 Cache-memoria



## Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.1 Cache-memoria

- *Ordezkatze-algoritmoak*
    - CMtik elementu bat kentzeko erabiltzen diren algoritmoak, elementu berri bat ekarri behar denean (ez da egokitzapen zuzena).
      - LRU: Least Recently Used
      - FIFO: First In First Out
      - LFU: Least Frequently Used

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.1 Cache-memoria

- Cache-memoria ereduak:

Prozesadorea	1. maila	2. maila	Cache mota (1. eta 2. maila)	Deskribapena
80386 aurretik	EZ			
80386	EZ	16k, 32k, 64k		
80486	8k (datu/agindua)	64k, 128k, 256k	Barneko cachea	16 byteko lerroak. Launaka multzoka elkarkorra
			Kanpoko cachea	32, 64 edo 128 byteko lerroak. Binaka multzoka elkarkorra
Pentium	8k datu eta 8k agindu	256k, 512k, 1M (Pentium_Pro)	Barneko cachea	32 byteko lerroak. Binaka Multzoka elkarkorra
			Kanpoko cachea	32, 64 edo 128 byteko lerroak. Binaka multzoka elkarkorra

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.2 Elkartze-memoria

1. CAM kontzeptua

2. Egitura

#### 1. Kontzeptua

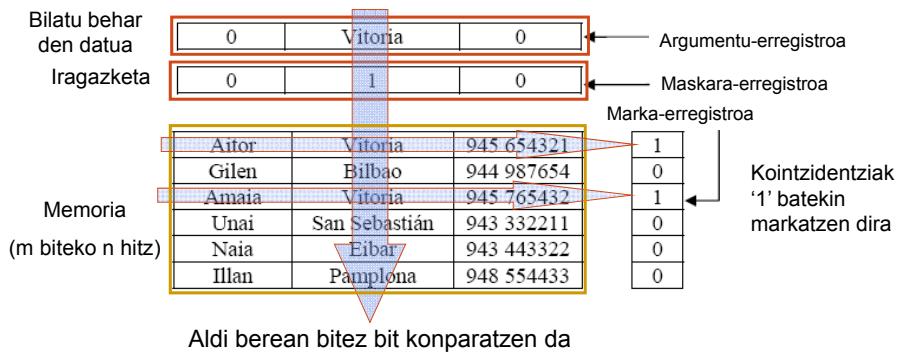
- Memoriaren posizio batera atzipena, edukia (edo horren zati bat) zehatztuz egiten da.
- Software terminoetan *elkartze-arraya* izenekoaren hardware adierazpena da.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.2 Elkartze-memoria

#### 2. Egitura



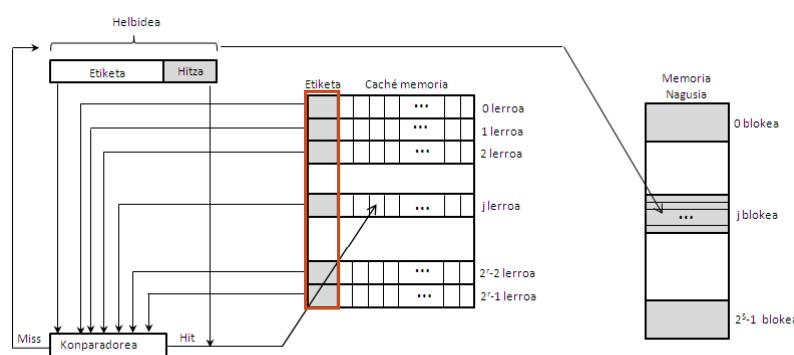
Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.2 Elkartze-memoria

#### 2. CAM baten egitura

- CAM batek, oro har, ez ditu maskara batentzat bi ilara berdin.



Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

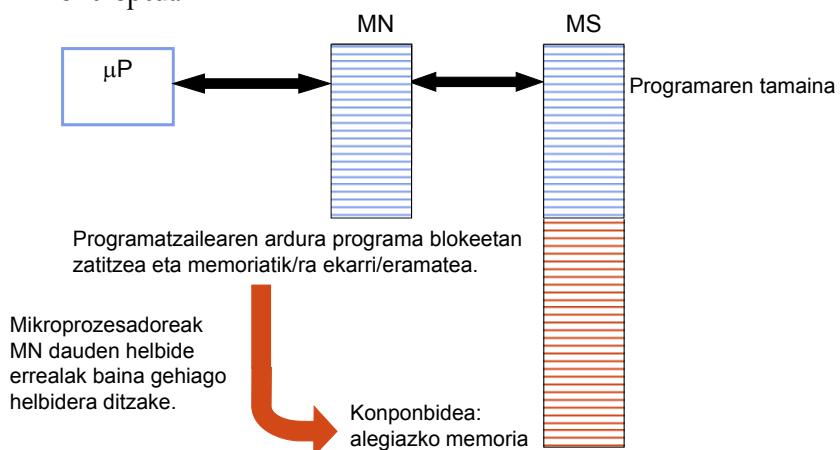
1. Kontzeptua
2. Definizioak
3. Implementazioa
4. Kudeaketa

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

- Kontzeptua



Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

- Memoria nagusiak ez du gaitasunik aldi bereko zenbait aplikazio biltegiratzeko.
- Mikroprozesadoreak MNk benetan dituenak baino posizio gehiago helbidera ditzake (alegiazko helbideratze-tartea).

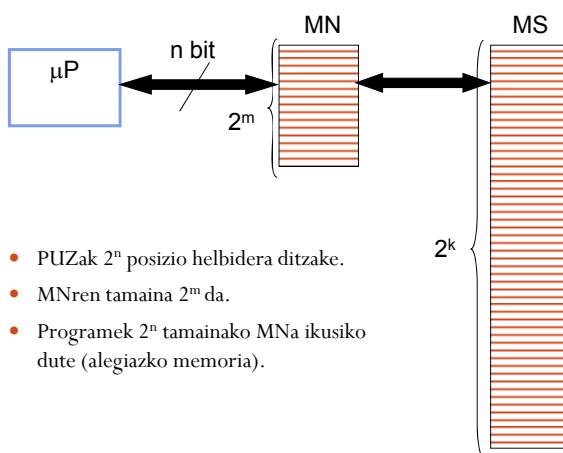
#### Alegiazko memoria

- Disko gogorra RAMaren luzapen moduan erabiltzea ahalbidetzen du.
- Programatzalea arretaz askatzen du datuen posizio errealarri dagokionean (MN eta MSn).

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria



Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

- **Definizioak**

- Alegiazko helbidea: prozesuak erabiltzen dituen helbide logikoak.
- Helbide fisikoa: memoria fisikoan benetako helbidea.
- Mapaketa: alegiazko helbideak helbide fisiko bihurtzeako mekanismoa.
- Orri-markoa: MN banatzen den (tamaina bereko; 2ren potentzia) blokeetako bakoitza.
- Orria: alegiazko memoria banatzen den blokeetako bakoitza (orri-markoen tamaina berekoak). Orriak memoria sekundarioan biltegiratzen dira, behar diren arte.
- Orrikapena: disko gogorretik memoria nagusiko orri marko batera kopiatzeko prozesua.
- Orri falta: memoria nagusian ez dagoen orri bat eskatzen duen gertaera.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

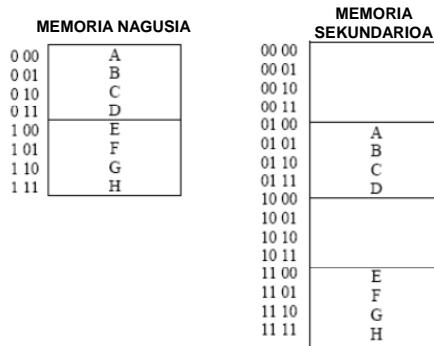
- Implementazioa:

- PUZak interpretatu behar diren helbide birtualak sortzen ditu.
- Orrialdeek leku finkoa daukate AMn eta aldakorra MN-n.
- MN-n gordetako orrialdeei marko deritzegu.
- Alegiazko helbide bakoitzak bi zati ditu:
  - Orrialde-zenbakia: MSn duen orrialde-zenbakia.
  - Desplazamendua: orrialdearen barruan hitzak duen kokalekua.
- Helbide erreal bakoitzak bi zati ditu:
  - Marko-zenbakia: markoaren identifikadorea MN-n.
  - Desplazamendua: markoaren barruan hitzak duen kokalekua.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria



Ordenagailuen Egitura

## Memoria-azpisistemak

### 3.3 Alegiazko memoria

#### • Kudeaketa

- Markoak eta orrialdeak erlazionatzeko modua «orri-taula» izango da.
- Bilatu nahi den orria ez badago MN-n:
  - Orri falta sorrarazten du.
  - Marko bat kanporatzen du eta orrialde bat ekartzen du (ordezkatze-politikaren arabera).

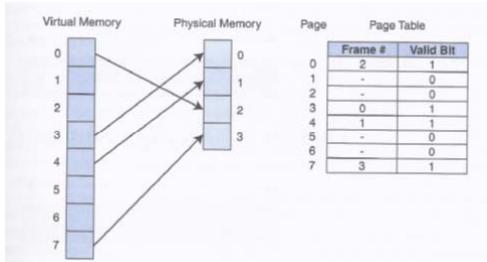


FIGURE 6.12 Current State Using Paging and the Associated Page Table

Ordenagailuen Egitura

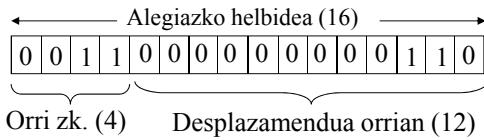
## Memoria-azpisistemak

### 3.3 Alegiazko memoria

- 64 K-ko alegiazko memoria-espazioa 4096 byteko 16 orritan.
- 32 K-ko memoria nagusia tamaina bereko 8 orri-markotan.

Orr.	Alegiazko helb.
0	0-4095
1	4095-8191
2	8192-12287
3	12288-16383
...	...
14	57344-61439
15	61440-65535

0.orri	presentzia / ausentzia bita		Orri markoa
	1	0	
1.orri			
2.orri			
3.orri	1	Diskoan helb.	110
14.orri			
15.orri			

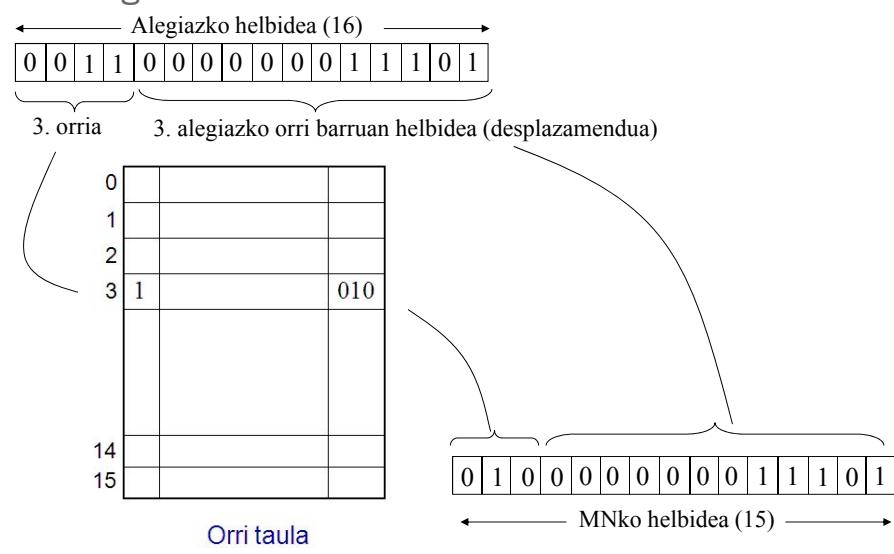


Ordenagailuen Egitura

Orri taula

## Memoria-azpisistemak

### 3.3 Alegiazko memoria



## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

#### 1. Memoria motak

- Irakurtzeko bakarrik diren memoriak
  - Idazketa suntsitzalea (betirakoa)
    - ROM
    - PROM
  - Idazketa ez-suntsitzalea
    - EEPROM
    - FLASH
  - Irakurketa/idazketarako memoriak
    - Batez ere irakurketarako
    - EEPROM
    - FLASH
  - Irakurketa/idazketa (RAM)

#### 2. Diseinua

- Memoria gailua (*txipa*)
- Memoria-mapa
- Adibideak

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

#### • Memoria motak

- Irakurtzeko bakarrik diren memoriak
  - Idazketa suntsitzalea (betirakoa)
    - ROM (*Read Only Memory*):
      - Fabrikazio prozesuan grabatzen dira.
      - Gehienetan, instalaturik dauden ingurune fisikoarekin zerikusia duten programak dauzka (*firmware*).
      - Aldatuko ez diren oso egiaztaturiko programak eduki ohi dituzte.
    - PROM (*Programmable Read Only Memory*):
      - Oro har, bezeroak (garatzaileak) grabatzen du.
      - Behin bakarrik graba daiteke.
      - ROMak baino garestiagoak dira.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Idazketa ez-suntsitzalea
- EPROM (*Erasable Programmable Read Only Memory*):
  - Elektrikoki grabatzen den eta argi ultramorea aplikatuz ezaba daitekeen memoria da.
  - Ezabatze kopurua ez da oso handia.
  - Leihotxo bat du argiztatzeko (30 bat minutu).
  - Memoria osoa ezabatzen da.

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

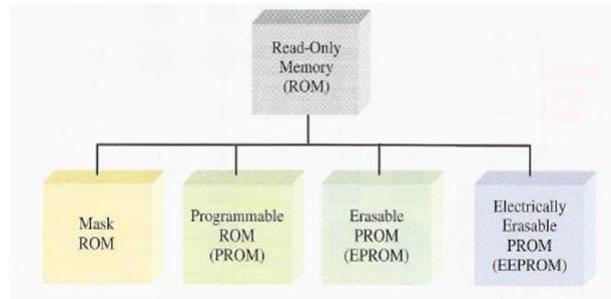
- Irakurtze/idazte memoriak (irakurtze, batez ere):
  - EEPROM (*Electrically Erasable Programmable ROM*):
    - Elektrikoki grabatu eta borratzen dira.
    - Milioi bat aldiz (asko jota) graba daiteke.
    - Byte-mailan edo bloke-mailan graba daiteke.
    - Abantaila: plakan dagoen prozesadoreak berak graba dezake.
    - Desabantaila: SRAMak baino 10 aldiz motelagoak, 100 aldiz txikiagoak eta askoz garestiagoak.
  - FLASH
    - EEPROMak baino edukiera handiagoa.
    - Bloke-mailan grabatzen da.
    - Eragiketa batean bloke bat baino gehiagotan irakur/idatz daiteke.
    - Sistemek une berean memoria horren leku ezberdinetan irakurri/idazten dutenean, abiadura askoz handiagoan lan egitea ahalbidetzen du.
    - 10000 idazketa inguru, gehienez, gelaxka bakoitzean.



Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea



ROM familia

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

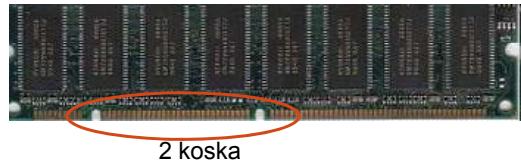
- Idazte/irakurtze memoriak (RAM)
  - DRAM (*Dinamic Random Access Memory*):
    - Informazioa erreberritu behar da, behin eta berriz.
    - SDRAM (*Synchronous DRAM*):
      - $\mu$ P-ren erlojuarekin sinkronizaturik dago.
      - Oso azkarra da.
    - DDR (*Double Data Rate SDRAM*):
      - Konputagailuetan memoria estandarrak dira.
      - Erlojuaren gorako zein beherako ertzak erabiltzen ditu datuak transferitzeko → honek SDRAMen abiadura bikoitzean lan egitea ahalbidetzen du.

Ordenagailuen Egitura

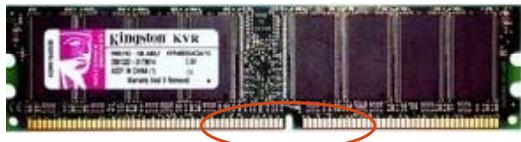
## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

SDRAM



DDR



Ordenagailuen Egitura

## Memoria-azpisistemak

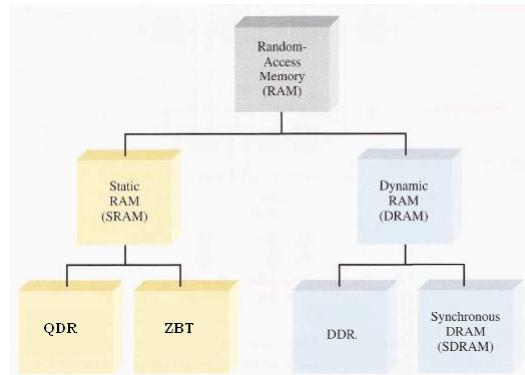
### 4. Memoria nagusi erdieroalea

- SRAM (*Static Random Access Memory*):
  - Informazioa biegonkorretan gordetzen dute.
  - Ez dute informazioa erreberritu behar.
  - DRAMak baino azkarragoak eta garestiagoak.
- QDR (*Quad Data Rate SRAM*):
  - DDRek bezala, erlojuaren bi ertzak erabiltzen dituzte.
  - Bi erloju erabiltzen ditu, bat irakurtzeko eta bestea idazteko.
  - Banda zabalera altuko komunikazio eta sare aplikazioetan erabiltzen dira.
- ZBT (*Zero Bus Turnaround SRAM*):
  - Sinkronoa
  - Busaren hutsartea ezabatzen ditu Read/Write eta Write/Read zikloetan (% 100eko erabilera)
  - Beste izen batzuk: *No Bus Latency* (NBL), *No Turnaround RAM* (NTRAM).

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea



RAM familia

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

Mota	Maila	Ezabatzea	Idaztea	Byte mailan aldagarria	Lurr unkorra	Ohiko erabilera
SRAM	Irakurtze / Idazte	Elektrikoa	Elektrikoa	Bai	Bai	2. mailako cachea
DRAM	Irakurtze / Idazte	Elektrikoa	Elektrikoa	Bai	Bai	Memoria nagusia
ROM	Irakurtze	Ezin da	Maskara	Ez	Ez	Kantitate handiak
PROM	Irakurtze	Ezin da	Elektrikoa	Bai	Ez	Kantitate txikiak
EPROM	Irakurtze batez ere	UV argia	Elektrikoa	Ez	Ez	Gailu prototipoak
EEPROM	Irakurtze batez ere	Elektrikoa	Elektrikoa	Bai	Ez	Gailu prototipoak
Flash	Irakurtze / Idazte	Elektrikoa	Elektrikoa	Ez	Ez	Kamera digitaletan

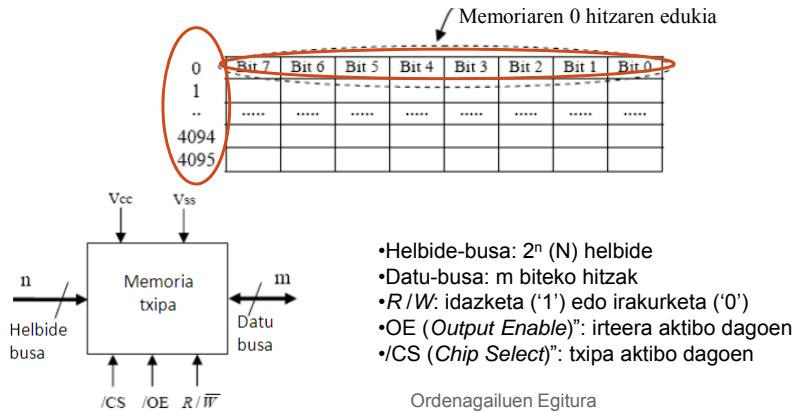
Ordenagailuen Egitura

Memorien laburpena

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Diseinua
  - Memoria gailua (txip)
    - $N \times m$  gelaxkako memoria matrizea,  $(2^n=N)$  gorde daitezkeen hitz kopurua izanik eta 'm' hitz bakoitzak dituen bitak izanik.



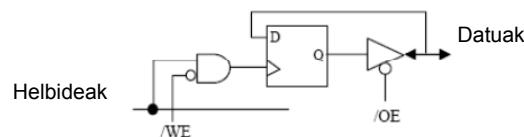
## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Txiparen funtzionamendua:

/CS=	Sarrerak			Eragiketa (gailuaren irteera)
	/CE	(R/W) /WE	/OE	
H	X	X		Z
L	H	L		Irakurketa
L	L	X		Idazketa
L	H	H		Power Down/Z

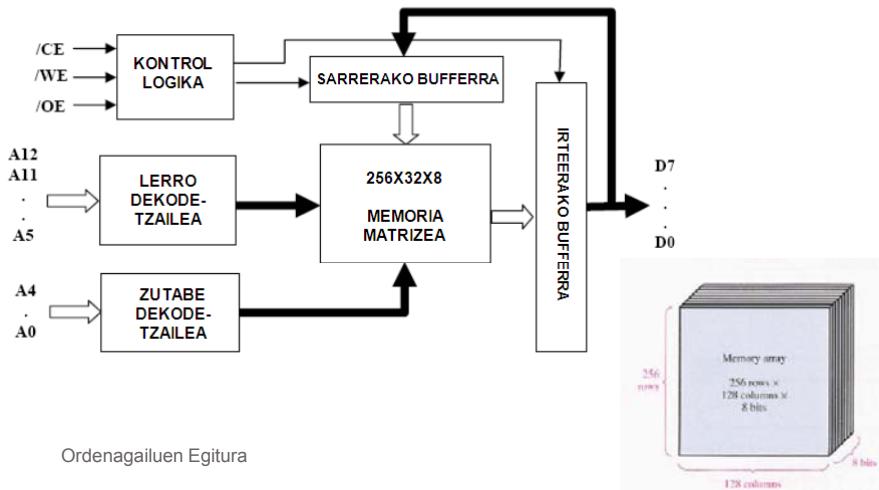
- Txiparen eskema:



## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Memoria-blokeen antolakuntza



## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Behar diren datuak zein diren ikusteko adibidea:
  - Prozesadore batek  $64\text{ K} \times 8$  memoria badauka:
    - 8 biteko 64 K hitz ditu.  
 $64K = 2^6 \times 2^{10} = 2^{16} \Rightarrow 16$  helbide linea  
8 datu bit
    - Otik 65535erako helbideak ditu, hamaseitarrean kodetuta.

0000h - FFFFh  
0000 0000 0000 0000      1111 1111 1111 1111

- Datu bakoitzak 0 eta 255 artean dagoen balio bat izango du, hamaseitarrean:

00h - FFh  
0000 0000 1111 1111

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

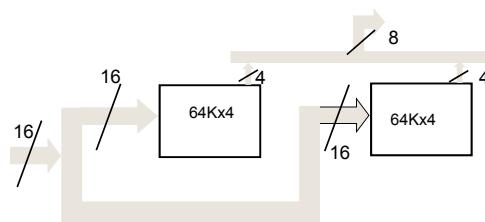
- Normalean, memoria baten implementazio fisikoa honako memoria bat edo batzuen konbinaketarekin osatzen da:
  - $nKx1, nKx2, nKx4, nKx8, nKx16, nKx32$
  - $nMx1, nMx2, nMx4, nMx8, nMx16, nMx32$
- Disainuan egin daitezkeenak:
  - Posizio bakoitzeko bit kopurua handitu:
    - Helbide- eta kontrol-seinaleak zirkuitu denetan berdinak.
    - Datuen busa, behar diren txip guztien irteeren osatuta.
  - Posizio kopurua handitu:
    - Pisu gutxien duten bitak txipen helbide-busean.
    - Guztiek datu-busa eta kontrol-seinale berdinak erabiltzen dituzte, txip select-a izan ezik (CS).
    - Pisu gehien duten bitak deskodetzaile batean → CS
  - Posizio eta bit kopurua handitu:
    - Aurreko bien konbinaketa

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Adibidea: posizio baten bit kopurua handitu
- 8 biteko memoria bat disainatu nahiko bagenu, 4 bit eta 64 K dituzten memoriak erabiliz, 2 memoria erabiliko genitzke paraleloan hori osatzeko.



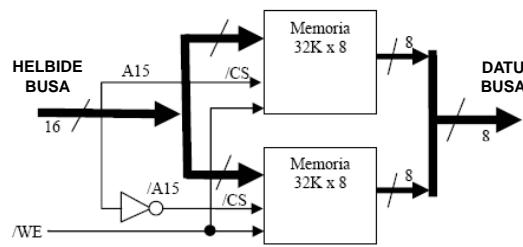
Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Adibidea: posizio kopurua handitu

- 64Kx8 biteko memoria bat diseinatu nahi dugu, eta 32Kx8-ko memoriak dauzkagu → 2 memoria beharko ditugu; kasu honetan, A15/CSen seinale gisa erabiliko dugu.



Helbide-buseko zein bit  
behar dira memoria-  
txipak aukeratzeko?  
Zergatik?

Helbidearen pisurik  
handieneko bitak (MSB)

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Adibidea (bien konbinaketa)

- 128 KB-eko memoria bat diseinatu nahi dugu
  - 32Kx8-ko zenbat memoria behar ditugu?
  - 64Kx4-ko zenbat memoria behar ditugu?

$$128K = 2^7 \times 2^{10} = 2^{17} \Rightarrow 17 \text{ helbide - linea}$$

a) 8 biteko datuak ⇒ memoria bakoitzak bere irteeran nahiko bit ditu

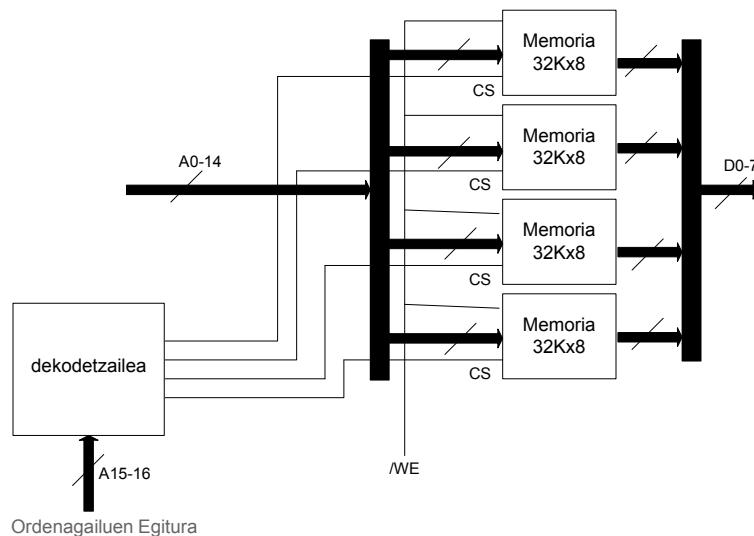
$$32K = 2^5 \times 2^{10} = 2^{15} \Rightarrow 15 \text{ helbide - linea}$$

$$\frac{2^{17}}{2^{15}} = 2^2 = 4 \text{ memoria modulu, 2 linea CSentzat}$$

Ordenagailuen Egitura

## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea



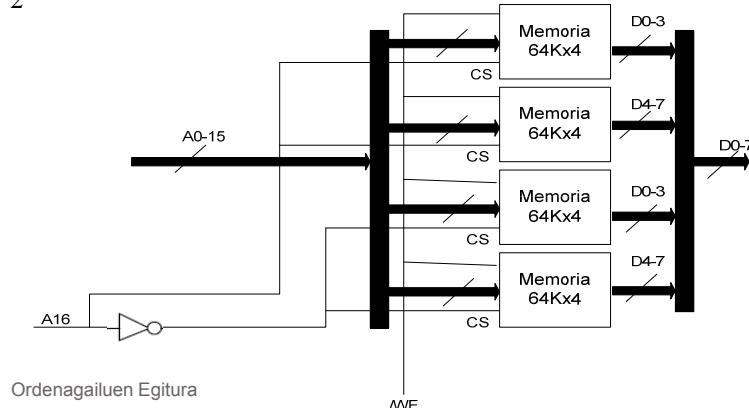
## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

b) 4 bit datuko  $\Rightarrow$  2 memorien irteerak behar ditugu 8 datu bit emateko.

$$64K = 2^6 \times 2^{10} = 2^{16} \Rightarrow 16 \text{ helbide - linea}$$

$$\frac{2^{17}}{2^{16}} = 2^1 = 2 \text{ memoria modulu, linea bat CSrentzat}$$



## Memoria-azpisistemak

### 4. Memoria nagusi erdieroalea

- Megahitz bat helbidera dezakeen 16 biteko konputagailu bat daukagu, 128Khitz 64Kx1-eko txiparekin instalaturik.
  1. Kalkulatu helbideen busaren bit kopurua.
  2. Kalkulatu erabilitako memoria-txipa helbideratzeko bit kopurua.
  3. Kalkulatu behar diren txip kopurua.
  4. Kalkulatu erabilitako txipak aukeratzeko helbide-busak behar duen bit kopurua.

Ordenagailuen Egitura

## Memorien ariketak

- 1) Sistema baten CMk 5 ns-ko atzipen-denbora dauka, eta MNrena 50 ns da. Eskaeren % 30 idazketak dira. CMren asmatze-tasa % 80koa bada eta berehalako eguneratze-politika («write through») erabiltzen bada, zehaztu:

- a) Batez besteko atzipen-denbora (irakurketa-zikloak bakarrik kontuan izanik)
- b) Batez besteko atzipen-denbora (idazketa ere kontuan izanik)

Ordenagailuen Egitura

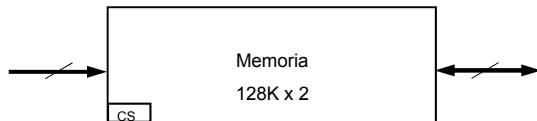
## Memorien ariketak

- 2) Diseinatu honako zehaztapen hauek betetzen dituen orrikatutako alegiazko memoria-sistema:
- Alegiazko espazio helbideragarria = 64 K
  - Helbide fisikoен espazioa = 8 K
  - Orrien tamaina = 512 hitz
  - Orri-taularen erregistroen guzirako luzera = 24 bit

Ordenagailuen Egitura

## Memorien ariketak

- 3) Irudiko txipak erabilita, 256 kB-eko memoria diseinatu nahi dugu. Zenbat gailu behar ditugu? Gauzatu loturak.



Ordenagailuen Egitura

## 5. gaia

SARRERA/IRTEERAKO  
AZPISISTEMA

Ordenagailuen Egitura

## AURKIBIDEA

1. Sarrera / Irteera
2. S/I-ko kontroladorea
3. S/I: memoria mapatuta *vs* independentea
4. Sinkronizazioa: galdeketa *vs* etendura
  1. Programatutako S/I
  2. Etendura bidezko S/I
  3. Memoria-atzipen zuzena (DMA)
5. Periferikoak

Ordenagailuen Egitura

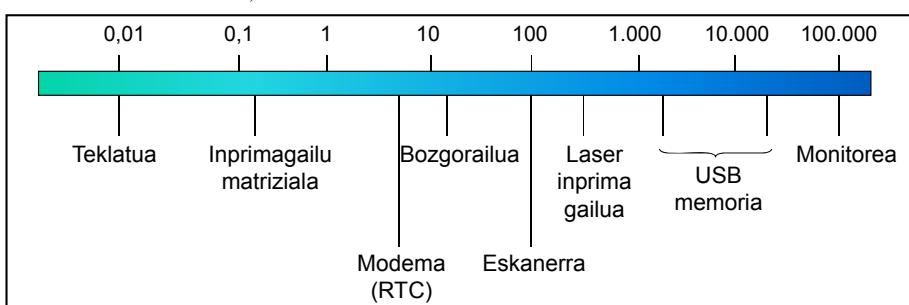
## 1. Sarrera/irteerako azpisistema

- Kanpoaldearekin eragiteko ordenagailuak periferiko batzuk izango ditu. Transferitutako datuen noranzkoaren arabera, hauek izango dira:
  - Sarrerakoak
    - Teklatua, arratoia, mikrofonoa, *webcama*, eskanerra.
  - Irteerakoak
    - Monitorea, inprimagailua, bozgorailua.
  - Sarrera/Irteerakoak
    - Ukipen-pantaila, *modema*, xDSL, disco berridazgarriak, USB memoriak (*flash*)

Ordenagailuen Egitura

## 1. Sarrera/irteerako azpisistema

- Ezberdintasun handiak dituzte:
  - Elektromekanikoak
  - Informazio eta formatuak
  - Temporizazioa (transferentzia-tasa zeharo desberdinak, baita erloju nagusiaren desberdinak ere)

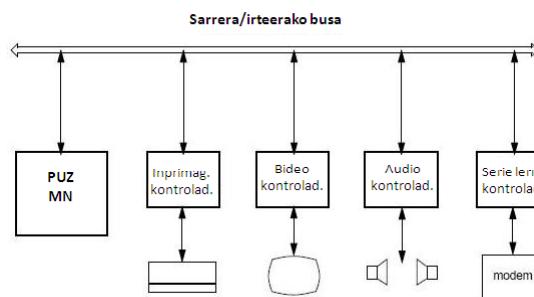


Transferentzia-tasa batzuen adibideak [kB/s] eskala logaritmikoan

Ordenagailuen Egitura

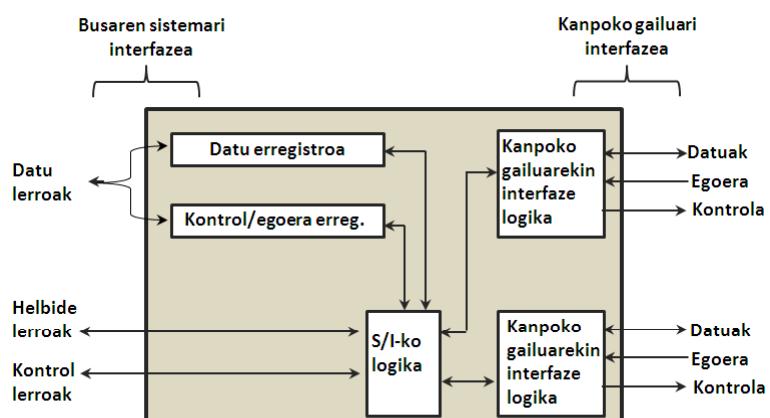
## 2. Kontroladorea

- S/I (interfazea eta kudeaketa) kontroladoreen erabilera beharrezkoa egiten da (*kanala edo prozesadorea*). Prozesadoreak modu sinplifikatuan ikusten ditu S/I-ko gailu anitz.



Ordenagailuen Egitura

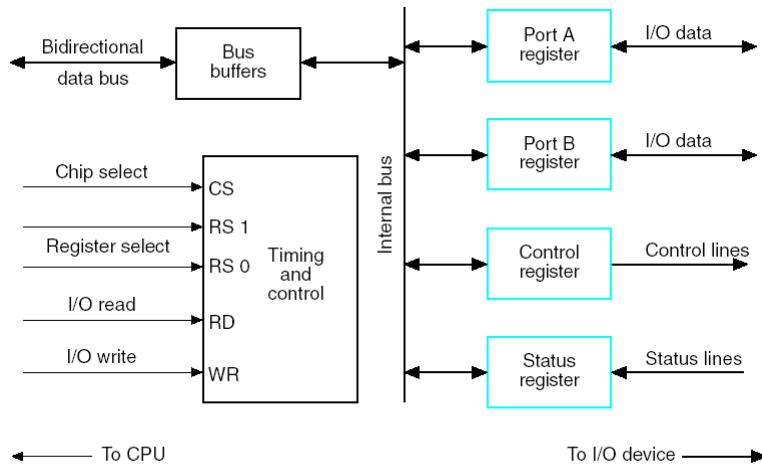
## 2. Kontroladorea



S/I-ko modulu baten bloke-diagrama

Ordenagailuen Egitura

## 2. Kontroladorea



S/I-ko kontroladore baten egitura

Ordenagailuen Egitura

## 2. Kontroladorea

*Adibidea: teklatuaren kontroladorea*

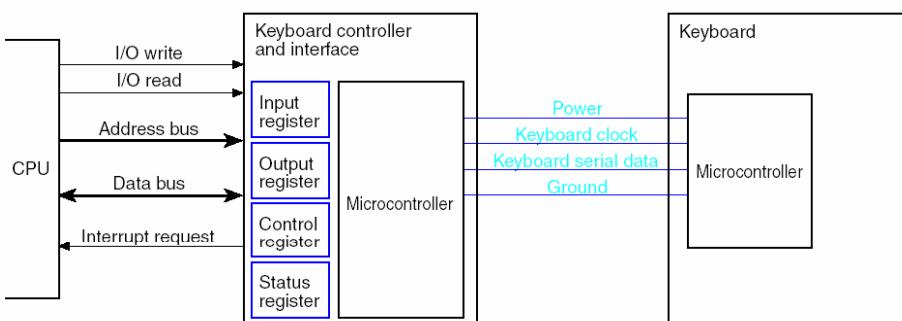


Fig. 11-9 Keyboard Controller and Interface

Ordenagailuen Egitura

### 3. Memorian mapatutako S/I vs independentea

- PUZ memoria-unitatearekin eta S/I-ko gailuekin komunikatu behar da, datu-bus bat eta helbide-bus bat erabiliz.
  1. Memorian mapatutako S/I: datu, helbide eta kontrol-bus komunak (agindu-joko zabala).
  2. S/I independentea (isolatua): datu eta helbide-bus komunak, baina kontrolerako lerro ezberdinak (helbide-tarte osoa eskuragarri bientzat)
  3. Datu-kanala (S/I-ko prozesadorea): bi bus multzo independente, datu, helbide zein kontrolerako.

Ordenagailuen Egitura

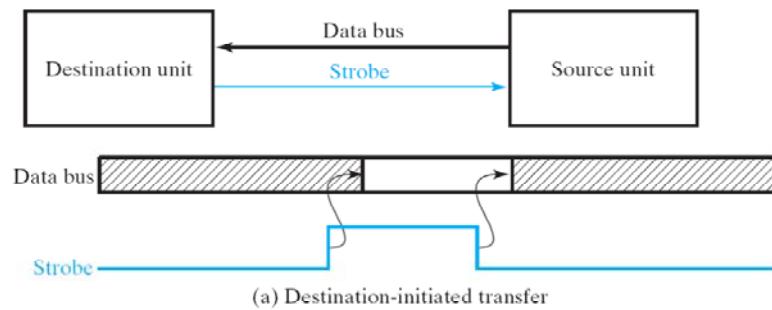
### 4. Sinkronizazioa

- PUZ, interfazea eta S/I-ko gailua unitate asinkronoak dira euren artean.
  - Datuen transferentzia asinkronoak datua bidaltzen noiz hasten den adierazten duten kontrol-seinaleak behar ditu.
  - PUZ-interfaze komunikazioak: helbidea noiz den erabilgarri ere zehaztu behar.
- Sinkronizaziorako bi metodo:
  - **Strobing**: seinale batek (strobe) irakurri/idatzi nahi dela adierazten du.
  - **Handshaking**: bi seinale erabiltzen dira fidagarritasuna bermatzeko.

Ordenagailuen Egitura

## 4. Sinkronizazioa

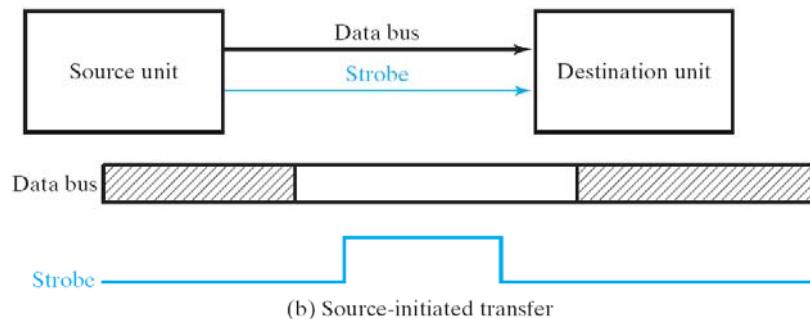
- Helburuak hasitako transferentzia (*Strobing*)



Ordenagailuen Egitura

## 4. Sinkronizazioa

- Iturriak hasitako transferentzia (*Strobing*)



Ordenagailuen Egitura

## 4. Sinkronizazioa

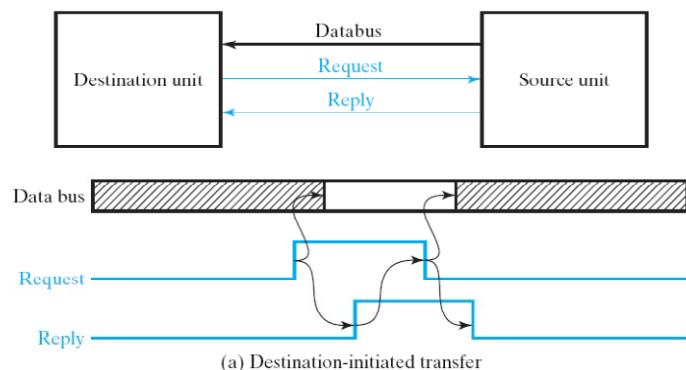
- *Strobing*, simplea baina:

1. Iturriak ez daki helburuak datua jaso duen ala ez.
2. Helburuak ez daki irakurritakoak «datu onak» diren (ez da bermatzen iturriak datuak busean jarri dituenik).
3. Edozein transferentzia egiteko, denbora-unitate motelenarena izan beharko da.

Ordenagailuen Egitura

## 4. Sinkronizazioa

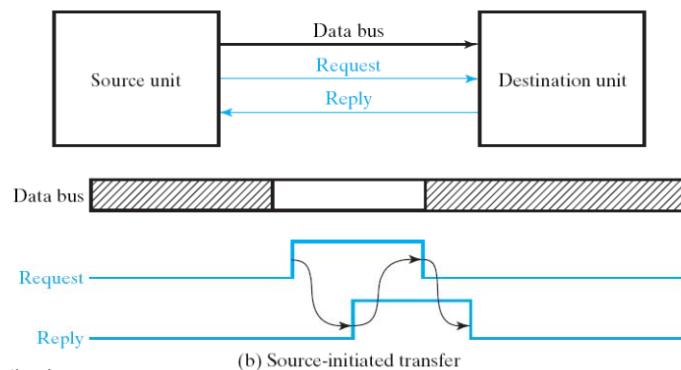
- Helburuak hasitako transferentzia (*Handshaking*)



Ordenagailuen Egitura

## 4. Sinkronizazioa

- Iturriak hasitako transferentzia (Handshaking)



Ordenagailuen Egitura

## 4. Sinkronizazioa

- *Handshaking* metodoaren fidagarritasuna bi parteen parte-hartzean datza:
  - Parte batek errore bat izanez gero, ez da transferentzia gauzatuko.
  - Errore horiek *time-out* mekanismo baten bidez antzeman daitezke (seinale hori etendura moduan erabil daiteke).

Ordenagailuen Egitura

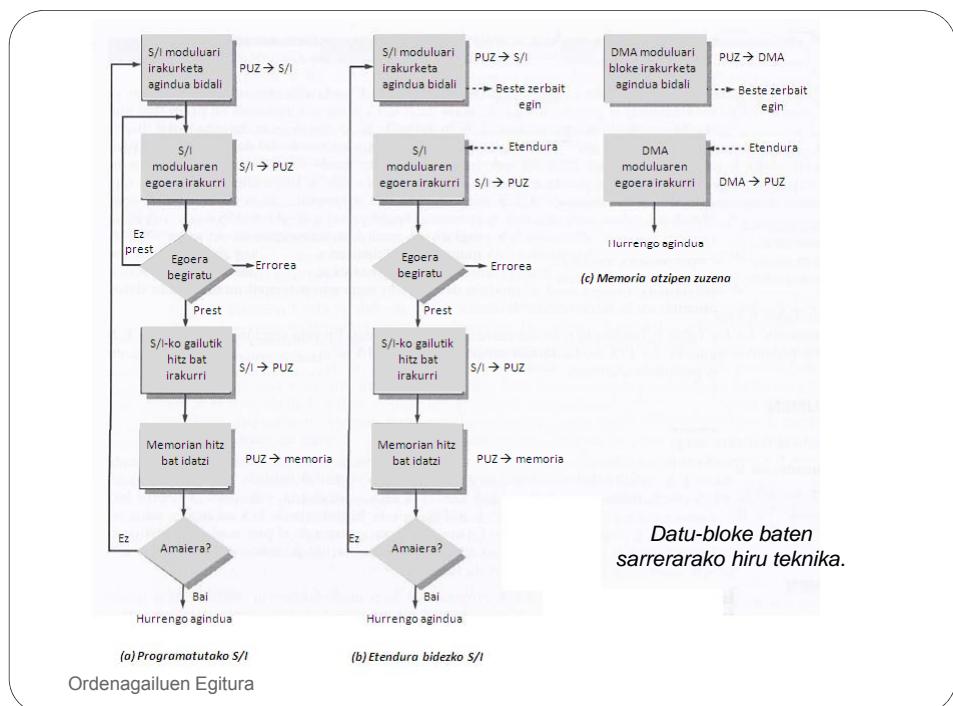
## 4. Sinkronizazioa

### • GALDEKETA (polling) vs ETENDURA

- Programatutako S/I
- Etendura bidezko S/I
- Memoria-atzipen zuzena (DMA)

	Etendurarik gabe	Etendurak erabiliz
S/I eta memoria arteko transferentzia, PUZa bitarteko	Programatutako S/I	Etendura bidezko S/I
S/I eta memoria arteko transferentzia zuzena		Memoria-atzipen zuzena (DMA)

Ordenagailuen Egitura



## 4. Sinkronizazioa

- Etendura bidezko S/I:
  - Gailua antzeman eta lehentasunak ezarri
    - Etendura-lerro anitz
    - Sw galdeketa (*polling*)
    - Hw galdeketa (*Daisy chain*)
    - Bus-tartekaritza

Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

- Programatutako S/I eta etendurak:
  1. S/I transferentzia abiadura prozesadorearen erabilgarritasunak mugatua (konprobatu eta gailuari zerbitzua eman)
  2. Prozesadorea S/I-ko transferentzian jardun behar da

Datu askoren transferentziarako teknika eraginkorragoa:

**Memoria-atzipen zuzena (DMA)**

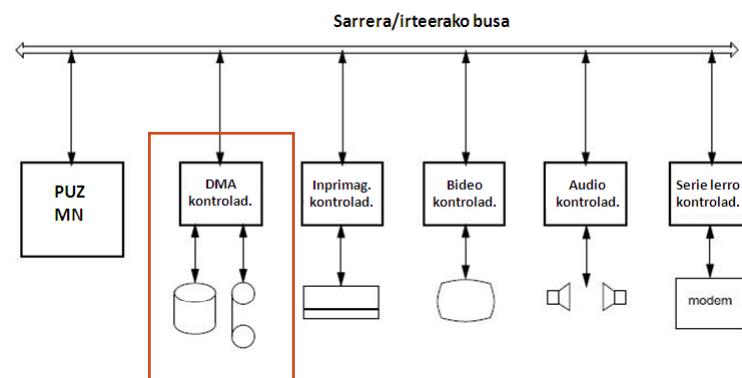
Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

- DMA funtzionamendua
  - Sistemaren busean modulu gehigarri bat behar
  - Prozesadoreari busa *lapurtzen* dio →
  - PUZak denbora batez debekatuta ditu memoria-atzipena eta busen kontrola

Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA



Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

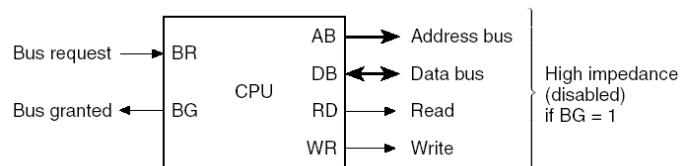


Fig. 11-18 CPU Bus Control Signals

Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

- Prozesadoreak datu-bloke bat irakurri edo idatzi nahi badu, DMA moduluari agindu bat bidaltzen dio (hau hasieratuz):
  - Irakurketa edo idazketa (kontrol-lerroa)
  - S/I-ko gailuaren helbidea (datu-busa)
  - Hasierako memoria-helbidea (datu-busa) → helbide-erregistrarora
  - Irakurri/idatzi beharreko hitz kopurua (datu-busa) → datu-zenbaketa erregistrarora
- Prozesadoreak eskuordetu eta beste zerbaitetkin jarraitzen du.

Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

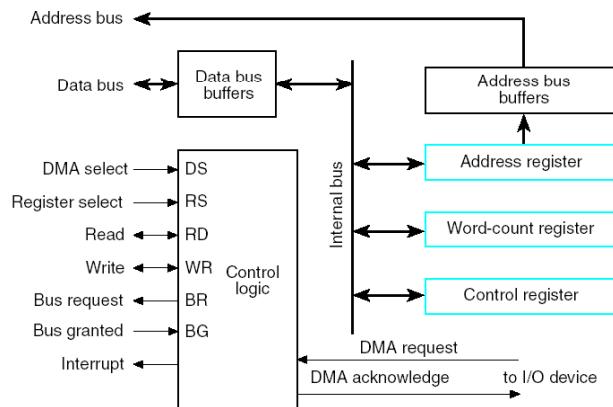


Fig. 11-19 Block Diagram of a DMA Controller

Ordenagailuen Egitura

## 4. Sinkronizazioa: DMA

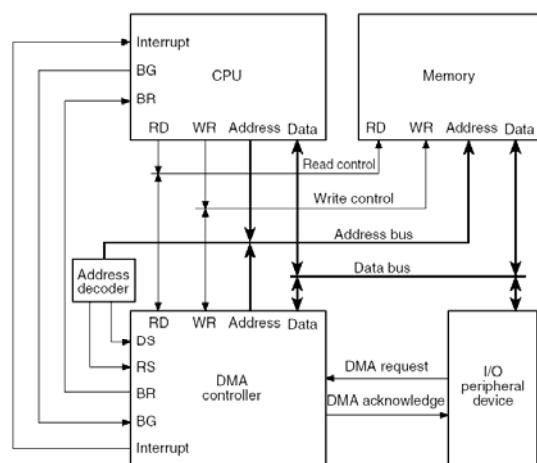


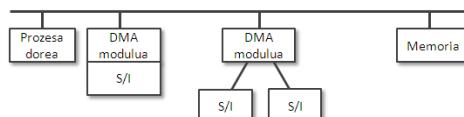
Fig. 11-20 DMA Transfer in a Computer System

Ordenagailuen Egitura

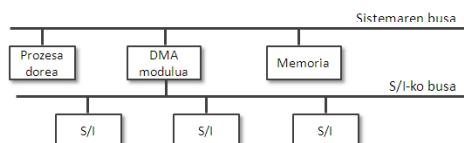
## 6. Sinkronizazioa: DMA



(a) Bus bakarra, DMA independentea



(b) Bus bakarra, DMA-S/I bateratuak



(c) Sarrera/Irteerako busa

Ordenagailuen Egitura

## 5. Periferikoak

1. Biltegiragailuak
2. Txartel grafikoa
3. Monitorea
4. Teklatua
5. Arratoia
6. Inprimagailua

## 5. Periferikoak

- Biltegiratze-gailu motak
  - Magnetikoak
  - Optikoak
  - Eramangarriak
  - Biltegiraketa masiboa
- Arreta berezia merezi duen kasua: disco zurruna

*Bigarren mailako biltegiratzea: ez-hegazkorra; memoria nagusia baino edukiera handiagokoa, baina motelagoa; ez erabakigarria funtzionamendurako.*

*Bigarren mailako Ordenagailuen Arkitektura irakasgaian periferikoak aztertuko dira, beste abstrakzio-maila batetik.*

Ordenagailuen Egitura

### 5.1 Biltegiragailuak

#### Biltegiratze magnetikoa

- Material ferromagnetikoa:
  - Aplikatutako eremuaren noranzko berean magnetizatzen dira, eremua desagertu ondoren ere mantenduz (adibidez: Fe, Co, Ni)
- Teknologia magnetikoaren ezaugariak:
  - Material ferromagnetikoaren partikulek ezarritako eremu magnetikoaren eraginpean erreakzionatzenean dute, datuak adierazten duten noranzkoan bideratuz.
  - Oso azkarra izan daiteke irakurketan zein idazketan (erabilitako euskarri magnetizagarriaren eta irakurketa buruarekin kontaktua egotearen edo ez egotearen araberakoa da).
  - Erlatiboki delikatua: tenperatura, hezetasuna eta kolpeak (irakurketa buruak sortutako istripuak).

Ordenagailuen Egitura

## 5.1 Biltegiragailuak

### Biltegiratze magnetikoak

- Adibideak:

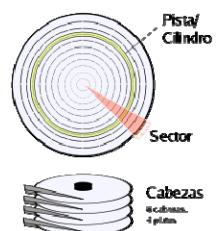
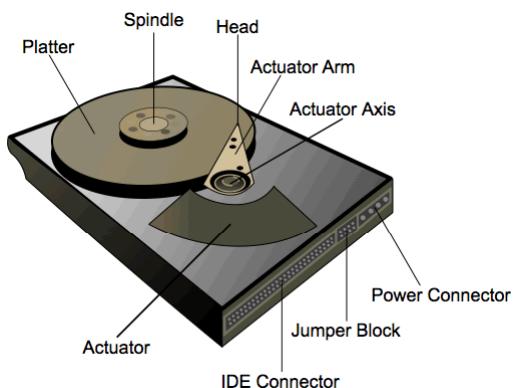
- Disko zurruna (barne/kanpo)
- Disketea
- Zinta magnetikoak



Ordenagailuen Egitura

## 5.1 Biltegiragailuak

### Disko zurruna



Ordenagailuen Egitura

## 5.1 Biltegiragailuak

### Disko zurruna:

- Latentzia eta bilaketa-denbora:

1. Batez besteko bilaketa-denbora (*average seek time*): buruak pistara iristeko behar duen batez besteko denbora.
2. Batez besteko errotazio-latentzia (*average rotation latency*): sektorera iristeko batez besteko errotazio-latentzia.
3. Kontroladore-denbora (*controller time*).
4. Atzipen-denbora (*access time*): 1+2+3

→ *Kalkulatu batez besteko errotazio-latentzia 7200 rpm-ko disko zurrun batentzat.*

→ *Oro har, ez da hitz bat transmititzen, bloke bat baizik.*

Ordenagailuen Egitura

## 5.1 Biltegiragailuak

### Biltegiratze optikoa

- Adibideak:

- Audio CDa

- CD-ROM
  - CD-R
  - CD-RW

- DVD

- Blu-Ray
  - HD-DVD

Ordenagailuen Egitura

## 5.1 Biltegiragailuak

- Eramangarria
  - Disketea
  - Flash memoria txartelak
  - USB *pendrive*-ak
  - Disko zurrun eramangarriak
- Masiboa
  - *Backups*
  - Zinta magnetikoak
  - Sarean biltegiratzea

Ordenagailuen Egitura

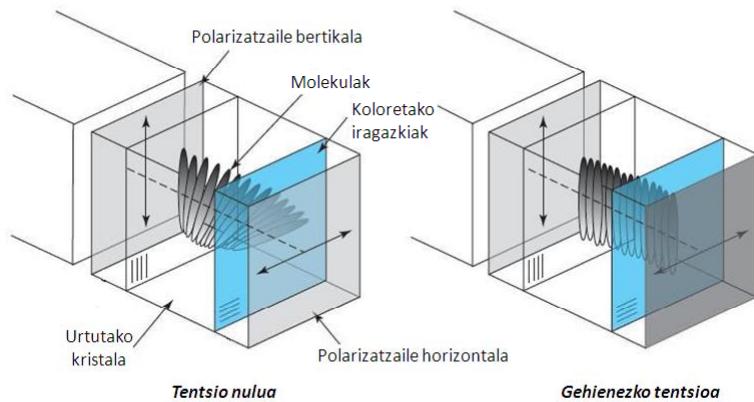
## 5.1 Biltegiragailuak

### Biltegiratze eramangarria

- Aldaerak eta flash modeloak
  - USB pendrive-ak = flash memoria (biltegiratze-gailu eramangarria, txikia, arina, iraunkorra, edukiera handikoa...) + kontroladorea USB ataka batekin erabili ahal izateko (edozein ordenagailutan ohiko ataka, plug&play eta azkarra)

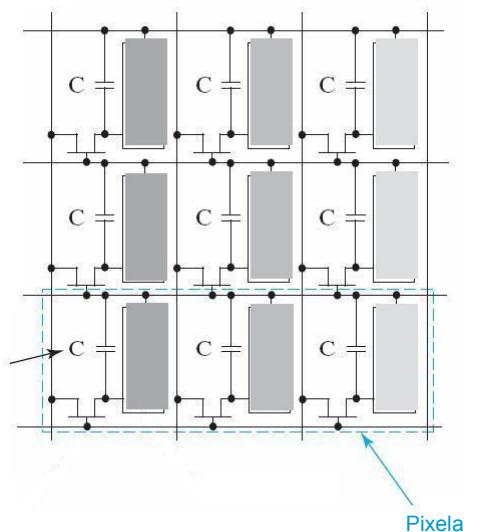
Ordenagailuen Egitura

## 5.3 Monitorea: LCD



Ordenagailuen Egitura

## 5.3 Monitorea: LCD

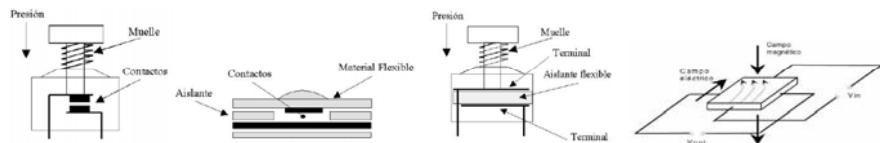


*TFT, FET  
transistore mota  
bat LCDtan  
irudiaren  
kalitatea  
hobetzeko  
erabilia.*

Ordenagailuen Egitura

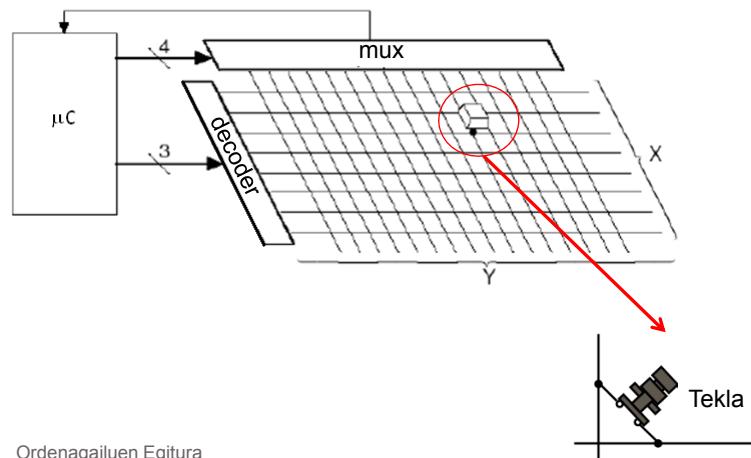
## 5.4 Teklatua

Kontaktuzkoa		Kontakturik gabekoa	
Mekanikoa	Membranakoa	Kapazitiboak	Hall efektukoak
Erreboteekin arazoak	Muturreko inguruneentzat	Kalitatea (garestiagoak)	Profesionalak Salneurri altua



Ordenagailuen Egitura

## 5.4 Teklatua



Ordenagailuen Egitura

## 5.5 Arratoia

- Ezaugarriak
  - Pantailako koordenatuak aukeratu (x,y)
  - Gertaera bidezko komunikazioa
- Sailkapena
  - Mekanikoak
  - Optiko-mekanikoak
  - Kablerik gabekoak
  - *Trackball* (optiko-mekanikoa)
  - *Trackpoint* (eramangarrieta)
  - *Touch Pad* (eramangarrieta)

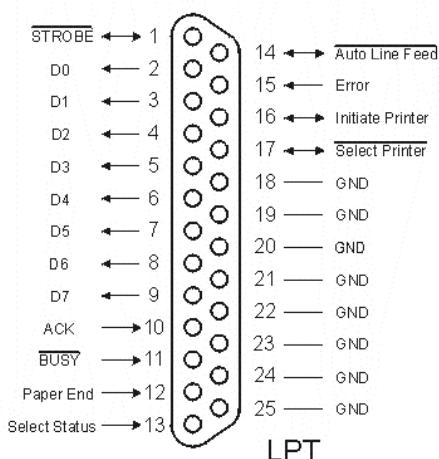
Ordenagailuen Egitura

## 5.6 Inprimagailua

- Parametro eta ezaugarriak
  - Inprimatze-abiadura (cpm, pps)
  - Bereizmena (ppi)
  - Buffer-a (MB laser, kB tinta)
  - Lotura-interfazea (ataka paraleloa, USB, sarea) (\*)
- Sailkapena
  - Impaktuzkoak
    - Bitxilorea
    - Orratzak
  - Impakturik gabekoak
    - Tinta-injekzioa
    - Laser
    - Termikoa

Ordenagailuen Egitura

## 5.6 Inprimagailua



Ordenagailuen Egitura



## 6. gaia

AZPISISTEMEN ARTEKO LOTURAK:  
BUSAK

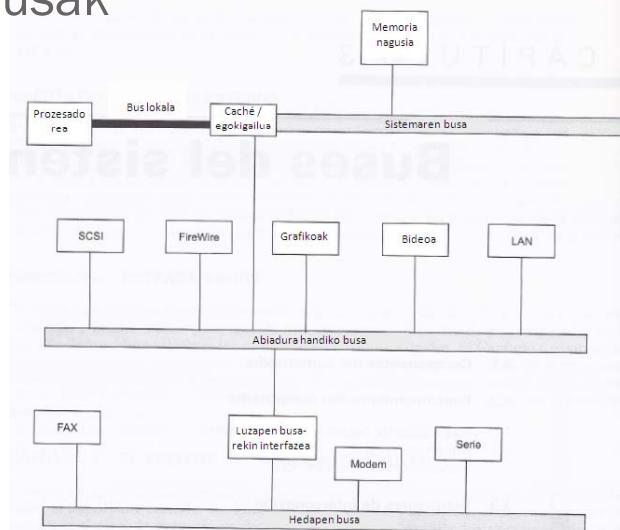
Ordenagailuen Egitura

## AURKIBIDEA

- Definizioak, egitura eta bus-hierarkia
- Diseinu-ezaugarriak
  - Busaren zabalera
  - Motak
  - Artekaritza
  - Temporizazioa
  - Transferentzia motak
- Bus komertzialen adibideak

Ordenagailuen Egitura

## Busak



Ordenagailuen Egitura

# Busak

## Interkonexio-egitura

Konputagailua euren artean komunikatu behar diren hiru motatako moduluz osatuta dago (prozesadorea, memoria eta S/I) → elkarren artean lotzen dituen egitura bat behar da; arruntenak bus eta bus anitzeko egiturak dira.

## Busekin interkonexioa

Gailu bi edo gehiagoren arteko komunikazio-bide bat da. Banatutako medioa izanik, artekaritza behar da talkak ekiditeko (seinala batek beste bat estali eta distortsiona ez dezan). Normalean, lerro multzo batek osatzen du (busaren zabalera), eta horietako bakoitzak seinale bitar bat transmiti dezake (byte bat transmiti daiteke busaren zortzi lerro erabiliz).

Ordenagailuen Egitura

# Busak

Konputagailuek bus mota desberdinak dituzte, berau osatzen duten osagaiak maila desberdinaren komunikatzeko sistemaren hierarkiaren barruan.

## Busaren egitura

Sistemaren busak: 50-100 lerro, hiru multzo funtzionaletan

- Datu-lerroak → datu-busa (zabalera 8, 16, 32 edo 64; sistemaren prestazioan eragin erabakigarria izango du).
- Helbide-lerroak → helbide-busa (zabalera 8, 16, 32 edo 64; sistemak helbideratu ahalko duen gehienezko memoria finkatuko du). Memoria zein S/Iko atakak helbideratzeko.
- Kontrol-lerroak → kontrolerako (agindu- eta temporizazio-seinaleak medio) datu eta helbide-lerroen atzipen eta erabilera, guztien artean banatutakoak dira eta.  
• (elikadura-lerroak ere egon daitezke)

Ordenagailuen Egitura

## Busak

Kontrol-lerroak:

- Temporizazioa: datua edo helbidearen baliozkotasuna adierazten dute.
- Aginduak: gauzatu beharreko eragiketa zehazten dute.
  - Memory Write
  - Memory Read
  - I/O Write
  - I/O Read
  - Transfer ACK
  - Bus Request
  - Bus Grant
  - Interrupt Request
  - Interrupt ACK
  - Clock
  - Reset

Ordenagailuen Egitura

## Busak: bus-hierarkia

### Bus-hierarkia

Errendimendua jaits daiteke busean gailu asko konektatuz gero, batez ere honako hauetako direla eta:

- Propagazio-denborak gora egiten du (koordinatzeko denbora gehiago behar).
- Eskariak busaren kapazitatera gerturatzean, itogunea gerta daiteke. Busaren abiadura areagotu genezake (zabalera handituz), baina oso azkar hazten ari da gailuek (kontroladore grafikoak, sare-interfazeak, etab.) behar duten transferentzia-abiadura...

➡ Konponbidea: hierarkikoki antolatutako zenbait bus

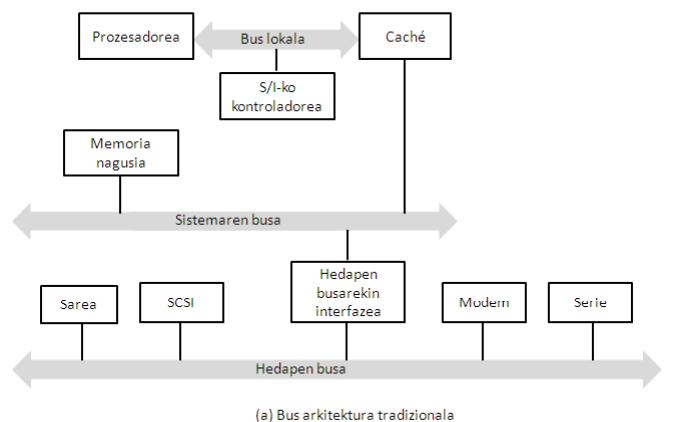
Ordenagailuen Egitura

## Busak: bus-hierarkia

- Hedapen-bus batera edo gehiagotara konektatutako S/Iko kontroladoreak.
- Interfaze batek sistemaren busa eta kontroladore horien arteko datu-transferentzia kudeatzen du.
- Sistemari S/Iko gailu-aukera zabala konektatzea ahalbidetzen du.
- Prozesadorearen eta memoriaren arteko trafikoa eta S/Iko banatzen ditu.

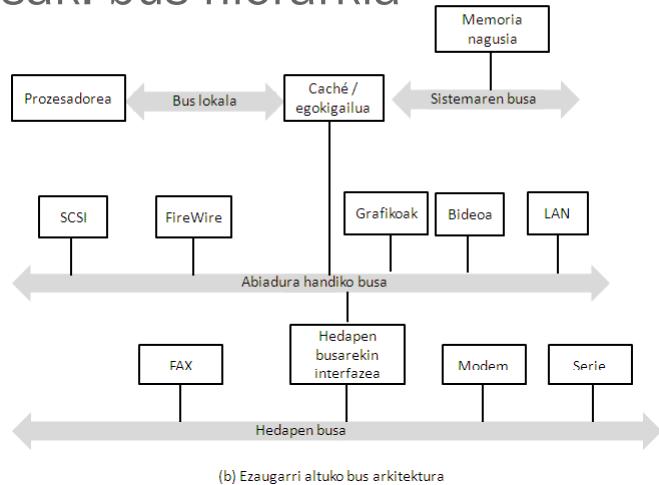
Ordenagailuen Egitura

## Busak: bus-hierarkia



Ordenagailuen Egitura

## Busak: bus-hierarkia



Ordenagailuen Egitura

## Busak: diseinu-ezaugariak

1. Busaren zabalera
2. Bus motak
  1. Ardura bakarreko busa
  2. Multiplexatua
3. Artekaritza
  1. Metodoa
  2. Estrategiak
4. Temporizazioa
  1. Sinkronoa/erdisinkronoa
  2. Asinkronoa
5. Datu-transferentzia motak (eragiketak)
  1. Irakurketa
  2. Idazketa
  3. Irakurketa-eraldaketa-idazketa
  4. Irakurketa, idazketa ondoren
  5. Blokea

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### 1) Bus-zabalera

Informazioen bat eramatzen duten seinale elektriko kopurua (kobrezko pistak). Plaka garestitzen da busaren dentsitatea igo ahala.

- Helbide-busa:

- $n$  bit  $\Rightarrow 2^n$  helbide (erroren bat beharrezkoa izan daiteke helbidea erabilgarri dagoela adierazteko).

- Datu-busa:

- 8 eta 64 bit artean

- Kontrol-busa:

- Ez du mugapenik aurkezten.

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### 2) Bus motak

- Ardura bakarreko busa

- Helbide-busa, datu-busa eta kontrol-busa banatuta.

- Multiplexatua

- Helbide eta datuentzako lerro elektriko multzo bakarra (denboran multiplexatuak). Kontrol-lerro bat bien artean aukeratzeko.

Ordenagailuen Egitura

### Busak: diseinu-ezaugarriak

Modulu batek baino gehiagok behar izan dezake busa une batean, talkak ekiditeko → busaren artekaria

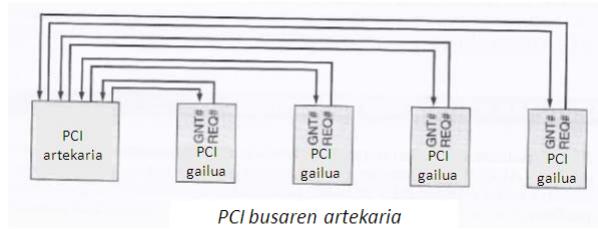
#### 3.1) Artekaritza: metodoa

- Zentralizatua: gailu (hw) bakarrak (*busaren kontroladore edo artekaria*) izango du busean denborak esleitzearren ardura (PUZ edo beste gailu batek).
- Banatua: modulu bakoitzak atzipena kontrolatzeko logika dauka eta gailuek erabakitzentz eute une bakoitzean zeinek erabiltzen duen busa.

Ordenagailuen Egitura

### Busak: diseinu-ezaugarriak

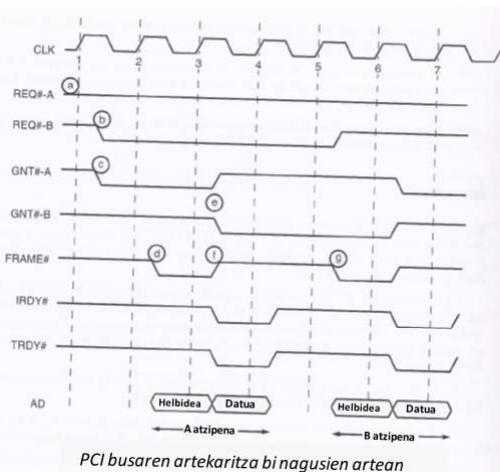
Artekaritza zentralizatuaren adibidea (PCI busa)



Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

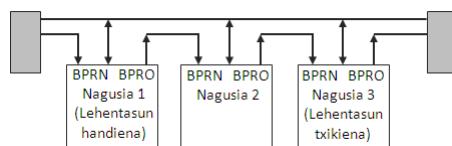
### Artekaritza zentralizatuaren adibidea (PCI busa)



Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### Artekaritza banatuaren adibidea (Multibus busa)



Artekaritza banatua Multibus I-ean

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

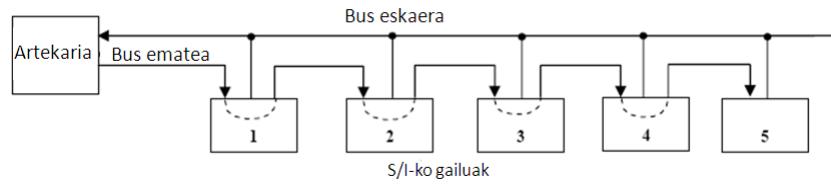
### 3.2) Artekaritza: estrategia

- Daisy-Chain (seriea)
  - Zentralizatua
  - Banatua
- Galdeketa
  - Zentralizatua
  - Banatua
- Eskaera independentea (paraleloa)
  - Zentralizatua
  - Banatua

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### • Daisy-Chain zentralizatua

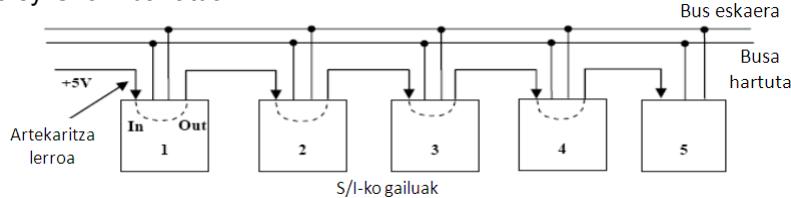


- Eskaera baten aurrean, artekariak banan-banan miatzen ditu. Hurbilen dagoenak du lehentasun handiena.
- Abantailak:
  - Simpletasuna
  - Gailuak gaineratzeko erraztasuna
- Desabantailak
  - Hutsegite ugari
  - Lehentasun finkoak
  - Motela

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Daisy-Chain banatua



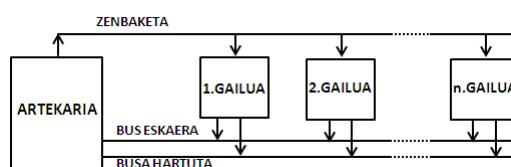
- Hiru lerro:
  - Bus-eskaera (eskaera guztien OR bat)
  - BUSY (busa beregan duen gailuak gaituta)
  - Artekaritza-lerroa (gailu guztiei seriean konektatuta)
- Abantailak
  - Simpletasuna
- Desabantailak
  - Hutsegite ugari (zarata elektrikoari oso sentikorra)
  - Lehentasun finkoak
  - Motela

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Galdeketa zentralizatua

- Gailu bakoitzak identifikazio-zenbaki bat dauka.
- «Bus eskaera» lerroa gaitzen denean, artekariak zenbaketa hasten du.
- Busa erabili nahi duen gailuak bere identifikatzialea antzematean, «Busa okupatuta» gaitzen du.
- Artekariak zenbaketa geratzen du «Busa okupatuta» ezgaitu arte



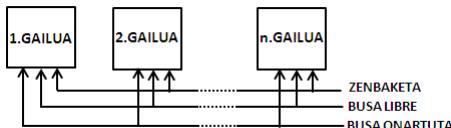
- Abantailak:
  - Lehentasunak erraz alda daitezke.
  - Busaren esleipen erlatiboki azkarra.
- Desabantailak:
  - Konplexutasuna

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Galdeketa banatua

- Gailu batek «Busa onartuta» gaituz busa lor dezake, baldin eta zenbaketen bere identifikatzialea agertzen bada → busaren kontrola zein artekaritza esleitzen zaizkio.
- Busa erabilten amaitzean, zenbaketa hasten du «Bus erabilgarri» seinalea gaituz.



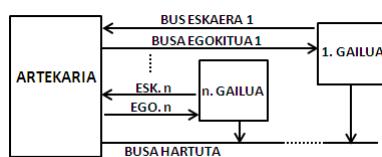
- Abantailak:
  - Lehentasunak erraz alda daitezke.
  - Busaren esleipen erlatiboki azkarra.
- Desabantailak:
  - Sistema hasieratzean busa gailu bat esleitu behar zaio.
  - Konplexutasuna.

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Eskaera independente-zentralizatua

- Gailu bakoitzak artekarira doan «Bus eskaera» lerro bat du eta honengandik datorren «Busa esleituta» jasotzen du.
- Artekariak une bakoitzean egoki deritzon gailuari ematen dio busaren erabilera (beti daki zeinek nahi duen).



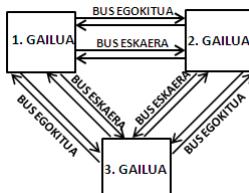
- Abantailak:
  - Lehentasun guztiz konfiguragarriak.
  - Berehalako esleipena.
- Desabantailak:
  - Konplexutasun handia.
  - Sistemari gailuak gaineratzeko zailtasuna.

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Eskaera independente banatua

- Gailu bakoitzak gailu kopuru adina «Bus eskaera» zein «Bus esleitu» seinale izango du.
- Gailu bakoitzak «Bus eskaera» jaso dezake gainerako besteetatik, eta «Bus esleitu» bidali ahal dio busa eman nahi dionari.



- Abantailak:
  - Lehentasun guzti konfiguragarriak
  - Berehalako esleipena
- Desabantailak:
  - Konplexutasun handia
  - Sistemari gailuak gaineratzeko zaitasuna

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### 4) Temporizazioa

- Bus sinkronoa:

- Erloju nagusi batek trantsizioak markatzen dituen seinale karratua sortzen du.
- Erloju-ertzek zehazten dute gertaera baten presentzia busean.
- Abantaila: kudeatzen erraza.
- Desabantaila: transferentzia erloju-ziklo osoetan gauzatu behar da (azkarragoa bada, luzatu).

Datu- eta helbide-busaz gain, kontrol-seinaleak behar ditu:

- /MREQ: memoria-eskaera
- /RD: irakurketarako seinalea

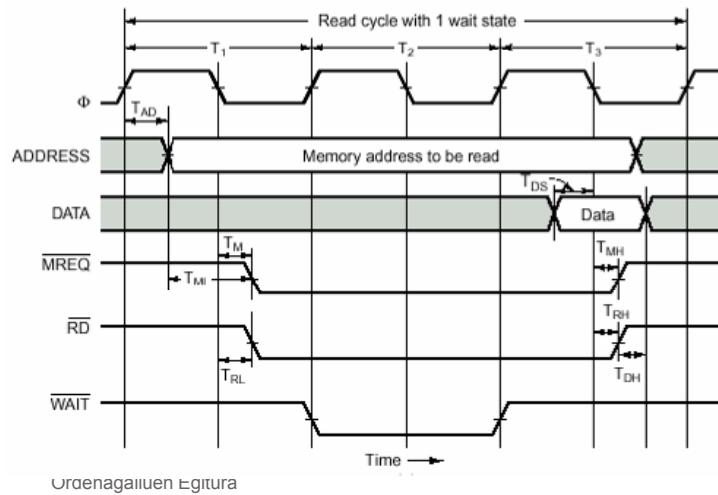
- Bus erdisinkronoa:

- /WAIT: itxarote-ziklo baterako seinalea

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

### ● Temporizazioa: bus sinkronoa



## Busak: diseinu-ezaugarriak

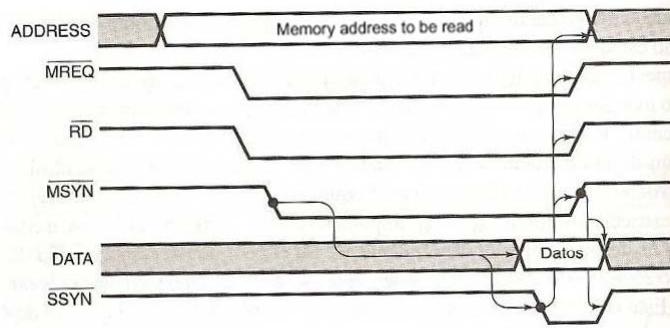
### 4) Temporizazioa

- Bus asinkronoa:
  - Gailuek ahal duten abiaduran.
  - Bus sinkronoen seinaleez gain, hauek ere beharko dituzte:
    - /MSYN: Master SYNchronitation
    - /SSYN: Slave SYNchronitation

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Temporizazioa: bus asinkronoa



Ordenagailuen Egitura

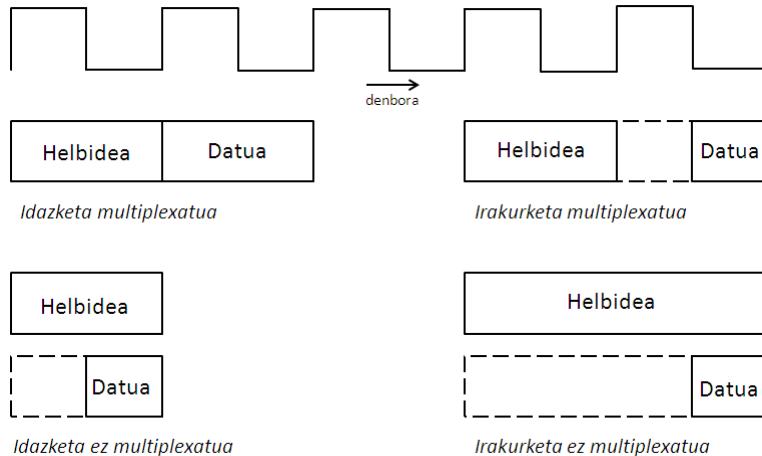
## Busak: diseinu-ezaugarriak

### 5) Datuen transferentzia motak

- Irakurketa
- Idazketa
- Irakurketa-eraldaketa-idazketa
- Irakurketa, idazketa ondoren
- Blokea

Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

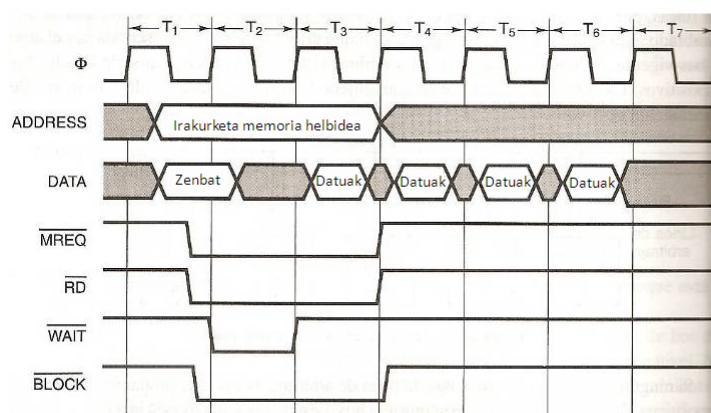


Ordenagailuen Egitura

## Busak: diseinu-ezaugarriak

- Bloke-transferentzia:

- Bloke-transferentziak behar dituzten arkitekturentzat (cache-memoria)



Ordenagailuen Egitura

## Busak

- S/I-ko gailuak aztertzean, ikusi genuen horiek transferentzia-tasa desberdinak zituztela eta asinkronoak zirela. Sinkronizatzeko bi aukera aztertu genituen: *strobing* eta *handshaking*.
- Erloju baten bidez sinkroniza dezakegu (mikroprozesadorearen desberdina, azkarragoa) → horrela, transferentzia sinkrono bat izango dugu (gogoratu teklatuaren kontroladorearen adibidea...)
- Kasu asinkronoan bezala, sinkronoan ere bi aukera:
  - Ziklo batean osatu eragiketa → sinkronoa
  - Behar diren zikloak erabili (READY, WAIT edo BUSY moduko seinale bat gaineratuz) → erdisinkronoa

Ordenagailuen Egitura

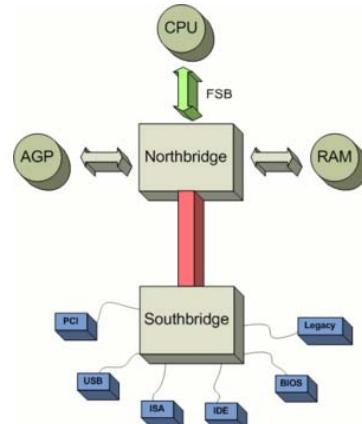
## Busak

- S/I-ko kontroladorea eta interfazearen funtzioak ere ikusi genituen (besteak beste, paralelo-seriea eta alderantzizko bihurketa, ataka-serie baten kasuan).
- Interfaze eta protokolo seinaleentzat, beharrezkoak dira normalizazioak (*standards*).

Ordenagailuen Egitura

## Busak

- Prozesadorearekin conexio-abiadura handia behar duten gailuak (MN bezala) zuzenean bus honetara konektatzen dira, baina bakar batzuk izan behar dira (arrazoi elektrikoak direla eta) → besteak plaka nagusiak eskainitako beste bus batera. Bus biak zirkuitu batean lotzen ditu elkarrekin (*bridge*).
- Hedapen-busera konektatutako gailuak mikroprozesadoreari bere busera konektatuta egongo balira bezala aurkezten zaizkio (baina atzerapen bat dago).



Ordenagailuen Egitura

## Busak

- Ezin da prozesadorearen busarentzako estandar uniforme bat definitu, horren egitura prozesadorearen arkitekturaren eta zirkuitu integratuaren bereizgarri elektrikoen menpe dago eta.
- Hedapen-busa ez dago mugapen horietara behartuta → bere seinaleentzat estandarizatutako eskema bat erabil daiteke.

Ordenagailuen Egitura

## Busak

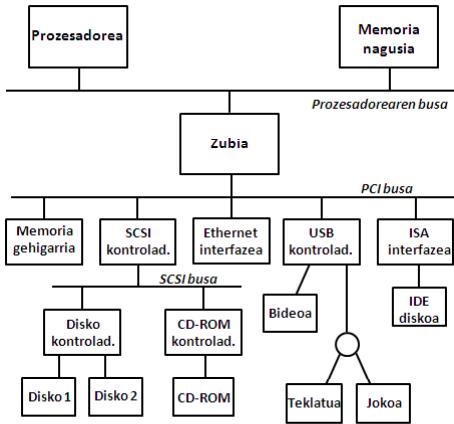
- Zenbait estandar garatu dira:
  - Batzuk modu naturalean → ISA (*Industry Standard Architecture*) (IBM)
  - Industria-esfortzu kooperatiboak → USB (*Universal Serial Bus*)
  - IEEE (*Institute of Electrical & Electronics Engineers*), ANSI (*American National Standards Organization*) edo ISO (*International Standards Organization*) motako erakundeek estandar horiek (faktuzkoak edo kooperatiboak) bultzatu dituzte, eta homologazio ofiziala eman.

Ordenagailuen Egitura

## Busak

- 4 bus ezagun aztertuko ditugu:
  - ISA (*Industry Standard Architecture*)
  - PCI (*Peripheral Component Interconnect*)
  - SCSI (*Small Computer System Interface*)
  - USB (*Universal Serial Bus*)

Ordenagailuen Egitura

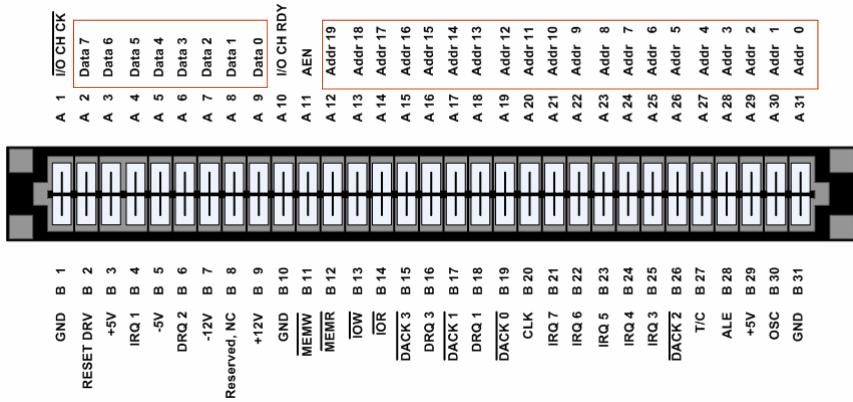


Interfaze estandar desberdinak dituen konputagailuaren adibidea

Ordenagailuen Egitura

## Busak: ISA

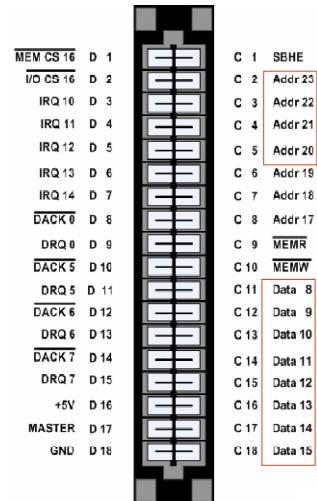
- IBM PCren jatorrizko busa (Intel 8088 prozesadorea) 62 konektoreduna (1983).



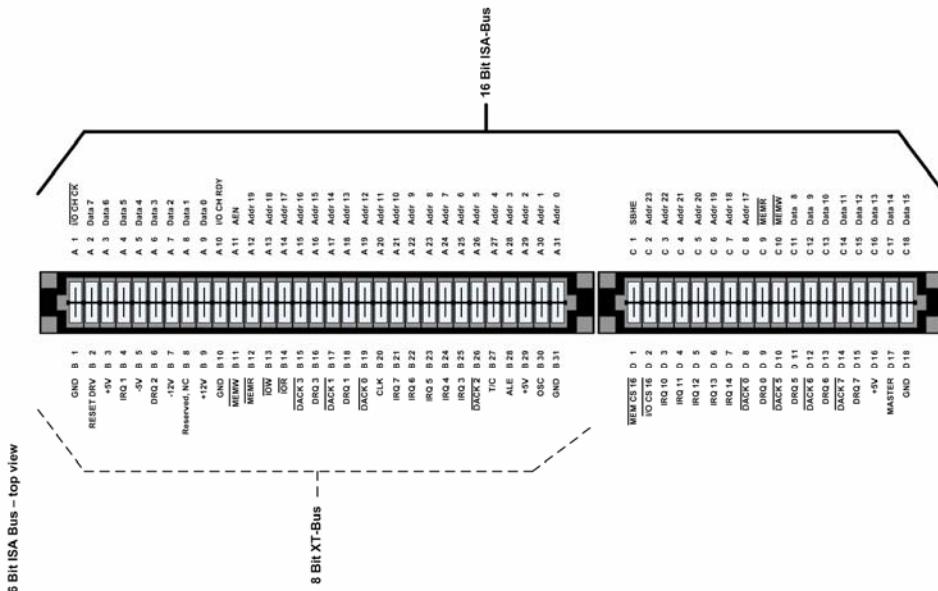
## Busak: ISA

- Seinale hauek plaka nagusian zehar joango dira.
  - 80286 merkaturatzeak arazo bat aurkezten zuen:
    - 16 datu bit dauzka.
    - Bus berri bat eginez gero, orduko txartelak ez lirateke erabilgarri izango.
    - Busa zabaltzea erabakitzan da, aurreko konexioak mantenduz eta konektore berri bat gaineratuz (1984).

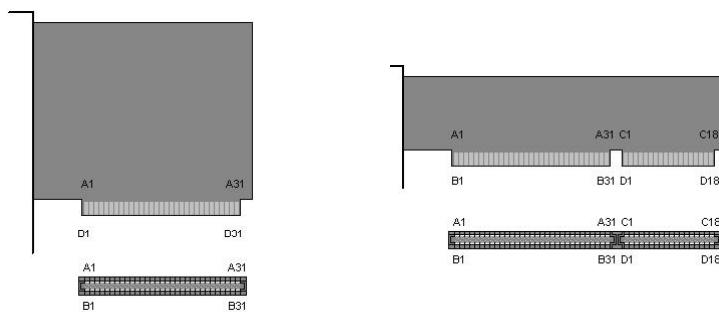
## Ordenagailuen Egitura



## Busak: ISA



## Busak: ISA



Ordenagailuen Egitura

## Busak: ISA

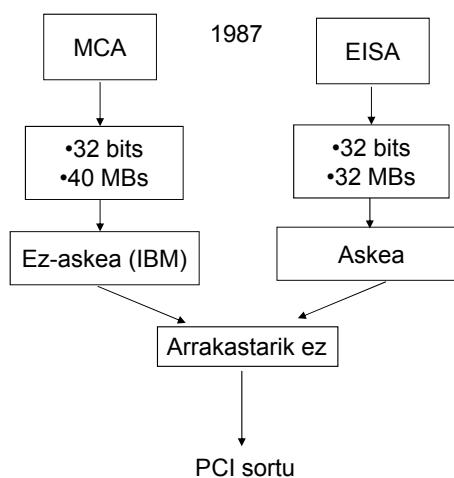
### Oztopoak eta desabantailak:

- Aplikazio berrientzako abiadura ez nahikoa:
  - ISA 8 bit (4 MHz)  $\rightarrow$  4 MB/s
  - ISA 16 bit (8 MHz)  $\rightarrow$  16 MB/s
- Ez da plug & play

MCA: *Micro Channel Architecture*

EISA: *Extended ISA*

Ordenagailuen Egitura



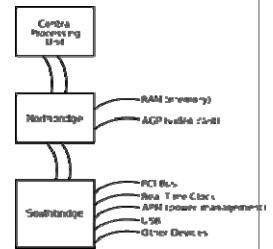
## Busak: PCI

- Behar handiagoez geroztik sortu zen:
  - Pantaila etengabeko mugimenduan: 67,5 MB/s
  - Bideoa: 135 MB/s
- 1992an agertzen da lehenengoz PCI (Intel):
  - ISArekin bateraezina izanik, hori baztertza lortu zuen lehena.
  - Bereizgarri aitzindaria: *plug & play* S/Iko gailuak konektatzeko (ISAn switch bidezko konfigurazioa).
  - Egiturak 21era mugatzen du S/Iko gailu kopurua.
  - Sw konfigurazioak helbideak eta lehentasunak esleitzen ditu.
  - Jabego pribatuko, baina jabari publikoko (partzuergoa batek PCI busean oinarritutako gailuak garatu eta kontrolatzen ditu).

Ordenagailuen Egitura

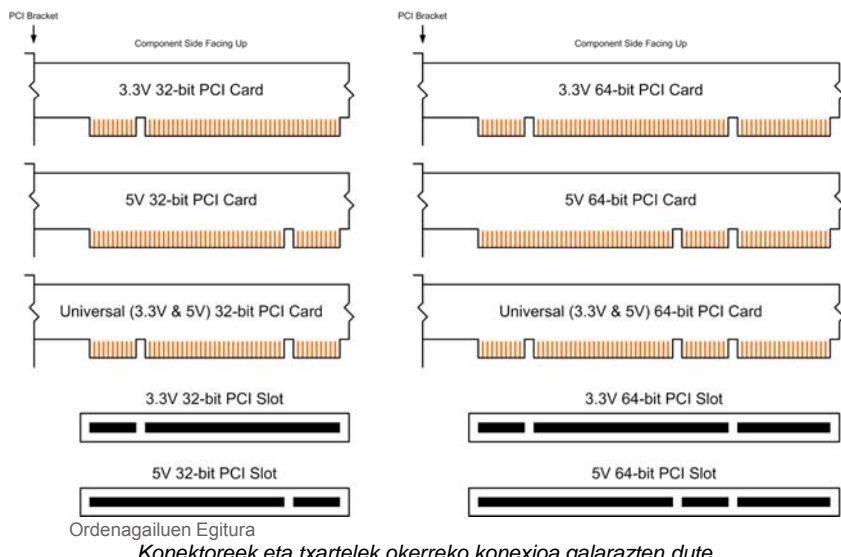
## Busak: PCI

- Mugapenak:
  - Ez da memoria-busa izateko nahikoa ona.
  - Oraindik existitzen diren ISA txartel zaharrekin bateraezina.
- Ikusi genuen moduan, konponbidea:
  - Hiru bus edo gehiago erabiltea.
  - Funtsezko elementuak: zubiak (Intel)
- PCIren ezaugariak:
  - Tentsioa: 3.3V edo 5V
  - Kapazitatea: 32 bit edo 64 bit
  - Temporizazioa: 33MHz edo 66MHz
  - PCI 3.0: azken zehaztapena (estandar ofiziala, 5v-ko sostengurik gabe)



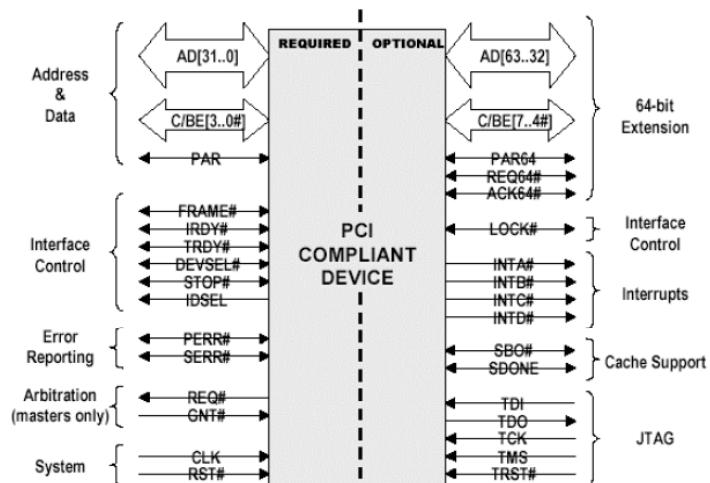
Ordenagailuen Egitura

## Busak: PCI



## Busak: PCI

- PCI busaren eskema



Ordenagailuen Egitura

## Busak: PCI

- Seinale multzo nagusiak:

- Helbide/Datu-bus multiplexatua: AD[31..0]
  - Helbide-lerroak direnean, AD[31..0] memoria edo sarrera/irteera atzipenen helbidea.
  - Datu-fasean: AD[31..0] datu-lerroak dira.
- Bus *Command/Byte Enable*: C/BE[3..0]#
  - Helbide-fasean komandoa.
  - Datu-fasean byte batzuen gaikuntza.
- Paritate kontrol-lerroa
  - AD[31..0] eta C/BE[3..0]# lerroen paritate bikoitia.
- Kontrol-seinaleak
  - FRAME#: transakzioaren iraupena (*Initiator*)
  - IRDY#: gailu abiarazlea prest *Initiator Ready*
  - TRDY#: helburu gailua prest *Target Ready*
  - DEVSEL#: gailu aukeratua (*Targeten erantzuna*)
  - STOP#: transakzioan etendura (*Targeten seinalea*)
  - IDSEL: gailuaren aukera hasieratzeko (konfiguratzeko)

Ordenagailuen Egitura

# maila baxuan gaitzen direla adierazten du

## Busak: PCI

- Erroreen seinalizazioa:

- PERR#: paritate-erroreak
- SERR#: sistemaren errore larriak

- Tartekaritza (*master* gailuek bakarrik)

- REQ#: busaren eskaera
- GNT#: busaren ematea

- Sistema:

- CLK: erlojua (33 edo 66 MHz)
- RST#: *reset* seinalea (hasieraketa)

- Etendura (PCI gailuaren aldetik, 4 entedura hw gehienez):

- INTA# .. INTD#

Ordenagailuen Egitura

## Busak: PCI

- Komandoak

C/BE[3::0]#	Command Type
0000	Interrupt Acknowledge
0001	Special Cycle
0010	I/O Read
0011	I/O Write
0100	Reserved
0101	Reserved
0110	Memory Read
0111	Memory Write
1000	Reserved
1001	Reserved
1010	Configuration Read
1011	Configuration Write
1100	Memory Read Multiple
1101	Dual Address Cycle
1110	Memory Read Line
1111	Memory Write and Invalidate

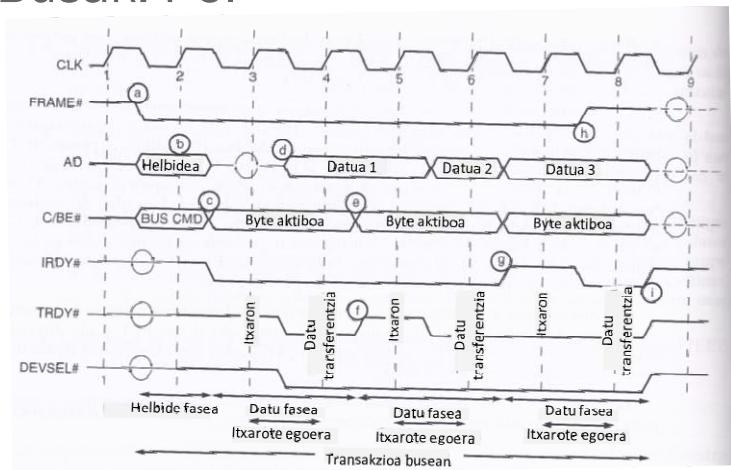
Ordenagailuen Egitura

## Busak: PCI

- Jatorrian datu-boladen (*burst*) transferentziarako diseinatua (hitz bakar baten S/I luzera =1 duen datu-bolada bat da).
- «Transakzioa»: transferentzia-eragiketa osoa (helbide bat eta datu-bolada bat).
- «Faseak»: transakzio baten hitzen banakako transferentzia.

Ordenagailuen Egitura

## Busak: PCI



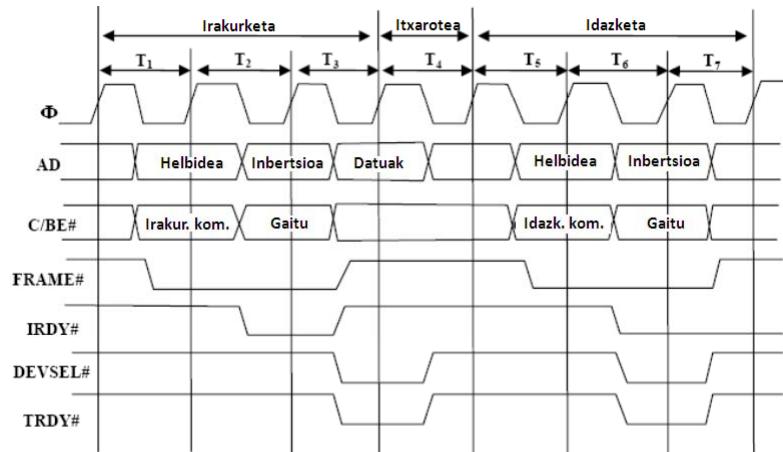
Ordenagailuen Egitura

## Busak: PCI

- a)
- b)
- c)
- d)
- e)
- f)
- g)
- h)
- i)

Ordenagailuen Egitura

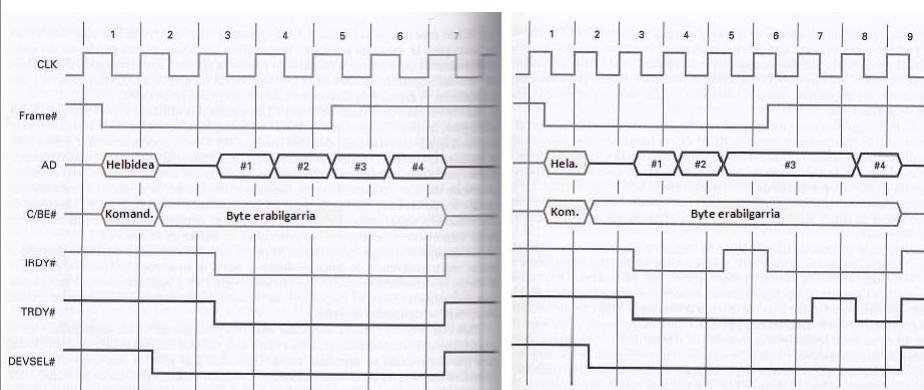
## Busak: PCI



Ordenagailuen Egitura

## Busak: PCI

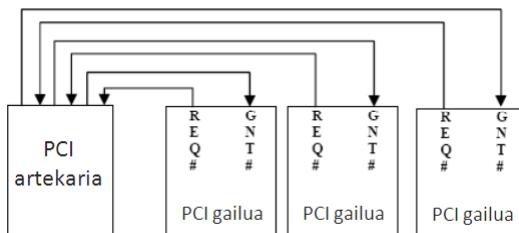
Beheko kronogrammek PCI busean luzera berdineko irakurketa-eragiketa bat adierazten dute; zergatik irauten du 2.ak 2 erloju-ziklo gehiago?



Ordenagailuen Egitura

## Busak: PCI

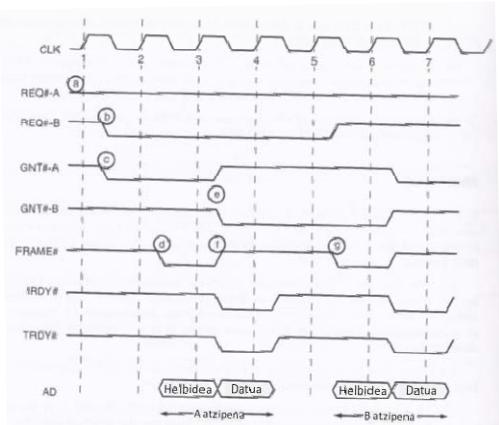
- Busaren artekaritza (Bus Mastering)
  - Busa eskatzeko:
    - Gailuak #REQ gaitzen du.
    - Artekariak bere #GNT gaitu arte itxaroten du.
    - Gailuak busa hurrengo erloju-zikloan erabil dezake.



Ordenagailuen Egitura

## Busak: PCI

Tartekaritza zentralizatudun adibidea (PCI busa)



a)

b)

c)

d)

e)

f)

g)

Ordenagailuen Egitura

## Busak: PCI

- Bus-kontzesio batek transakzio baterako balio du.
- Gailu batek bigarren transakzio bat egin nahi badu eta beste inor ez badago busa eskatzen, jarrai dezake alferrikako ziklo bat tartean utziz.
- Busarekiko konpetentziarik ez dagoen egoera berezieta, gailu batek transakzioak bata bestearen atzetik gauza ditzake, tartean alferrikako ziklorik sartu gabe.
- Gailu hori geldiarazteko, artekariak #GNT ezgaitzen du.

Ordenagailuen Egitura

## Busak: SCSI

- Jatorrizko ezaugarriak
  - ANSI-k X3.131 izendapenean definitutako estandarra
  - 50 hari
  - 50 metrorarte
  - 5MB/s-ko abiadura
  - Eskakizunak gainjartzeko ahalmena → prestakuntza handiak

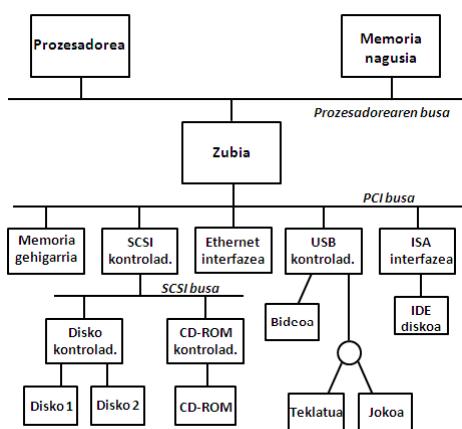
Ordenagailuen Egitura

## Busak: SCSI

- Berrikuspen asko (bere datu-transferentziarako gaitasuna azkar hazi da), beraz, aurki ditzakegu:
  - Datu-busa:
    - Estua: 8 bit
    - Zabala: 16 bit
  - Seinale-eskema:
    - Seinale bakoitzak hari bat + lur komuna (*Single Ended*)
    - Seinale bakoitzarentzat itzulera-hari bat (kasu honetan, bi tentsio-maila dira posiboa: 5v edo 3,3v)
  - Konektoreak: 50, 68, 80 pinekoak
  - Transferentzia-abiadura: konexioaren luzeraren eta konektatutako gailu kopuruaren araberakoa (5MB/s – 640 MB/s)

Ordenagailuen Egitura

## Busak: SCSI



- Memoria nagusiaren eta gailuen artean paketeak (datuak, aginduak edo egoera) bidaltzeko DMA erabiltzen duen SCSI kontroladore baten bitartez konektatzen da.
- SCSI busari konektaturiko gailuak **ez** dira prozesadorearen helbideratze-espazioaren parte.

Ordenagailuen Egitura

## Busak: SCSI

- SCSI busaren seinaleak

Maila	Izena	
Datuak	DB(0) - DB(7)	Datu-lerroak: informazio byte bat daramate informazio-transferentzia fasean, eta gailuak identifikatzen dituzte artekaritza eta hautespen faseetan.
	DB(P)	Datu-busarentzat paritate-bita.
Fasea	BSY	Okupatuta: busa libre ez dagoenean gaituta.
	SEL	Hautespena: hautespena egiten denean gaituta.
Info. mota	C/D	Kontrola/Datuak: informazioaren kontrolaren transferentzian gaituta (agindua, egoera edo mezua).
	MSG	Mezua: bidaliko den informazioa mezua dela adierazten du.
Elkarritzeta	REQ ACK	Eskaera: helburuak gaitzen du datu-transferentzia ziklo bat eskatzeko. Berrespema: iturriak gaitzen du transferentzia amaitzean.
Noranzkoa	I/O	Sarrera/Irteera: (iturriarekiko) sarrerako eragiketa adierazteko gaituta.
Besteak	ATN RST	Arreta: iturriak helburuari mezua bat bidali nahi dionean. Berrabiatu: kontroleko gailu guztiak busetik deskonektatu eta beren hasierako egoerara joatea behartzen du.

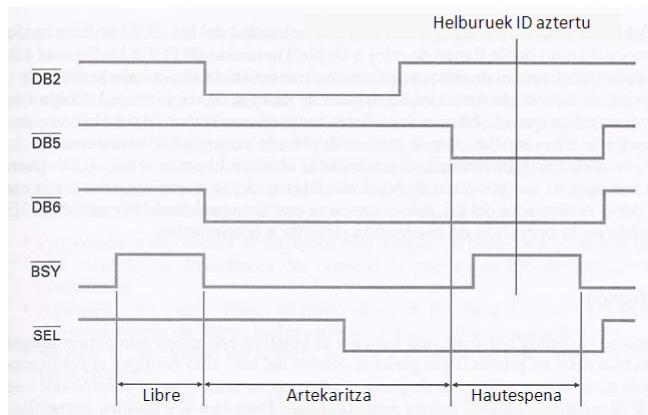
Ordenagailuen Egitura

## Busak: SCSI

- SCSIren funtzionamenduaren oinarrizko faseak:
  - Artekaritza
    - Lehentasun finkoko banatutako artekaritza (7. kontroladoreak du lehentasunik handiena).
  - Hautespena
    - Busaren artekaritza irabazi duen kontroladoreak (abiarazlea) /SEL lerroa eta aukeratutako gailuaren lerroak gaitzen ditu.
  - Informazio-transferentzia
    - Aginduak, erantzunak edo datuak transferitzen dira; adostasun elkarritzeta-seinaleak erabiltzen dira transferentzia kontrolatzeko (/REQ, /ACK)
  - Berriro hautespena
    - Helburu-gailua suspenditutako konexio logiko bat berreskuratzeko prest dagoenean (lehenik eta behin busaren kontrola irabazi behar du). Mekanismo horrek paketeak trukatzeko konexio lokal bat ezartzea ahalbidetzen du, zeina behar ahala suspenditu eta berreskura baitaiteke.

Ordenagailuen Egitura

## Busak: SCSI



SCSI busaren artekaritza eta hautespna.  
Adibidean 6 gailuak artekaritza irabazi eta 2 gailua hautatzen du.

Ordenagailuen Egitura

## Busak: USB

- Gailu barietate handi bat konektatu ahal izateko kostu baxuko mekanismo simple baten bila, **USB** estandar industriala garatu zuen (komunikazio eta konputagailuen) enpresen kontsortzio batek (Compaq, Hewlett-Packard, Intel, Lucent, Microsoft, Nortel Networks, Philips...).



Ordenagailuen Egitura

## Busak: USB

- Jatorrizko ideiak (simplea eta merkea):

1. Busa zein S/Iko gailuak kostu baxukoak izan behar dira.
2. Erabiltzaileak ez du gailuko mikro-etenagailurik aldatu beharko (erabiltzen erraza).
3. Erabiltzaileak ez du konputagailua ireki beharko gailu berriak gaineratu ahal izateko (erabiltzen erraza).
4. Interkonexiorako kable mota bakarra egongo da.
5. S/Iko gailuak busaren kabletik elikatuko dira (konputagailuko 127 gailu konektatzeko aukera egongo da).
6. S/Iko gailu mota askotara moldatu beharko da, denbora errealean lan egiten dutenak barne.
7. Gailuak konputagailua martxan dagoela konektatu ahalko dira, hau berrabiarazteko beharrik gabe (*plug & play*).

Ordenagailuen Egitura

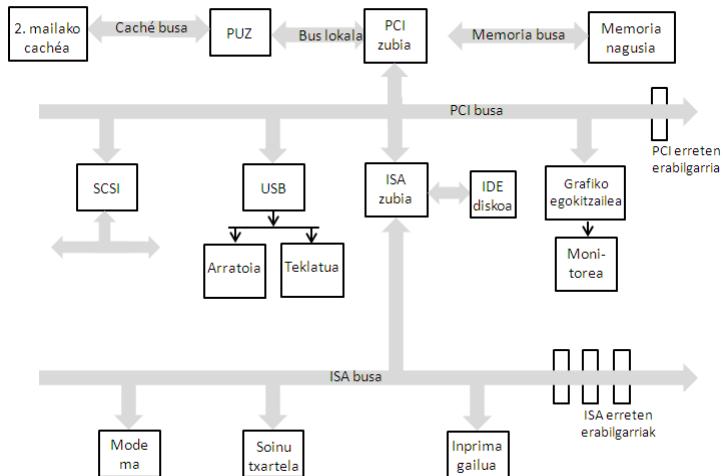
## Busak: USB

- Bereizgarriak

- Serie-busa da (paraleloa garestia da eta distantzia mugatzen du (*skew*))
- Abiadura (banatutako trafikoa)
  - USB 1.0, 1.1: 1,5 Mb/s (*low-speed*)
  - USB 1.0, 1.1 : 12 Mb/s (*full-speed*)
  - USB 2.0: 480 Mb/s (*high-speed*)
  - USB 3.0: 5Gb/s (*super-speed*)
- Hasieratza:
  - Gailu bat konektatzerakoan, sistema-eragilea (SE) eteten da.
  - Lehen ziklo batean gailu mota eta jasandako banda-zabalera antzematen dira.
  - SEk banda-zabalera hori jasaten badu, 7 biteko helbide bat esleitzen dio (1-127, hasieran 0).
  - Erlojuia inplizituki bidaltzen da (datuetan).

Ordenagailuen Egitura

## Busak: USB



Ordenagailuen Egitura

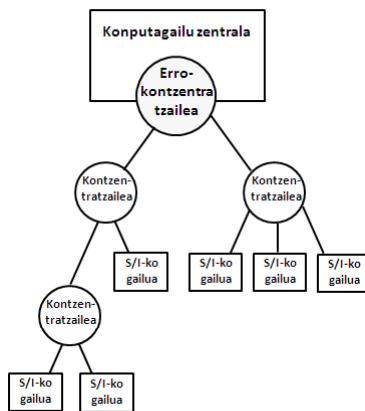
## Busak: USB

### • Topologia

- Zuhaitz motako egitura batek gailuak gaineratzea eta kentzea ahalbidetzen du (uneko topologiaren irudi bat mantendu behar du).
- Nodo bakoitzak kontzentratzaile bat dauka (*hub*), konputagailuaren eta S/Iko gailuen arteko bitartekari.
- Kontzentratzaile bakoitzak ataka kopuru bat dauka, zeinetan gailuak konekta baitaitezke (baita beste kontzentratzaile batzuk ere).
- S/Iko gailuak (funtzioak USB terminologian) zuhaitzaren hostoak lirateke.
- Erroko kontzentratzaile batek (*root hub*) zuhaitz guztia konputagailura konektatzen du.

Ordenagailuen Egitura

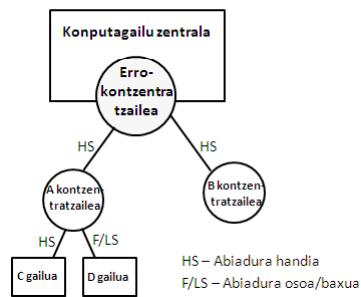
## Busak: USB



*USB topologia*

Ordenagailuen Egitura

## Busak: USB



*Banatutako trafikoa*

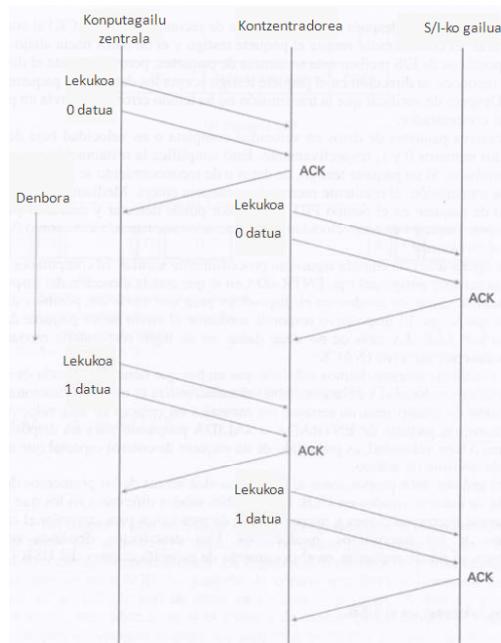
Ordenagailuen Egitura

## Busak: USB

- Zuhaitz-egiturak ataka gutxi bidezko gailu askoren conexioa ahalbidetzen du.
- Gailu bakotza puntutik punturako serie-konexio baten bidez konektatzen da (plug & play errazten du).
- Kontzentratzaileak konputagailutik jasotako mezuak kopiatzen ditu eta S/Iko gailu guztietara bidaltzen ditu; helbideratua izan denak baino ez du erantzuten.
- S/Iko gailu baten mezu bat errora baino ez da bidaltzen, besteek ez dute ikusten → ezin dira elkarren artean komunikatu.
- USBk galdeketa bidez lan egiten du.
  - Ez dago gailuen arteko gatazkariak.
  - Kontzentratzailean erraztasuna eta merketasuna lortzen dira.

Ordenagailuen Egitura

## Busak: USB

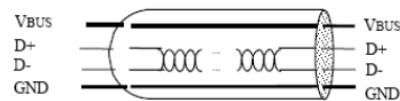


Ordenagailuen Egitura

## Busak: USB

- Hardware konfigurazioa
  - 4 hari

Pin	Name	Cable colour	Description
1	VCC	Red	+5V
2	D-	White	Data -
3	D+	Green	Data +
4	GND	Black	Ground



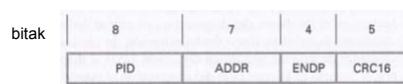
- Funtzionamendua:
  - Milisegundoro gailuen sinkronizazio-trama bat bidaltzen da:
    - Transakzioei *trama* deritze.
    - Tramak paketez osaturik daude.
    - Tramak SOF (*Start Of Frame*)-ez hasten dira.

Ordenagailuen Egitura

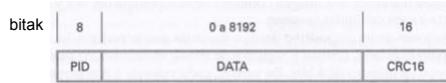
## Busak: USB



(a) Paketearen identifikadore-eremua



(b) Lekuko paketea, SARRERA edo IRTEERA



(c) Datu-paketea

Ordenagailuen Egitura

## Busak: USB

Lau transferentzia mota:

- Etendurak: gailurik motelenek, informazio gutxi bidaltzen dutenek, erabilia (arratoiak, teklatuak...).
- Blokeka: transferentzia bakoitzean informazio-pakete handiak mugitzen dituzten gailuekin erabilia (inprimagailuak, adibidez).
- Isokronoa: datu-fluxu etengabea denbora errealean (USB bozgorailuak, adibidez), ez da ez errore-detekzio ez zuzenketa aplikatzen.
- Kontrola: gailuak konfiguratzeko, aginduak bidaltzeko eta egoera errebisatzeko.

Ordenagailuen Egitura

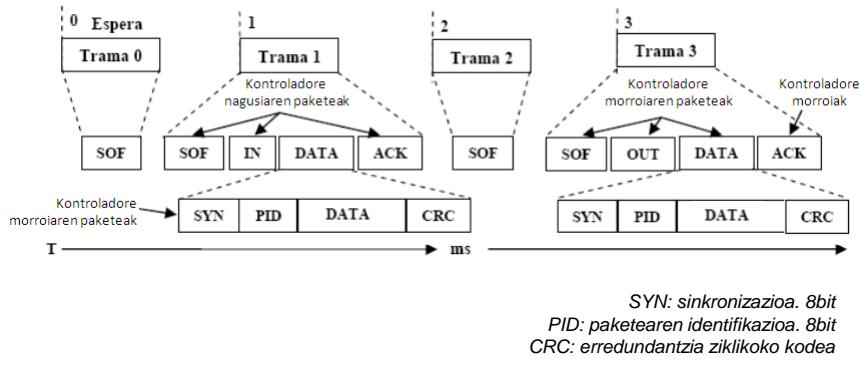
## Busak: USB

Paketeak lau taldetan banatzen dira:

- Lekukoa: kontrolekoak dira eta kontroladoretik gailurako noranzkoak dute; hauek dira SOF, IN (datuak eskatu), OUT (datuak bidaltzen direla adierazten du) eta SETUP (konfigurazioa).
- Datuak: bi noranzkotan 64 informazio byte gehienez bidaltzen duten DATA paketeak.
- Agurra: ACK (azken paketea ondo jaso da), NAK (errorea paketean – CRC), STALL (okupatuta) eta NYET.
- Bereziak: PRE, ERR, SPLIT, PING, RESERVED.

Ordenagailuen Egitura

## Busak: USB



Ordenagailuen Egitura